



Informe Técnico

Fuente de Microondas

José Castillo Hernández

Naser Qureshi

Sergio Quintana Thierry

10 de noviembre de 2022

Investigación y desarrollo

DGAPA

Investigación realizada gracias al Programa UNAM-PAPIIT IG100521

Fuente de microondas

José Castillo Hernández

Instituto de Ciencias Aplicadas y Tecnología

Grupo de Electrónica

Naser Qureshi

Instituto de Ciencias Aplicadas y Tecnología

Grupo de Fotónica de Microondas

Sergio Quintana Thierry

Instituto de Ciencias Aplicadas y Tecnología

Grupo de Electrónica

Resumen

En este informe, se muestra la implementación de una fuente de microondas, apoyada en el uso de la tarjeta de desarrollo *ADF4351 EVAL Board* controlada a partir de un microcontrolador. La fuente permite ajustar su frecuencia en el rango de 50 MHz a 4.4 GHz, así como la potencia de salida de -4 dBm a +5 dBm con incrementos de 3dBm. El sistema se desarrolló para apoyar al grupo de Fotónica de Microondas del ICAT. En el documento se describe el procedimiento para la programación de sus registros y se exponen pruebas que se realizaron sobre su funcionamiento.

Índice

1. Introducción	4
1.1 Definición del problema	5
1.2 Entorno Actual	5
1.3 Relevancias y limitaciones	6
1.4 Estrategia de solución	6
1.5 Organización del informe	7
2. Circuito Integrado ADF4351	7
3. Algoritmo de ajuste	12
4. Pruebas	16
Conclusiones	19
Bibliografía	19
Anexo A. Programa del microcontrolador	20
Anexo B. Hojas de especificaciones	23

Nomenclatura

<i>Símbolo</i>	<i>Significado</i>
<i>dBm</i>	<i>Decibeles con respecto a 1 mW de potencia</i>
<i>I2C</i>	<i>Tipo de comunicación serial (Inter-Integrated Circuit)</i>
<i>FFT</i>	<i>Transformada rápida de Fourier (Fast Fourier Transform)</i>
<i>LFCSP</i>	<i>Tipo de encapsulado de un circuito integrado (Lead Frame Chip Scale Package)</i>
<i>USB</i>	<i>Bus serie universal (Universal Serial Bus)</i>
<i>PFD</i>	<i>Detector de fase (Phase-Frequency Detector)</i>
<i>PLL</i>	<i>Lazo de enganche por fase (Phase-Locked Loop)</i>
<i>SPI</i>	<i>Tipo de comunicación serial (Serial Peripheral Interface)</i>
<i>VCO</i>	<i>Oscilador Controlado por Voltaje (Voltage Controlled Oscillator)</i>
<i>VNA</i>	<i>Analizador de redes vectorial (Vector Network Analyzer)</i>

1. Introducción

Un equipo con el que es importante contar cuando se trabaja con experimentos y proyectos de radiofrecuencia, es un generador de RF. Esta herramienta es muy útil cuando se desea probar la respuesta de un filtro a través de un barrido de frecuencias. Otra aplicación interesante es para crear la señal portadora de algún tipo de modulación, o para generar una señal de reloj para algún sistema. Es conveniente que este equipo ofrezca una resolución apropiada en función de las pruebas, o del desarrollo en donde se use, al igual que un ajuste de la amplitud de su señal. En este sentido, los analizadores vectoriales de redes o VNA, son ampliamente usados en la microscopía de microondas como fuentes de señal, por ejemplo, el VSG60A de Signal Hound tiene un precio de 2,580 USD, ofrece un canal de salida, el instrumento no mide la reflexión y permite frecuencias de hasta 6 GHz. Otro caso es el VNA 506A de Tektronix, con un costo de 20,880 USD, que ofrece 2 canales de salida, mide la reflexión en cada canal y permite frecuencias de hasta 6 GHz. Si bien, los VNA pueden ofrecer interfaces por computadora para su ajuste y control, estas pueden estar limitadas en velocidad o anclados con sistemas de desarrollo particulares, que requieren licencia, como LabView. Además de esto, son equipos especializados con una gama de opciones que pueden estar subutilizadas. Como se aprecia, son instrumentos de alto costo y generalmente sólo lo adquieren laboratorios especializados.

Por otra parte, difícilmente se puede pensar en incluir un generador de microondas comercial como parte de un desarrollo tecnológico; sin embargo, con los avances en la electrónica, se han creado circuitos integrados que permiten generar señales del orden de GHz, en donde se puede controlar la frecuencia de la señal y se tiene un modesto ajuste de potencia de salida. Por ejemplo, la compañía Analog Devices desarrolló el integrado ADF4351 que permite generar señales de hasta 4.4 GHz (Analog Devices, 2014), en tanto que, la empresa MAXIM ofrece el circuito MAX2871 que alcanza los 6 GHz. De estos dos integrados, nuestro interés se centra en el ADF4351.

El ADF4351 se controla mediante una comunicación SPI, que se puede implementar a través de un microcontrolador con las ventajas de crear un sistema ad hoc, el cual se

puede incluir en desarrollos más elaborados con un costo reducido. Por ejemplo, Analog Devices ofrece una tarjeta de evaluación, que incluye un ambiente de programación con una comunicación por USB. Existen otras tarjetas más económicas de fabricación China y en nuestro caso, optaremos por una de este tipo. Tomando esto en cuenta, a lo largo del documento se expone la implementación de una fuente de microondas gobernada con un microcontrolador.

1.1. Definición del problema

En el grupo de Fotónica de Microondas, se tiene interés en el desarrollo de experimentos que involucren el uso de señales de microondas (López-Maldonado, 2014). El laboratorio cuenta con analizadores vectoriales de redes que, cubren sus expectativas durante las pruebas de laboratorio, sin embargo, al momento de pasar a la implementación de prototipos que sean funcionales, portátiles y de bajo costo, se enfrentan al problema de implementar una fuente de microondas que sustituya al VNA. Por esta razón, se busca desarrollar una fuente que permita ajustar la frecuencia, y su potencia de salida a partir de algún tipo de comunicación digital, preferentemente a través de una comunicación serial de alta velocidad. En este desarrollo, se espera que el rango de operación sea de 500 MHz a 4 GHz, con una potencia de salida de al menos +2 dBm. La fuente debe estar gobernada en primera instancia a partir de algún microcontrolador, con el fin de crear un control autónomo que permita establecer una comunicación con la computadora.

1.2. Entorno Actual

El Grupo de Electrónica del ICAT tiene experiencia en el desarrollo de sistemas embebidos, equipos de laboratorio e instrumentación basada en computadora, que forman parte de las líneas de investigación y desarrollo del grupo. En particular se tiene experiencia en la programación de microcontroladores en lenguaje C, y en el manejo de plataformas de Arduino. También se tienen conocimientos en la implementación de protocolo seriales I2C y SPI, protocolos que son ampliamente usados por circuitos integrados para establecer la comunicación en sistemas embebidos. Por su parte, el Grupo de Fotónica tiene amplia experiencia en el uso y aplicación de este tipo de fuentes, lo cual es fundamental para esta propuesta de diseño.

1.3. Relevancias y limitaciones

Este proyecto permite aplicar los resultados obtenidos en trabajos anteriores, y generar tecnología propia para el ICAT. Por cuestiones de costo-beneficio, en nuestro trabajo no se pretende crear los circuitos impresos del ADF4351; sin embargo, no se descarta la posibilidad de crear las tarjetas propias para desarrollos futuros. En este respecto, los conocimientos del Grupo de Fotónica de Microondas serán fundamentales, debido a los elementos parásitos que se crean en las pistas del circuito impreso, cuando se trabaja con frecuencias de GHz. Tomando esto en cuenta, nuestro desarrollo cae en un sistema embebido con las ventajas y limitaciones que esto representa.

Por otra parte, debido a que es un circuito orientado a comunicación y modulación de señales, la gama de opciones que ofrece el ADF4351 es muy amplia, y por esta razón en el trabajo nos limitaremos a su ajuste como sólo sintetizador de frecuencias. Para este fin, durante la programación, varias opciones de sus registros se mantendrán fijas, pero se pueden consultar a profundidad en la hoja de datos del circuito integrado.

1.4. Estrategia de solución

A partir de las hojas de datos, se debe estudiar la forma correcta de ajustar los registros de control del ADF4351. Al parecer, la información que se encuentra en la internet sobre la programación del integrado es ambigua. El procedimiento, dará lugar al desarrollo del algoritmo del microcontrolador, que gobernará la tarjeta de desarrollo seleccionada. En este punto, se usará un microcontrolador de 8 bits de la familia PIC18F de Microchip. Además de esto, se pretende que el programa sea escrito de tal forma que pueda ser usado por otros microcontroladores. Por esta razón, el algoritmo se escribirá en lenguaje C, apoyado en el compilador CCS, y procurando limitar el uso de las bibliotecas de esta herramienta. Para las pruebas, se usará un osciloscopio que cuenta con el algoritmo de la transformada rápida de Fourier, evaluando nuestro desarrollo en diferentes frecuencias.

1.5. Organización del informe

Después de la introducción, el informe continúa con una descripción general del ADF4351, en donde se presenta su principio de operación y se especifican sus características. Posterior a esto, se trata de forma breve los registros de control y el orden en que se deben transmitir por el microcontrolador a través de una comunicación SPI. Se continúa con la presentación del algoritmo, un ejemplo y su programación. Después de esto, se muestran algunas pruebas de su funcionamiento apoyadas con el osciloscopio. Finalmente, se da lugar a las conclusiones.

2. Circuito Integrado ADF4351

El ADF4351 es un circuito integrado para comunicaciones que, permite implementar un sintetizador de frecuencia, basado en un arreglo de sincronización por fase o PLL. Este circuito requiere de una frecuencia externa como referencia, y un filtro de lazo para su operación. El rango que ofrece este dispositivo va de 35 MHz a 4.4 GHz, donde su ajuste permite valores enteros y fraccionarios de 1 MHz. Se polariza en un rango de 3.3 a 3.6 volts, por tanto, sus terminales de control y sus registros trabajan en estos niveles de voltaje. El control de los registros internos se realiza a través de una simple comunicación de 3 hilos, mediante una comunicación SPI. Internamente, en la estructura del PLL, el ADF4351 tiene un oscilador controlado por voltaje o VCO que opera desde 2200 MHz a 4400 MHz, con un voltaje de ajuste mínimo de 0.5 volts y un máximo de 2.5 volts. Por esta razón, la frecuencia de salida del sintetizador se ajusta a partir de divisores de frecuencia permitiendo valores tan bajos como 34.375 MHz. Su potencia de salida se puede ajustar en incrementos de 3dBm en el rango de -4 dBm a 5 dBm, para una impedancia de salida de 50 Ω . A continuación, se explica de forma breve el funcionamiento de un PLL y su configuración como sintetizador de frecuencia.

El arreglo de un PLL está compuesto por un detector de frecuencia y fase o PFD, un filtro paso baja y un VCO, ver figura 1. Este sistema tiene una retroalimentación negativa, en donde el PFD se alimenta con la frecuencia de entrada f_{IN} y la salida del VCO que está retroalimentada. En principio, la diferencia de señales se realiza en el PFD y, por tanto, el sistema se estabiliza cuando ambas frecuencias se igualan. En este punto, los cambios

en la frecuencia de entrada se detectan. El filtro paso baja dentro del PFD se encarga de extraer el voltaje promedio que produce el comparador de fase, y esta magnitud se aplica al oscilador controlado por voltaje. De esta forma, el VCO de inmediato ajusta su respuesta para seguir la frecuencia de entrada. Este esquema se usa generalmente para extraer señales que están moduladas en frecuencia, y la señal demodulada se toma de la salida del filtro paso banda que alimenta al VCO.

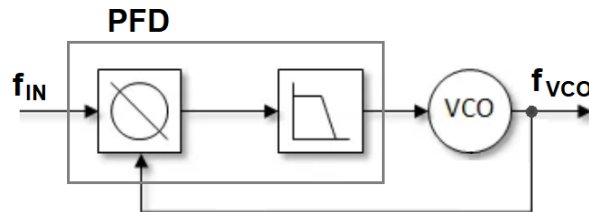


Figura 1. Circuito PLL.

Cuando en la retroalimentación de este sistema se agrega un divisor de frecuencia, el circuito se denomina sintetizador, ver figura 2. El sintetizador trabaja igual que el PLL, pero la respuesta del VCO, una vez que el sistema se estabiliza, es igual a N veces la frecuencia de entrada. Para entender este comportamiento, es importante observar con detenimiento la ubicación del divisor de frecuencia, y su implicación sobre la frecuencia de salida.

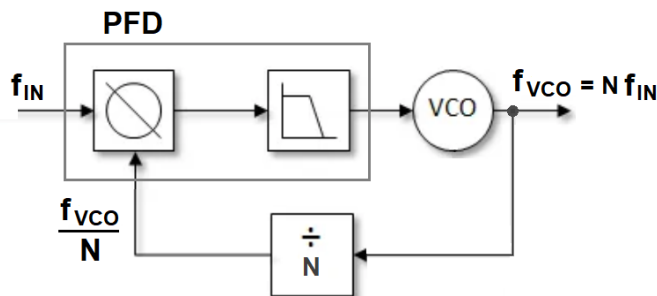


Figura 2. Sintetizador de frecuencia.

Esta estructura básica, es la que se encuentra presente en el ADF4351, sin embargo, su ajuste es un tanto más complicado como se verá a continuación. Como se indicó, el VCO de este circuito permite generar una de dos frecuencias: la primera de 2200 MHz y la segunda de 4400 MHz. Por tanto, para ajustar la frecuencia por debajo de estas cotas con valores enteros o fraccionarios de MHz, el circuito usa más divisores de frecuencia.

En la figura 3, se presenta el diagrama básico del ADF4351 con sus diferentes divisores de frecuencia.

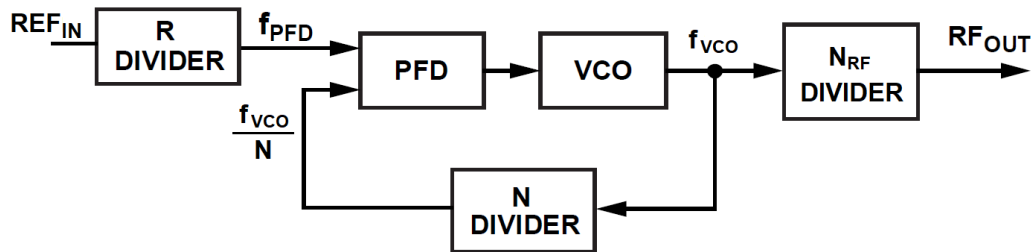


Figura 3. Diagrama básico del ADF4351.

El circuito requiere en su entrada una frecuencia de referencia estable en un rango de 10 MHz a 250 MHz. El integrado de 32 terminales, se fabrica en un encapsulado de montaje superficial de 5x5 mm tipo LFCSP. Como se indicó, Analog Devices ofrece su tarjeta de desarrollo que incluye un software de evaluación; sin embargo, otra tarjeta más accesible que se vende en línea a través de diversos proveedores es la ADF4351x EVAL-Board que se fabrica en China, ver figura 4.

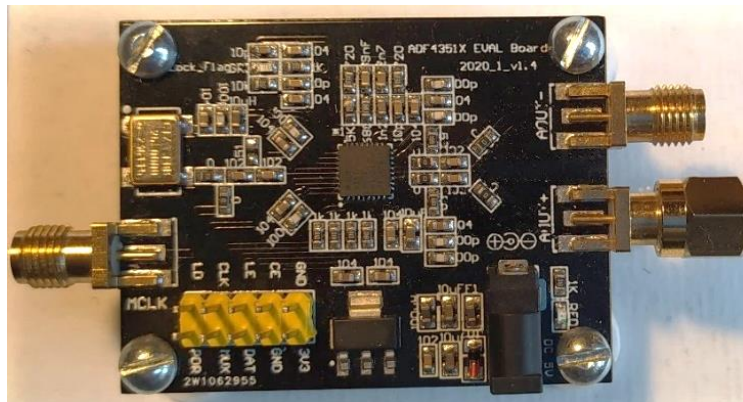


Figura 4. Tarjeta ADF4351 EVAL Board.

La tarjeta, tiene integrada un oscilador de referencia de 25 MHz, aunque también cuenta con un conector para aplicar la frecuencia de entrada. Tiene dos canales de salida que son complementarios, y un conector de control implementado con un *header* amarillo que se usa para programar y controlar el sintetizador. El ADF4351 se polariza con un voltaje de 3.6 V, pero la tarjeta de evaluación incluye un regulador que permite polarizar el sistema con 5 V. Aun así, es importante mencionar que las señales de control manejan

potenciales de 3.6 V, por lo que es necesario agregar un circuito de ajuste de nivel, si la tarjeta se controla desde un microcontrolador de 5 V. En nuestro caso se usó el PIC18F4431 (Microchip, 2010), ver figura 5, que cuenta con diferentes tipos de comunicación serial como FS-USB, I²C y SPI, esta última de hasta 10 Mbit/s, sin embargo, en principio cualquier microcontrolador se puede usar, siempre y cuando cubra las necesidades de la comunicación SPI.

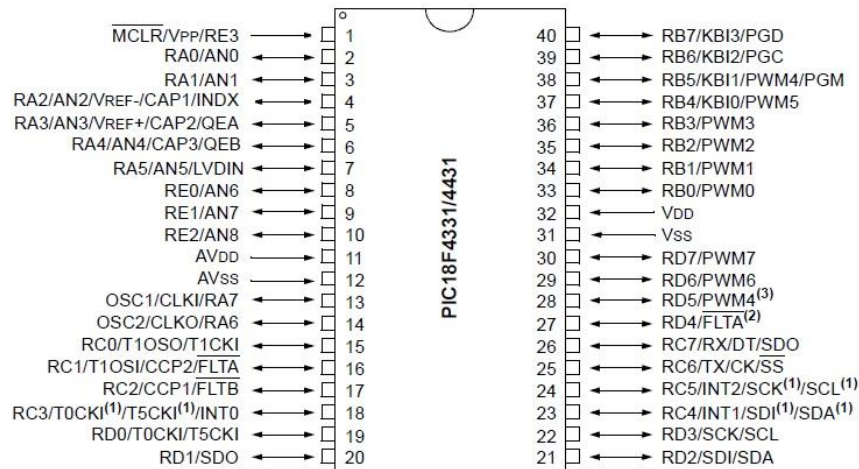


Figura 5. Microcontrolador PIC18F4431. Imagen tomada de la hoja de especificaciones

Fue necesario usar el módulo de ajuste de nivel TXS0108E (Texas Instruments, 2020), debido a que el microcontrolador es de 5 V y la comunicación requiere voltajes de 3.3 V, ver figura 6. El TXS0108E, es un módulo que permite transformar una señal digital de 5 V a una de 3.3 V, y ofrece una comunicación bidireccional.

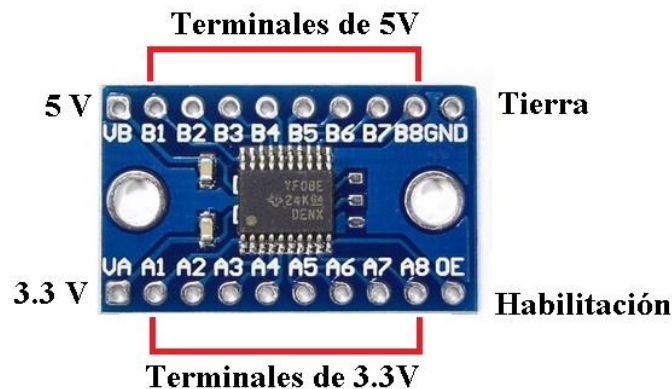


Figura 6. Módulo TXS0108E.

En la figura 7 se presenta la conexión básica entre los tres dispositivos. En esta configuración, por simplicidad, se omite la polarización y el reloj del microcontrolador.

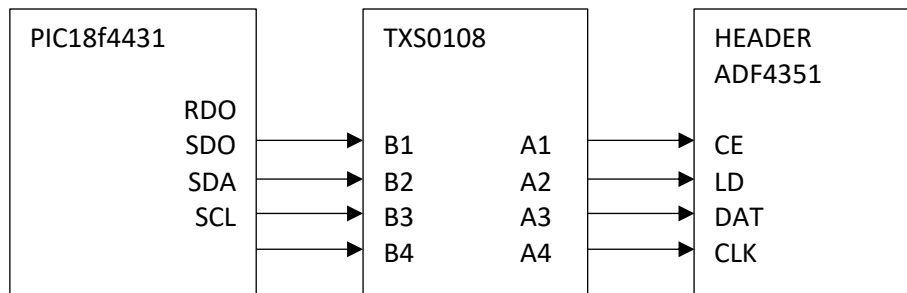


Figura 7. Interconexión entre el PIC18F4431, TXS0108 y el conector del AD4351

En la figura 8, se presenta el arreglo usado durante la puesta en marcha del sintetizador, en donde el microcontrolador, el cambiador de nivel y una tarjeta auxiliar para un conector plano, se armó en una tarjeta prototipo.

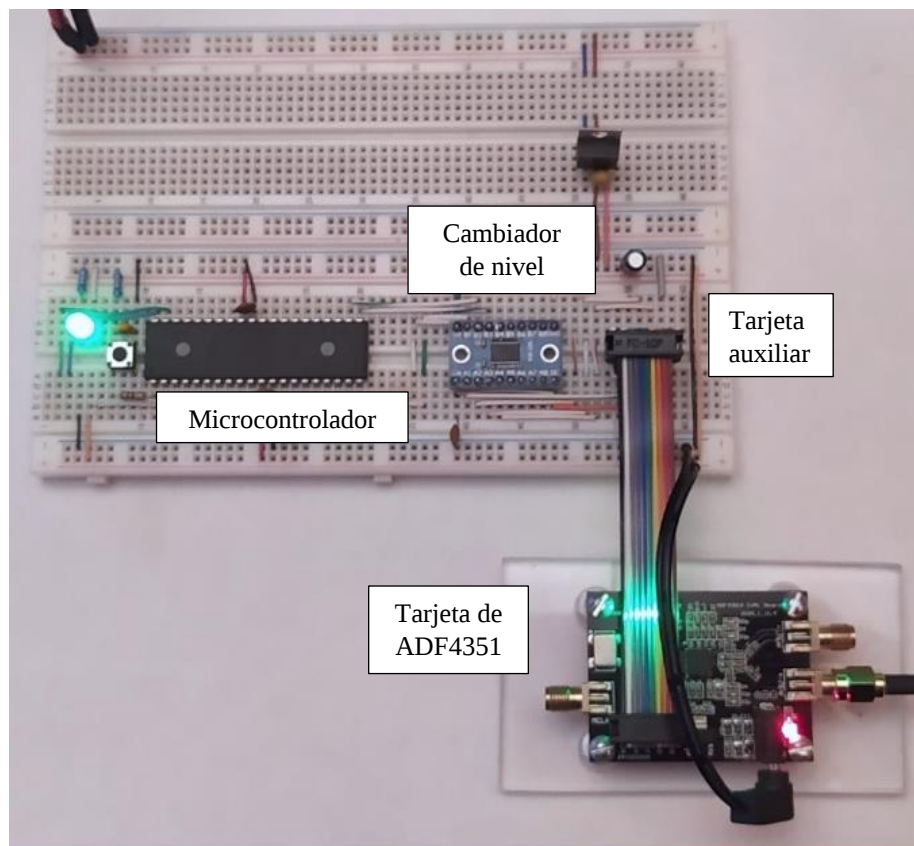


Figura 8. Arreglo usado en la puesta en marcha del sintetizador.

3. Algoritmo de ajuste

El sintetizador se ajusta a partir de cinco registros de 32 bits. En la hoja de especificaciones se puede consultar todas las opciones que ofrece el circuito. En nuestro caso, inicialmente cada registro se ajustó como se indica en la figura 9.

Registro 0: 0x00000000

Registro 1: 0x080087D1

Registro 2: 0x00006E42

Registro 3: 0x008084B3

Registro 4: 0x0083203C

Registro 5: 0x00580005

Figura 9. Registro para inicializar el ADF4351

Los tres bits menos significativos de cada palabra, indica el registro que se está programando. Estos datos se transmiten de forma serial a través de un protocolo SPI, transmitiendo los bits del menos significativo al más significativo. Para inicializar el sintetizador, es necesario enviar la secuencia los registros en orden descendente, es decir, iniciando con el registro 5 y concluyendo con el registro 0. Este proceso se debe realizar al menos una vez.

Para establecer la frecuencia de salida RF_{out} , es necesario determinar las variables INT , $FRAC$, MOD , R y N_{RF} . Estos valores se deben calcular en función del intervalo de operación de VCO, de su resolución VCO_{RES} y la frecuencia del oscilador de entrada REF_{IN} .

El primer parámetro que se determina es MOD a partir de la ecuación (1), y se calcula con base en la frecuencia de referencia REF_{IN} y la resolución que se desea del VCO.

$$MOD = \frac{REF_{IN}}{VCO_{RES}} \quad (1)$$

El segundo parámetro es el divisor de salida o N_{RF} , que se obtiene con base en la tabla 1 y a partir de la frecuencia de salida RF_{out} . Esta tabla se obtuvo usando el intervalo de operación del VCO. Esto se corrobora si se multiplica los extremos de las desigualdades

por el valor de N_{RF} para obtener el rango de frecuencias del oscilador, es decir, de 2200 MHz a 4400 MHz.

Tabla 1. Selección de bits 20-22 del Registro 4

Intervalo válido para la frecuencia de salida RF_{out}	$RF DIVIDER$	N_{RF}
si $34.375\text{ MHz} \leq RF_{out} < 68.75\text{ MHz}$	110	64
si $68.75\text{ MHz} \leq RF_{out} < 137.5\text{ MHz}$	101	32
si $137.5\text{ MHz} \leq RF_{out} < 275.0\text{ MHz}$	100	16
si $275.0\text{ MHz} \leq RF_{out} < 550.0\text{ MHz}$	011	8
si $550.0\text{ MHz} \leq RF_{out} < 1100.0\text{ MHz}$	010	4
si $1100.0\text{ MHz} \leq RF_{out} < 2200.0\text{ MHz}$	001	2
si $2200.0\text{ MHz} \leq RF_{out} < 4400.0\text{ MHz}$	000	1

Usando la ecuación (2), con el divisor de salida N_{RF} , se puede calcular el divisor de la retroalimentación N .

$$N = RF_{out} \left(\frac{N_{RF}}{REF_{IN}} \right) \quad (2)$$

De este valor se toma su parte entera y se asigna a la variable INT . A continuación, para determinar la variable $FRAC$, la variable INT se usa en la expresión 3.

$$FRAC = (N - INT)MOD \quad (3)$$

Las cantidades INT , $FRAC$ y N_{RF} se ingresan en los registros 0 y 4, en donde $RF DIVIDER$ son los bits de la tabla 1 que corresponde con el valor N_{RF} , ver figuras 10 y 11.

RESERVED	16-BIT INTEGER VALUE (INT)																12-BIT FRACTIONAL VALUE (FRAC)												CONTROL BITS		
	DB31	DB30	DB29	DB28	DB27	DB26	DB25	DB24	DB23	DB22	DB21	DB20	DB19	DB18	DB17	DB16	DB15	DB14	DB13	DB12	DB11	DB10	DB9	DB8	DB7	DB6	DB5	DB4			
0	N16	N15	N14	N13	N12	N11	N10	N9	N8	N7	N6	N5	N4	N3	N2	N1	F12	F11	F10	F9	F8	F7	F6	F5	F4	F3	F2	F1	C3(0)	C2(0)	C1(0)

Figura 10. Configuración del Registro 0. Imagen extraída de la hoja de especificaciones.

RESERVED								FEEDBACK SELECT	DBB ² RF DIVIDER SELECT				8-BIT BAND SELECT CLOCK DIVIDER VALUE								VCO POWER-DOWN	MTLD	AUX OUTPUT SELECT	AUX OUTPUT ENABLE	AUX OUTPUT POWER		RF OUTPUT ENABLE	OUTPUT POWER			CONTROL BITS		
DB31	DB30	DB29	DB28	DB27	DB26	DB25	DB24	DB23	DB22	DB21	DB20	DB19	DB18	DB17	DB16	DB15	DB14	DB13	DB12	DB11	DB10	DB9	DB8	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0		
0	0	0	0	0	0	0	0	D13	D12	D11	D10	BS8	BS7	BS6	BS5	BS4	BS3	BS2	BS1	D9	D8	D7	D6	D5	D4	D3	D2	D1	C3(1)	C2(0)	C1(0)		

Figura 11. Configuración del Registro 4. Imagen extraída de la hoja de especificaciones.

El valor de MOD es parte del registro 1, ver figura 12. Es importante notar que, después de la inicialización, si se modifica el valor MOD, será necesario reescribir los registro 0 y 4, para que el sintetizador procese los cambios apropiadamente.

RESERVED			PHASE ADJUST	PRESALER	12-BIT PHASE VALUE (PHASE) DBR ¹												12-BIT MODULUS VALUE (MOD) DBR ¹												CONTROL BITS		
DB31	DB30	DB29			DB28	DB27	DB26	DB25	DB24	DB23	DB22	DB21	DB20	DB19	DB18	DB17	DB16	DB15	DB14	DB13	DB12	DB11	DB10	DB9	DB8	DB7	DB6	DB5			
0	0	0	PH1	PR1	P12	P11	P10	P9	P8	P7	P6	P5	P4	P3	P2	P1	M12	M11	M10	M9	M8	M7	M6	M5	M4	M3	M2	M1	C3(0)	C2(0)	C1(1)

Figura 12. Configuración del Registro 1. Imagen extraída de la hoja de especificaciones.

El procedimiento que se ha expuesto para ajustar la frecuencia del generador de microondas se puede resumir en el diagrama de flujo que se ofrece en la figura 13.

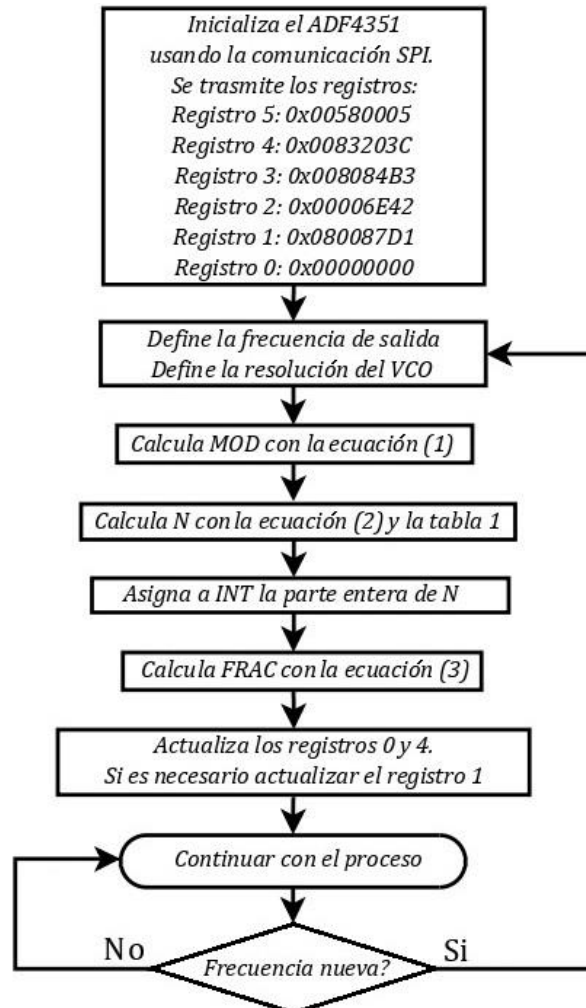


Figura 13. Diagrama de flujo para ajustar la frecuencia la fuente de microondas.

Para dar un ejemplo de este algoritmo, se propone obtener los parámetros para una frecuencia de salida (RF_{out}) de 530 MHz. El algoritmo comienza con la transmisión de los registros iniciales que se indican en el diagrama de flujo. Después de esto, se debe seleccionar la frecuencia de referencia o REF_{IN} y la resolución del oscilador o VCO_{RES} . En nuestro caso el primer valor es de 25 MHz y corresponde con el oscilador de la tarjeta. El segundo parámetro se eligió de 100 kHz. A partir de esto, usando la ecuación (1), el valor de MOD es de 250. Apoyados en la tabla 1, con el valor de RF_{out} se tiene que N_{RF} es de 8 que se asocia con un $RF DIVIDER$ de 011 en binario. Usando la ecuación (2), N debe tener un valor de 169.6, de donde INT se fija en 169 y $FRAC$ en 150, después de usar la ecuación (3). Con base en estos valores, los registros se deben actualizar como se indica en la figura 14. En esta imagen, se observa que el registro 1 se mantiene sin cambios.

Registro 0 = 0x005484B0 Con cambio																															
REG	16-BIT INTEGER VALUE (INT)																12-BIT FRACTIONAL VALUE (FRAC)												CONTROL BITS		
DB31	DB30	DB29	DB28	DB27	DB26	DB25	DB24	DB23	DB22	DB21	DB20	DB19	DB18	DB17	DB16	DB15	DB14	DB13	DB12	DB11	DB10	DB9	DB8	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	0	0	0	0	0	0	0	0	1	0	1	0	1	0	0	1	0	0	0	0	1	0	0	1	0	1	1	0	0	0	0

Registro 4 = 0x00B3203C Con cambio

RESERVED								FEEDBACK SELECT	DBB ² RF DIVIDER SELECT		8-BIT BAND SELECT CLOCK DIVIDER VALUE										VCO POWER-DOWN	MTLD	AUX OUTPUT SELECT	AUX OUTPUT ENABLE	AUX OUTPUT POWER	RF OUTPUT ENABLE	OUTPUT POWER	CONTROL BITS			
DB31	DB30	DB29	DB28	DB27	DB26	DB25	DB24	DB23	DB22	DB21	DB20	DB19	DB18	DB17	DB16	DB15	DB14	DB13	DB12	DB11	DB10	DB9	DB8	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	0	0	0	0	0	0	0	1	0	1	1	0	0	1	1	0	0	1	0	0	0	0	0	0	0	1	1	1	1	0	0

Registro 1 = 0x080087D1 Sin cambio

RESERVED				PHASE ADJUST	PRESCALE	12-BIT PHASE VALUE (PHASE) DBR ¹														12-BIT MODULUS VALUE (MOD) DBR ¹										CONTROL BITS		
DB31	DB30	DB29	DB28	DB27	DB26	DB25	DB24	DB23	DB22	DB21	DB20	DB19	DB18	DB17	DB16	DB15	DB14	DB13	DB12	DB11	DB10	DB9	DB8	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0	
0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	1	1	1	1	1	0	1	0	0	0	1	

Figura 14. Configuración de los registros para una frecuencia de 500 MHz. Los bits modificados se indican en rojo. Imagen editada de la hoja de especificaciones.

Este algoritmo se programó en el microcontrolador PIC18F4431 apoyado con el compilador CCS que es una variante de lenguaje C para microcontroladores de Microchip. Cabe mencionar que, durante la búsqueda de información sobre el ADF4351, se encontró que existen implementaciones usando otros microcontroladores, incluyendo algunas gamas de Arduino y algunos de STMicroelectronics; sin embargo, estamos más

familiarizados con el uso de los integrados de Microchip y el compilador CCS. En el anexo A se ofrece el código del algoritmo.

4. Pruebas.

En la figura 15, se presenta el arreglo usado en las pruebas. En la imagen se aprecia la fuente de microondas en funcionamiento junto con la computadora y un osciloscopio en donde se presenta la respuesta del sintetizador.

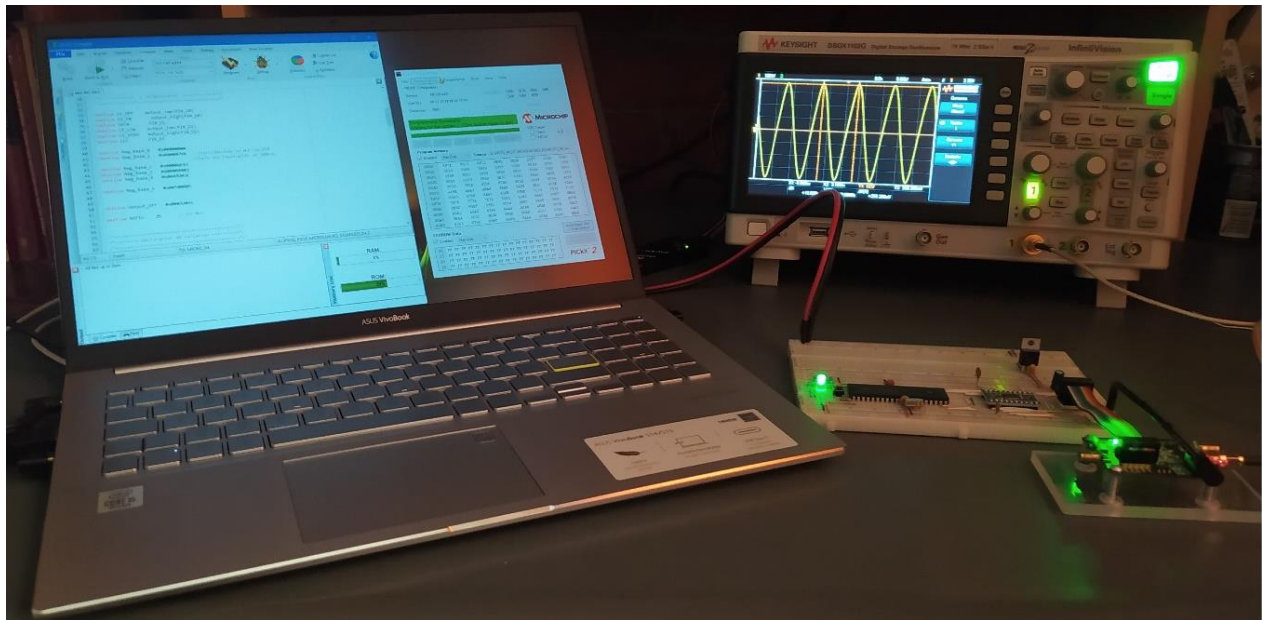


Figura 15. Arreglo del sintetizador en operación.

La respuesta del sintetizador se observó en un osciloscopio DSOX1102G de Keysight que ofrece un ancho de banda de 70 MHz y muestreo de 2 Gs/s. Para conocer el contenido armónico de la señal, se usó la opción de la FFT que permitió observar señales de hasta 100 MHz, aunque el ancho de banda del instrumento es de 70 MHz, y desconocemos que tanto se atenuó la señal después de este límite. El contenido armónico en cada prueba indicó que la respuesta del sintetizador presenta armónicos impares con amplitudes reducidas. Para las pruebas se consideró una resolución del VCO (VCO_{RES}) de 100 kHz y una frecuencia de referencia (REF_{IN}) de 25 MHz.

En la primera prueba, se ajustó la fuente para una frecuencia RF_{out} de 60 MHz. Según el algoritmo, los parámetros obtenidos son MOD de 250, N_{RF} de 64, INT de 153 y $FRAC$ de 150. En este caso, el *Registro 0* se actualiza con $0x004C8130$ y el *Registro 4* con $0x0083203C$; los registros restantes se mantienen sin cambio. En la figura 16 (a) se presenta la señal, en donde se observa que la frecuencia es de 60 MHz con un voltaje pico de 437 mV. La forma de la señal indica que existe un cierto contenido armónico que no permite generar una señal senoidal pura. En la figura 16 (b) se muestra su FFT con una fundamental de 60 MHz con voltaje rms de casi 350 mV o voltaje pico de 494 mV. En la imagen también aparece el tercer armónico en 180 MHz con un voltaje rms de 9.4 mV o 13.29 mV.

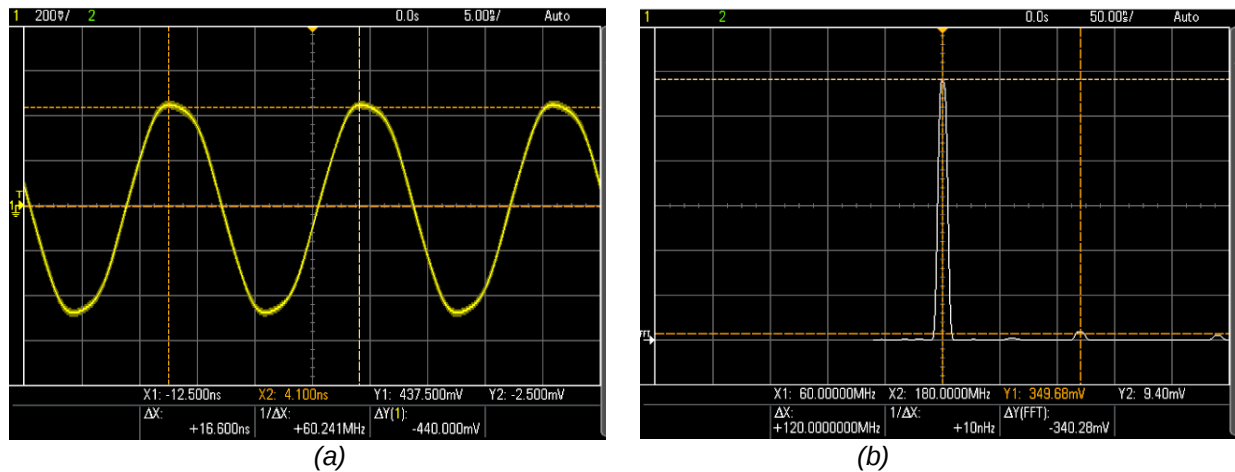


Figura 16. (a) Respuesta en el tiempo y (b) FFT de una señal de 60 MHz.

La segunda prueba se hizo para una señal de 80 MHz, de donde se obtuvo: MOD de 250, N_{RF} de 32, INT de 102 y $FRAC$ de 100. Los Registro 0 y 4 se actualiza con $0x00330320$ y $0x00D3203C$ respectivamente. Su respuesta en el tiempo y FFT se indican en la figura 17. En la figura 17 (a) se observa que la forma de la señal se aproxima más a la fundamental de 80 MHz con un voltaje pico de 437 mV. En la figura 17 (b), la fundamental tiene un voltaje rms de 304.2 mV o 427 mV pico, y el tercer armónico tiene un voltaje pico de 20 mV o 14 mV rms.

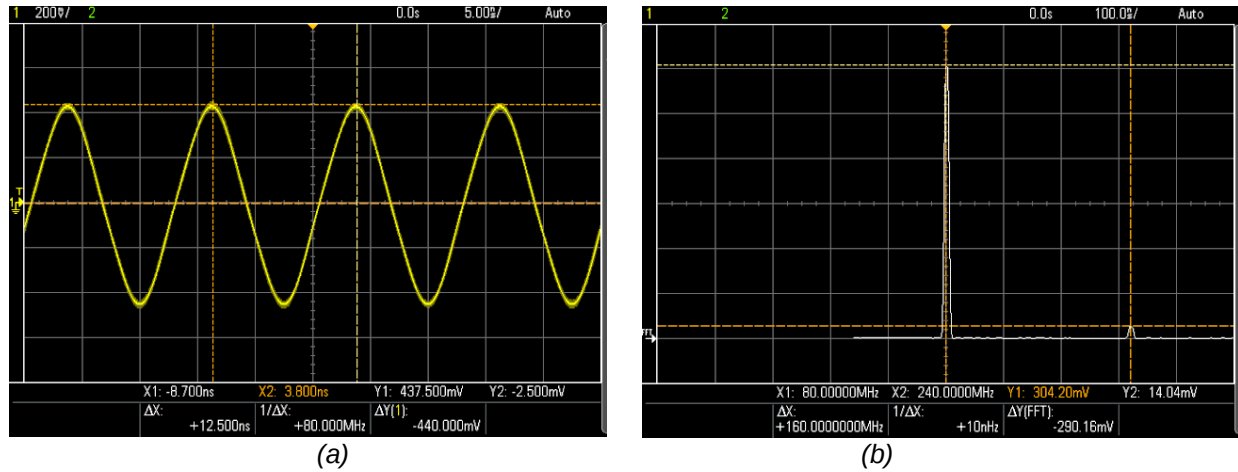


Figura 17. (a) Respuesta en el tiempo y (b) FFT de una señal de 80 MHz.

La última prueba se hizo para una frecuencia de 100 MHz obteniendo los siguientes parámetros: MOD de 250, N_{RF} de 32, INT de 100 y $FRAC$ de 0. En la prueba los Registro 0 y 4 se ajustaron con $0x00400000$ y $0x00D3203C$ en cada caso. La señal obtenida presenta un voltaje pico de 366 mV y la fundamental en la FFT indica un valor de 355 mV o 251 mV rms. Esto se aprecia en la figura 18, en donde se resalta que, los armónicos impares van decreciendo y en particular el tercer armónico tiene un voltaje pico de 16 mV o 11.25 mV rms.

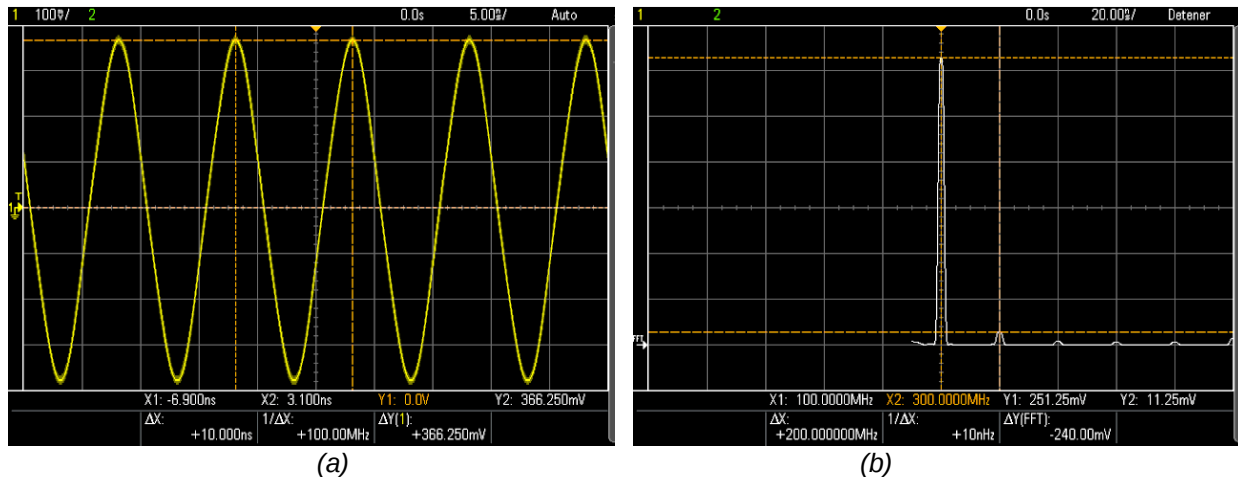


Figura 18. (a) Respuesta en el tiempo y (b) FFT de una señal de 100 MHz.

Conclusiones

Con este trabajo se probó la factibilidad de implementar una fuente de microondas controlada a partir de un microcontrolador. Si bien, el arreglo que se presentó esta apoyado en una tarjeta de evaluación, por la relación costo-beneficio, esta propuesta es una buena opción siempre y cuando el rango de operación esté por debajo de 4.4 GHz. La propuesta, por sus dimensiones e implementación, ofrece las ventajas de una fácil integración en otros desarrollos. Al estar gobernada por un microcontrolador, la comunicación con una computadora se puede establecer a través de algún protocolo serial. El algoritmo que se presentó se puede implementar en principio en cualquier dispositivo que cuente con un módulo de comunicación SPI, o en último de los casos este tipo de comunicación se puede implementar por software, aunque la velocidad de transmisión de los datos se vuelve una limitante.

Bibliografía

- 1 Analog Devices, ADF4351 Datasheet, 2012. Available at: <https://www.analog.com/media/en/technical-documentation/data-sheets/ADF4351.pdf>, (Accessed on: January 2022).
- 2 López-Maldonado Guillermo, et al., "Graphite Thin Film Characterization Using A Simplified Resonant Near Field Scanning Microwave Microscope", Revista Mexicana de Física 60, 88 (2014).
- 3 Microchip, PIC18F4431 Datasheet, 2010. Available at: <https://www.microchip.com/en-us/product/PIC18F4431>, (Accessed on: November 2022).
- 4 Texas Instruments, TXS0108E Datasheet, 2020, Available at: <https://www.ti.com/product/TXS0108E>

Anexo A. Programa del microcontrolador.

```
#include <18F4431.H>

#fuses H4, NOWDT, NOPROTECT, NOPUT, NOBROWNOUT, NOLVP, NOCPD, SSP_RD
#use delay(clock=40MHz)
#use fast_IO(D)

/*=====*/
/*===== Definición de constantes =====*/
/*===== y asignaciones =====*/
/*=====*/

#define CE_OFF    output_low(PIN_D0)
#define CE_ON     output_high(PIN_D0)
#define DATA     PIN_D1
#define LE_LOW    output_low(PIN_D2)
#define LE_HIGH   output_high(PIN_D2)
#define CLK       PIN_D3

#define RegBase0   0x00000000
#define Registro1  0x080087D1 //Considerando un MOD de 250
#define Registro2  0x00006E42 //Para una resolución de 100kHz

#define Registro3   0x008084B3
#define RegBase4    0x0083203C
#define Registro5   0x00580005
#define Output_Off  0x0083201C

#define REFin  25    // En MHz
#define Mod    250   // En kHz

/*=====*/
/*===== Declaracion de variables =====*/
/*=====*/

float RFout =60.0;
long long Registro0=0x00330320;
long long Registro4=0x00D3203C;

/*=====*/
/*===== Declaracion de funciones =====*/
/*=====*/

int Divider(long);
long long Concatena(long long, long long, int);
void SetFrec(float);
void SPI_Reg(long long);
void LCD_PANTALLA_INICIO(void);
```

```

/*=====*/
/*===== Programa Principal =====*/
/*=====*/

void main()
{
    int i=0;
    set_tris_D (0b00000000) ;
    CE_OFF;
    setup_spi (SPI_MASTER|SPI_L_TO_H|SPI_CLK_DIV_4|SPI_XMIT_L_TO_H);
    delay_ms (100) ;
    CE_ON;
    while (i<2){
        SPI_Reg(Registro5);
        SPI_Reg(Registro4);
        SPI_Reg(Registro3);
        SPI_Reg(Registro2);
        SPI_Reg(Registro1);
        SPI_Reg(Registro0);
        i++;
    }
    SetFrec(RFout);
    delay_ms(1000);
    while(true){
        output_high(PIN_B0);
        SetFrec(RFout);
        output_low(PIN_B0);
        delay_ms(10);
        if (RFout<100) RFout=RFout+1;
        else RFout=60;
    }
}
/*=====*/
/*===== Rutinas del Programa =====*/
/*=====*/

void SPI_Reg(long long x) //La sig. rutina envía un dato por SPI
{
    LE_LOW;
    spi_write (x>>24); // dato enviado
    spi_write (x>>16); // dato enviado
    spi_write (x>>8); // dato enviado
    spi_write (x); // dato enviado
    LE_HIGH;
    LE_LOW;
}

void SetFrec(float RFout){
    // La variable x es Entero

```

```

// La variable y es Frac
// La variable z es DivBits

int Div=1;
int Bits=0;
float NumReal=0.0;
long Entero=0;
long Frac=0;

if ((34.375<RFout)&&(RFout<=68.75)) Bits=6;
else if ((68.75<=RFout)&&(RFout<=137.5)) Bits=5;
else if ((137.5<RFout)&&(RFout<=275.0)) Bits=4;
else if ((275.0<RFout)&&(RFout<=550.0)) Bits=3;
else if ((550.0<RFout)&&(RFout<=1100.0)) Bits=2;
else if ((1100.0<RFout)&&(RFout<=2200.0)) Bits=1;
else if ((2200.0<RFout)&&(RFout<=4400.0)) Bits=0;
else Bits=6;

Div <= Bits;
NumReal = RFout*Div/REFin;
Entero = NumReal;
Frac=(NumReal-Entero)*Mod;

Registro0=concatena(RegBase0,Frac,3);
Registro0=concatena(Registro0,Entero,15);
Registro4=concatena(RegBase4,Bits,20);
SPI_Reg(Registro4);
SPI_Reg(Registro0);

}

long long Concatena(long long a, long long b, int c){
// Esta función permite concatenar las variables a y b a través
// del corrimiento almacenado en c y usando el operador BitWise |.
// El resultado se envía a través de la variable a.
a|=(b<<c);
return a;
}

```

Anexo B. Hojas de especificaciones.



Data Sheet

Wideband Synthesizer with Integrated VCO

ADF4351

FEATURES

Output frequency range: 35 MHz to 4400 MHz
Fractional-N synthesizer and integer-N synthesizer
Low phase noise VCO
Programmable divide-by-1/-2/-4/-8/-16/-32/-64 output
Typical jitter: 0.3 ps rms
Typical EVM at 2.1 GHz: 0.4%
Power supply: 3.0 V to 3.6 V
Logic compatibility: 1.8 V
Programmable dual-modulus prescaler of 4/5 or 8/9
Programmable output power level
RF output mute function
3-wire serial interface
Analog and digital lock detect
Switched bandwidth fast lock mode
Cycle slip reduction

APPLICATIONS

Wireless infrastructure (W-CDMA, TD-SCDMA, WiMAX,
GSM, PCS, DCS, DECT)
Test equipment
Wireless LANs, CATV equipment
Clock generation

GENERAL DESCRIPTION

The ADF4351 allows implementation of fractional-N or integer-N phase-locked loop (PLL) frequency synthesizers when used with an external loop filter and external reference frequency.

The ADF4351 has an integrated voltage controlled oscillator (VCO) with a fundamental output frequency ranging from 2200 MHz to 4400 MHz. In addition, divide-by-1/-2/-4/-8/-16/-32/-64 circuits allow the user to generate RF output frequencies as low as 35 MHz. For applications that require isolation, the RF output stage can be muted. The mute function is both pin- and software-controllable. An auxiliary RF output is also available, which can be powered down when not in use.

Control of all on-chip registers is through a simple 3-wire interface. The device operates with a power supply ranging from 3.0 V to 3.6 V and can be powered down when not in use.

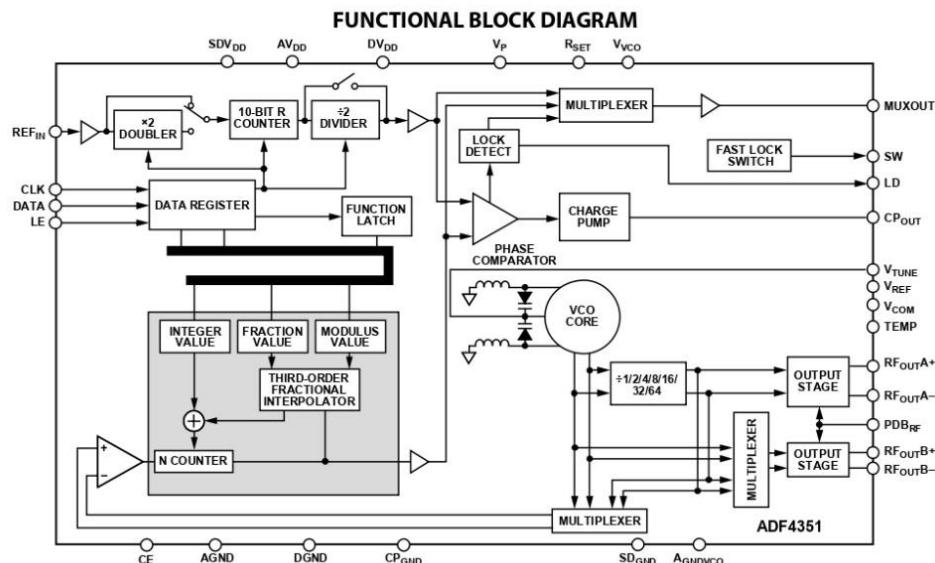


Figure 1.

Rev. A
Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

Document Feedback

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 ©2012–2017 Analog Devices, Inc. All rights reserved.
Technical Support www.analog.com



PIC18F2331/2431/4331/4431

28/40/44-Pin Enhanced Flash Microcontrollers with nanoWatt Technology, High-Performance PWM and A/D

14-Bit Power Control PWM Module:

- Up to 4 Channels with Complementary Outputs
- Edge or Center-Aligned Operation
- Flexible Dead-Band Generator
- Hardware Fault Protection Inputs
- Simultaneous Update of Duty Cycle and Period:
 - Flexible Special Event Trigger output

Motion Feedback Module:

- Three Independent Input Capture Channels:
 - Flexible operating modes for period and pulse-width measurement
 - Special Hall sensor interface module
 - Special Event Trigger output to other modules
- Quadrature Encoder Interface:
 - 2-phase inputs and one index input from encoder
 - High and low position tracking with direction status and change of direction interrupt
 - Velocity measurement

High-Speed, 200 kpsps 10-Bit A/D Converter:

- Up to 9 Channels
- Simultaneous, Two-Channel Sampling
- Sequential Sampling: 1, 2 or 4 Selected Channels
- Auto-Conversion Capability
- 4-Word FIFO with Selectable Interrupt Frequency
- Selectable External Conversion Triggers
- Programmable Acquisition Time

Flexible Oscillator Structure:

- Four Crystal modes up to 40 MHz
- Two External Clock modes up to 40 MHz
- Internal Oscillator Block:
 - 8 user-selectable frequencies: 31 kHz to 8 MHz
 - OSCTUNE can compensate for frequency drift
- Secondary Oscillator using Timer1 @ 32 kHz
- Fail-Safe Clock Monitor:
 - Allows for safe shutdown of device if clock fails

Power-Managed Modes:

- Run: CPU on, Peripherals on
- Idle: CPU off, Peripherals on
- Sleep: CPU off, Peripherals off
- Ultra Low, 50 nA Input Leakage
- Idle mode Currents Down to 5.8 μ A, Typical
- Sleep Current Down to 0.1 μ A, Typical
- Timer1 Oscillator, 1.8 μ A, Typical, 32 kHz, 2V
- Watchdog Timer (WDT), 2.1 μ A, typical
- Oscillator Two-Speed Start-up
 - Fast wake from Sleep and Idle, 1 μ s, typical

Peripheral Highlights:

- High-Current Sink/Source 25 mA/25 mA
- Three External Interrupts
- Two Capture/Compare/PWM (CCP) modules
- Enhanced USART module:
 - Supports RS-485, RS-232 and LIN/J2602
 - Auto-wake-up on Start bit
 - Auto-Baud Detect

Special Microcontroller Features:

- 100,000 Erase/Write Cycle Enhanced Flash Program Memory, Typical
- 1,000,000 Erase/Write Cycle Data EEPROM Memory, Typical
- Flash/Data EEPROM Retention: 100 Years
- Self-Programmable under Software Control
- Priority Levels for Interrupts
- 8 x 8 Single-Cycle Hardware Multiplier
- Extended Watchdog Timer (WDT):
 - Programmable period from 41 ms to 131s
- Single-Supply In-Circuit Serial Programming™ (ICSP™) via Two Pins
- In-Circuit Debug (ICD) via Two Pins:
 - Drives PWM outputs safely when debugging

Device	Program Memory		Data Memory		I/O	10-Bit A/D (ch)	CCP	SSP		EUSART	Quadrature Encoder	14-Bit PWM (ch)	Timers 8/16-Bit
	Flash (bytes)	#Single-Word Instructions	SRAM (bytes)	EEPROM (bytes)				SPI	Slave I ² C™				
PIC18F2331	8192	4096	768	256	24	5	2	Y	Y	Y	Y	6	1/3
PIC18F2431	16384	8192	768	256	24	5	2	Y	Y	Y	Y	6	1/3
PIC18F4331	8192	4096	768	256	36	9	2	Y	Y	Y	Y	8	1/3
PIC18F4431	16384	8192	768	256	36	9	2	Y	Y	Y	Y	8	1/3

TXS0108E 8-Bit Bi-directional, Level-Shifting, Voltage Translator for Open-Drain and Push-Pull Applications

1 Features

- No direction-control signal needed
- Maximum data rates
 - 110 Mbps (push pull)
 - 1.2 Mbps (open drain)
- 1.4 V to 3.6 V on A port and 1.65 V to 5.5 V on B port ($V_{CCA} \leq V_{CCB}$)
- No power-supply sequencing required – either V_{CCA} or V_{CCB} can be ramped first
- Latch-up performance exceeds 100 mA per JESD 78, Class II
- ESD protection exceeds JESD 22 (A Port)
 - 2000-V human body model (A114-B)
 - 150-V machine model (A115-A)
 - 1000-V charged-device model (C101)
- IEC 61000-4-2 ESD (B port)
 - ± 8 kV contact discharge
 - ± 6 kV Air-gap discharge

2 Applications

- Handsets
- Smartphones
- Tablets
- Desktop PCs

3 Description

This device is an 8-bit non-inverting level translator that uses two separate configurable power-supply rails. The A port tracks the V_{CCA} pin supply voltage. The V_{CCA} pin accepts any supply voltage between 1.4 V and 3.6 V. The B port tracks the V_{CCB} pin supply voltage. The V_{CCB} pin accepts any supply voltage between 1.65 V and 5.5 V. Two input supply pins allows for low Voltage bidirectional translation between any of the 1.5 V, 1.8 V, 2.5 V, 3.3 V, and 5 V voltage nodes.

When the output-enable (OE) input is low, all outputs are placed in the high-impedance (Hi-Z) state.

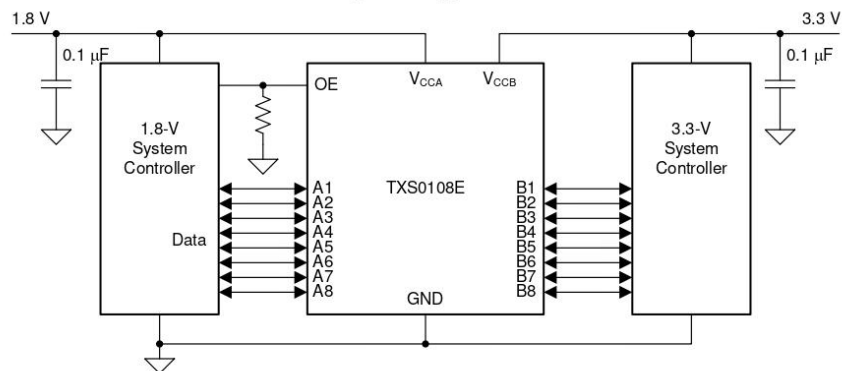
To ensure the Hi-Z state during power-up or power-down periods, tie OE to GND through a pull-down resistor. The minimum value of the resistor is determined by the current-sourcing capability of the driver.

Device Information⁽¹⁾

PART NUMBER	PACKAGE	BODY SIZE (NOM)
TXS0108EPW	TSSOP (20)	6.50 mm × 6.40 mm
TXS0108ERGY	VQFN (20)	4.50 mm × 3.50 mm
TXS0108EZXY	UFBGA (20)	3.00 mm × 2.50 mm
TXS0108ENME	NFBGA (20)	3.00 mm × 2.50 mm

(1) For all available packages, see the orderable addendum at the end of the datasheet.

Simplified Application



An IMPORTANT NOTICE at the end of this data sheet addresses availability, warranty, changes, use in safety-critical applications, intellectual property matters and other important disclaimers. PRODUCTION DATA.