



**CENTRO DE CIENCIAS APLICADAS Y
DESARROLLO TECNOLÓGICO**
UNIVERSIDAD NACIONAL AUTÓNOMA DE MÉXICO



REPORTE TECNICO

MODELOS ELECTRÓNICOS DE NEURONAS I

**José Luis Pérez Silva
Antonio Garcés Madrigal
Francisco Caviedes Contreras
Andrea Miranda Vitela**

OCTUBRE DEL 2010

INDICE

Introducción	4
1. Modelos Electrónicos de Neuronas	6
2. El Modelo Neuronal de McCulloch y Pitts	23
3. Implementación Electrónica de un Functor Lógico	27
4. El Functor Lógico Borroso Dinámico	42
5. El Functor Lógico como Elemento Básico de una Lógica Temporal Estocástica	51
6. Modelo de Neurona con Respuesta de Ráfagas Parabólicas	58
7. Diseño a Nivel de Transistor, de una Neurona con Retardo Axónico	64
8. Procesador Neuronal con Función Zona Muerta y Retardo	77
9. Modelo Electrónico de una Neurona con Características Biológicas	86
10. Modelo de Neurona con Umbral de Frecuencias	91
11. Diseño de una Neurona con Sinapsis Voltaje Frecuencia	103
12. Dos Nuevos Modelos de Neurona Borrosa Integradora	111
13. Modelo de Neurona con Selección Borrosa de Umbral	120
14. Modelo Electrónico de una Neurona Borrosa	127
15. Comparación de los Procesos Evocados en una columna Tectal	139
16. Procesos Estocásticos en Neuronas Electrónicas Integradoras con Fugas	146
17. Efectos del Ruido Estocástico en una Columna Tectal	152
Conclusiones	157
Referencias	158

RESUMEN

En este informe técnico reportamos los diferentes modelos electrónicos de neuronas que a lo largo de varios años se ha desarrollado por el grupo de multimedia y espacios virtuales en el CCADET. Para lograr lo anterior primero postularemos los modelos básicos con los cuales hemos trabajado durante varios años que es el llamado integrador con fugas, y el modelo neuronal de McCulloch y Pitts.

Analizados estos dos modelos básicos veremos como podemos pasar a emplearlos como funtores lógicos en su implementación electrónica, tanto como con el modelo de McCulloch y Pitts, como un funtor clásico, como con el empleo de neuronas borrosas como un El Funtor Lógico Borroso Dinámico, para después analizarlos como elementos Básicos de una Lógica Temporal Estocástica.

También trabajamos otros modelos de neuronas como son el modelo de neurona con respuesta de ráfagas parabólicas, el diseño a nivel de transistor, de una neurona con retardo axónico, el modelo electrónico de neurona con función de activación de zona muerta y retardo, el modelo Electrónico de una Neurona con Características Biológicas, el modelo de neurona con umbral de frecuencias, el diseño de una neurona con sinapsis Voltaje Frecuencia.

También veremos en nuestro reporte el trabajo realizado en neuronas borrosas, el diseño de dos nuevos modelos de neuronas borrosas integradoras, el modelo de neurona con selección borrosa de umbral, y un nuevo modelo electrónico de una neurona borrosa.

Usando el modelo de columna tectal analizaremos el proceso de evocación, y compararemos los procesos evocados en una columna Tectal.

Por último en nuestro reporte veremos los procesos en neuronas estocásticas, y procesos estocásticos en neuronas electrónicas integradoras con fugas y los efectos del ruido estocástico en una columna tectal.

INTRODUCCION

Para llevar a cabo la construcción de un modelo electrónico de neurona es necesario contar con una descripción matemática de las propiedades eléctricas de las neuronas biológicas que se desean modelar. Para esto, es necesario considerar las características morfológicas y fisiológicas que permiten a las neuronas realizar tareas de procesamiento de señales complejas.

Las neuronas son las unidades básicas que componen al tejido nervioso de los animales. Estas células se diferencian de otras células por la presencia de cuatro regiones morfológicamente diferentes, a saber, (el cuerpo celular, las dendritas, el axón y las terminales axónicas). Adicionalmente, las neuronas biológicas poseen sistemas bioquímicos especializados en la generación de señales electroquímicas en cada una de dichas regiones

El cuerpo celular o soma es donde se localizan los principales sistemas bioquímicos de síntesis, secreción y transporte de sustancias que requiere la célula para su funcionamiento, es por esto que el soma se considera el centro metabólico de la neurona. Del cuerpo celular se originan diversas extensiones o protuberancias que se ramifican repetidas veces hasta formar una arborización fina y una protuberancia especial de forma tubular que, en general, sólo se divide en su parte terminal. Las ramificaciones finas se denominan dendritas, mientras que la protuberancia tubular se denomina axón.

Las dendritas constituyen el principal, mas no el único, centro receptor de señales de la neurona, mientras que el axón constituye la unidad conductora de las señales procesadas por la neurona.

El axón se caracteriza por carecer de sistemas complejos de síntesis de sustancias aunque contiene diversos sistemas especializados en el transporte de estas. Además, el axón puede extenderse hasta alcanzar distancias grandes; en este último caso, el axón se encuentra cubierto por una capa aislante (formada por células neurogliales especializadas) denominada capa de mielina y cuya función es permitir la conducción sin decaimiento y a grandes velocidades de señales eléctricas. La capa de mielina no es continua, denominándose Nodos de Ranvier a los puntos de interrupción.

La parte terminal del axón se divide repetidas veces hasta formar una gran cantidad de ramas finas que poseen propiedades funcionales especializadas. Dichas ramas se denominan terminales axónicas y constituyen los elementos transmisores de señales de la neurona. Además, por medio de las terminales, una neurona establece puntos de contacto con otras neuronas y, en ocasiones consigo misma.

Los puntos de contacto entre neuronas se denominan sinapsis, las cuales están formadas por la terminal de la célula presináptica, la superficie receptora de la célula postsináptica y un espacio que las separa, denominada hendidura sináptica. Las sinapsis se establecen principalmente en las dendritas de la neurona postsináptica, aunque también se puede encontrar en el cuerpo celular y, ocasionalmente, en las partes iniciales y terminales del axón de la neurona postsináptica.

Toda neurona genera en su membrana externa un potencial electroquímico de reposo y cuatro tipos de señales: la de entrada, la de integración, la de conducción y la de salida. Además, la membrana celular se comporta como un medio excitable, es decir, es capaz de propagar una perturbación externa local a toda su superficie. Los mecanismos de propagación no involucran, en general, el uso de energía metabólica, por lo que la magnitud de la perturbación tiende a decaer tanto con la distancia como con el tiempo. Cada una de las regiones descritas en la sección anterior, poseen sistemas bioquímicos especializados en generar una señal en particular.

El potencial de reposo se genera debido a que la membrana externa constituye una barrera a la difusión libre de iones entre el interior y el exterior de la célula. Las cargas positivas se acumulan

en el medio exterior y las cargas negativas en el interior de la célula, por lo que, si se define de manera arbitraria, el medio extracelular como cero, entonces el potencial de reposo es negativo (los intervalos de valores encontrados experimentalmente van de -40mV hasta -90mV con un promedio en -60mV). El potencial de reposo se genera en toda la membrana externa de la neurona y, en general, de una región a otra no cambia su valor de manera apreciable.

Las señales son la respuesta de la célula a perturbaciones externas y se manifiestan como potenciales distintos del valor de reposo. Una señal que provoca que el potencial adquiera un valor menor que el de reposo se denomina señal hiperpolarizante mientras que una señal que provoca el efecto contrario se denomina señal depolarizante. Las terminales presinápticas que generan potenciales depolarizantes en la célula postsináptica se denominan terminales "excitadoras" mientras que si generan potenciales hiperpolarizantes se denominan terminales "inhibitorias".

Las señales de entrada son de dos tipos:

1. los potenciales generadores y
2. los potenciales sinápticos.

Los primeros se originan en la superficie receptora de las neuronas sensoriales mientras que los segundos se presentan en las neuronas centrales o interneuronas. Ambos tipos de señales pueden ser tanto depolarizantes como hiperpolarizantes y se propagan de manera pasiva a lo largo de la neurona. Los potenciales generadores sólo se producen mientras se mantenga presente el estímulo externo, a diferencia de los potenciales sinápticos que se pueden mantener aun después de que se retire el estímulo externo.

Las señales de entrada se propagan hasta una región especializada de la membrana (localizada en la base del axón) que se encarga de sumar o integrar, tanto en el tiempo como en el espacio, los efectos causados por todos los potenciales sinápticos y/o generadores, y de producir un potencial global que constituye la señal de integración. Si esta señal es suficientemente depolarizante entonces se genera un potencial de acción, es decir, una señal fuertemente depolarizante (alcanza valores hasta de 100mV) de corta duración (alrededor de 2ms) pero que se propaga a lo largo del axón por medio de mecanismos activos, lo cual impide que su amplitud decaiga. A diferencia de los potenciales generadores, sinápticos e integradores que son graduales, los potenciales de acción presentan la característica de ser todo o nada, es decir, se producen sólo cuando la señal integradora sobrepasa un valor umbral.

Al alcanzar la parte terminal del axón, el potencial de acción se transforma en un potencial local y gradual, denominado potencial secretor. Esta señal constituye el estímulo que inicializa los distintos sistemas bioquímicos de secreción de neurotransmisores, es decir, de las sustancias encargadas de transmitir señales entre neuronas. Una vez que el neurotransmisor es liberado en la hendidura sináptica, difunde libremente hacia la superficie receptora de la neurona postsináptica donde participa en la generación de un potencial local sináptico.

1. MODELOS ELECTRÓNICOS DE NEURONAS

Dado que la mayoría de las neuronas presentan las mismas características estructurales y funcionales pero difieren entre sí en los detalles, es conveniente modelar a la neurona como un procesador de señales constituido por cuatro componentes: a) el de entrada, b) el integrador, c) el conductor y d) el de salida como se muestra en la figura 1.

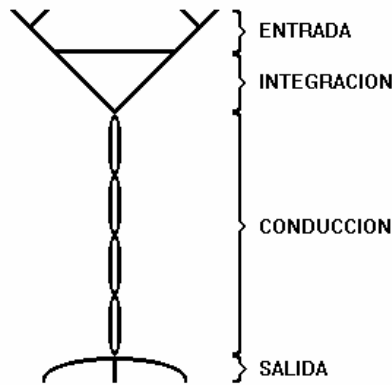


Figura 1. Modelo de un procesador de señales

El componente de entrada modela el número de señales de entrada que se generan en las dendritas y soma de la neurona. El componente integrador modela las propiedades de suma espacial y temporal de la señal integradora, así como los procesos de generación del potencial de acción. El componente de conducción modela los procesos de generación y transmisión de potenciales de acción. Por último, el componente de salida modela los procesos de liberación de neurotransmisores. La característica funcional que permite diferenciar a una neurona de otra es su patrón de disparo, es decir, las regularidades espacio-temporales del tren de potenciales de acción generados por la neurona como respuesta a una señal de entrada en particular.

Dado el modelo general anterior se pueden emprender dos distintos enfoques de estudio:

- a) Estudiar los mecanismos moleculares que producen los distintos tipos de señales en cada uno de los componentes.
- b) Estudiar el procesamiento global de señales que realiza la neurona.

Dentro del primer enfoque de estudio se han generado, por ejemplo, el modelo de Rall y sus derivados para el componente de entrada, el modelo de Hodgkin y Huxley y sus derivados para los componentes integrador y de conducción y los modelos de Lara y colaboradores para el componente de salida. Por lo que respecta al segundo enfoque se tienen el modelo de McCulloch y Pitts, el modelo de integrador y disparo, el modelo de integrador con fugas y los modelos compartamentales.

El modelo de Rall modela la conducción pasiva de los potenciales generadores, sinápticos e integradores y está basado en la Teoría de Cable de la ingeniería eléctrica. El modelo de Hodgkin y Huxley modela las propiedades activas del potencial de acción y considera la cinética química asociada a los distintos canales iónicos presentes en la membrana neuronal. El modelo de Lara y colaboradores considera los distintos procesos químicos de síntesis, transporte, recuperación y degradación de neurotransmisores que tienen lugar en las terminales sinápticas de las neuronas.

El modelo de McCulloch y Pitts se caracteriza por describir los cambios de actividad de una neurona postsináptica en una escala de tiempo discreta, considerando sólo el total de sinapsis

activas en el instante de registro para la descripción del potencial integrador. En cambio, los modelos de integrador con fugas e integrador y disparo describen la actividad de la neurona en una escala de tiempo continua y consideran efectos temporales (i.e., memoria) en la descripción del potencial integrador. El modelo compartamental constituye una combinación de los modelos de Rall y de Hodgkin y Huxley para describir las propiedades eléctricas de la neurona como un cable compuesto por segmentos con diferentes propiedades de conducción.

Los modelos compartamentales, a pesar de considerar con detalle las particularidades de un circuito neuronal, presentan una alta complejidad matemática que dificulta su análisis y su implantación física y, por tanto, su poder predictivo es limitado. Por otro lado, las expresiones matemáticas en los modelos de integrador y disparo e integrador con fugas son más fáciles de analizar y de implementar físicamente y, en consecuencia, su poder predictivo es, potencialmente, mayor. La diferencia entre estos dos últimos modelos radica en la descripción de las características del componente de salida de la neurona. Así en el modelo de integrador y disparo se considera la generación de impulsos individuales, mientras que en el modelo de integrador con fugas se considera la frecuencia promedio de impulsos.

1.1 MODELO DE INTEGRADOR CON FUGAS

En el modelo de integrador con fugas se considera que una neurona artificial está formada por dos componentes funcionales: a) el componente integrador y b) el componente de salida (figura 2). El primer componente se caracteriza por un potencial eléctrico pasivo $m(t)$ y su función es integrar en el tiempo las señales recibidas por la neurona. El segundo componente se caracteriza por presentar potenciales de membrana activos y su función es generar las señales de respuesta de la neurona.

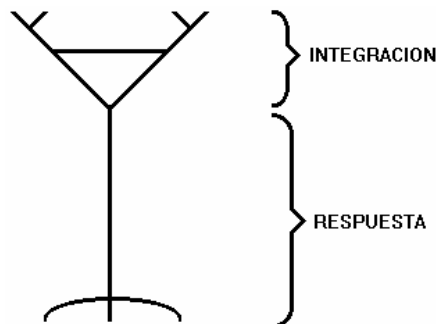


Figura 2. Componentes funcionales

La dinámica del potencial integrador de la neurona es descrita, de manera matemática, de la siguiente forma:

$$\frac{dm}{dt} = m(t) = -m(t) + m_0 + E \quad (1)$$

siendo t el tiempo; $m(t)$ es el potencial integrador en el instante de tiempo t ; m_0 es el potencial de reposo de la neurona; τ es una constante de tiempo característica; por último, la función E representa el efecto global causado por las entradas externas. La ecuación (1) indica que si el efecto global se anula ($E = 0$), entonces el potencial de membrana de la neurona decae de manera exponencial hacia su valor de reposo; por otro lado, si el efecto global es excitador ($E > 0$) o inhibitorio ($E < 0$), entonces el potencial de membrana se despolariza o hiperpolariza respectivamente, también de manera exponencial, mientras se mantenga presente el efecto.

La dinámica del potencial de salida se reduce a considerar una función $R(m(t), \theta)$, denominada función de respuesta, donde el parámetro θ representa un valor umbral. La función R modela la frecuencia promedio de potenciales de acción que genera la neurona a partir de que el potencial integrador alcance el valor umbral θ . En el modelo se consideran tres diferentes tipos de funciones de salida: a) tipo "escalón", b) tipo "rampa" y c) tipo "sigmoide" (figura 3). El primer tipo modela una respuesta de frecuencia constante; los dos últimos tipos modelan una respuesta donde la frecuencia es lineal y no linealmente dependiente del potencial integrador respectivamente, la forma matemática de éstas funciones es la siguiente:

a) Función escalón
$$R(x) = \begin{cases} k & \text{si } x \geq \theta \\ 0 & \text{si } x < \theta \end{cases} \quad (2)$$

b) Función rampa
$$R(x) = \begin{cases} k & \text{si } x > \theta_2 \\ K \frac{x - \theta_1}{\theta_2 - \theta_1} & \text{si } \theta_1 \leq x \leq \theta_2 \\ 0 & \text{si } x < \theta_1 \end{cases} \quad (3)$$

c) Función sigmoide
$$R(x) = \frac{1}{1 + e^{-\zeta(x - \theta)}} \quad (4)$$

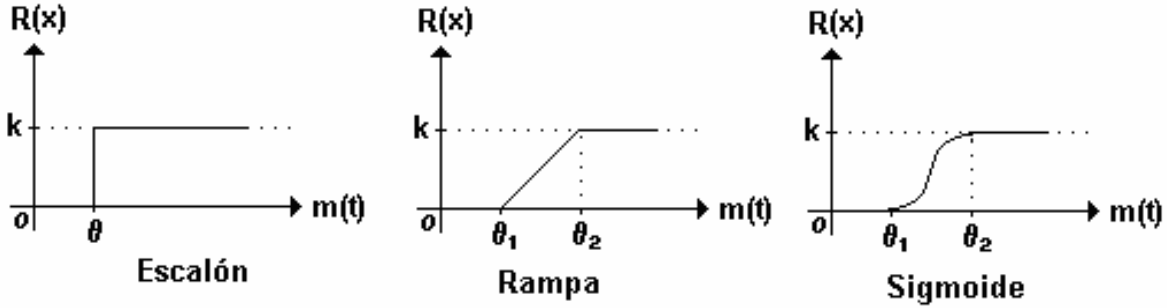


Figura 3.

En el parámetro E de la ecuación (1) se consideran las entradas externas a la neurona de la siguiente forma:

$$E = S_{\text{ext}} + S_{\text{int}} = \sum_{i=1}^n \omega_i S_i + \sum_{i=1}^m \omega_i R_i \quad (5)$$

donde S_{ext} son los efectos causados por n entradas provenientes de otras redes, S_{int} son los efectos causados por m sinapsis con otras neuronas de la misma red. La función de respuesta R_i describe la actividad eléctrica de la i -ésima neurona de la red; el parámetro ω_i corresponde al "peso" o eficacia de la sinapsis con la i -ésima neurona de la red. Debido a que las funciones de salida se definen como positivas, la condición $\omega_i > 0$ significa que la neurona presináptica i "excita" a la neurona postsináptica, es decir, un incremento en la salida R_i causará que el potencial de membrana $m(t)$ tienda a aumentar si las restantes entradas se mantienen constantes; de manera similar, $\omega_i < 0$ significa que la neurona presináptica i "inhibe" a la neurona postsináptica, es decir, un incremento en la salida R_i causará que el potencial de membrana m tienda a disminuir si las restantes entradas se mantienen constantes. Con base en estas características, podemos reagrupar a las entradas a la neurona en entradas excitadoras y entradas inhibitorias con lo que la ecuación 5 se puede reescribir de la siguiente forma:

$$E = \sum_{i=1}^N Exc - \sum_{i=1}^m Inh \quad (6)$$

Donde ΣExc es la suma de todas las entradas excitadoras internas y externas y ΣInh es la suma de todas las entradas inhibitorias internas y externas a la neurona.

El modelo de integrador con fugas es apropiado para describir los cambios que sufre la actividad de una neurona postsináptica cuando es conocido el patrón de conectividad y de actividad de la red a la cual pertenece pero sus propiedades electroquímicas individuales no se conocen con detalle. Sin embargo, para los fines que se persiguen en el presente trabajo, dicho modelo es apropiado para llevarlos a cabo.

Se describe con detalle la forma en que se diseñó la neurona electrónica. Dicha neurona está basada en el modelo de integrador con fugas descrito matemáticamente en capítulo anterior por la ecuación 1 para la dinámica del potencial y por las ecuaciones 2, 3 y 4 para la función de respuesta. Para fines de diseño, la ecuación 1 es representada en su forma integral de la siguiente forma:

$$m(t) = \frac{1}{\tau} \int (-m + m_0 + E) dt \quad (7)$$

donde al sustituir el valor de E de la ecuación 6 en la ecuación 7 se obtiene

$$m(t) = \frac{1}{\tau} \int [-m(t) + m_0 + \sum_{i=1}^n Exc - \sum_{j=1}^m Inh] dt \quad (8)$$

Esta última ecuación es la que se diseñará electrónicamente para ello se hace referencia al diagrama de bloques de la figura 4 donde se indican los diversos módulos que la componen, esto es, el módulo representa la diferencia de las sumatorias de entradas excitadoras e inhibitorias, el módulo representa la integración en el tiempo de los potenciales más las entradas y R representa las diferentes funciones de respuesta

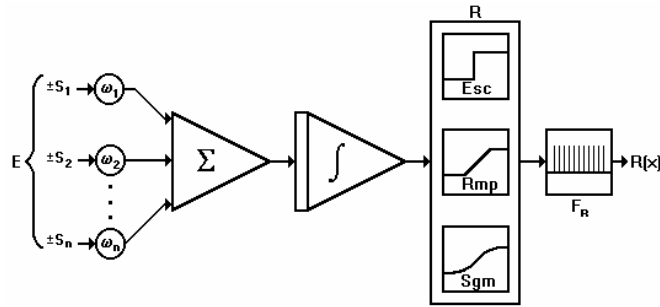


Figura 4. Diagrama de Bloques de la Neurona Electrónica

Debido a que la mayoría de los módulos que integran al modelo electrónico utilizan como componente principal al amplificador operacional (AO), cuyo símbolo se muestra en la figura 5, a continuación se describen brevemente las características más importantes de los AO.

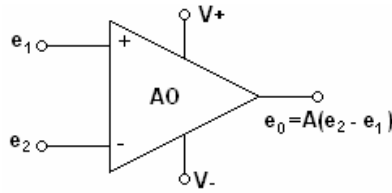


Figura 5. Símbolo de un amplificador operacional.

- Ganancia de lazo abierto muy grande ($A \rightarrow \infty$).
Debido a que el voltaje de salida del AO está dado por $e_0 = A(e_2 - e_1)$, al despejar la diferencia de potencial entre las entradas del amplificador se obtiene $(e_2 - e_1) = e_0 / A$, como el voltaje de salida e_0 es finito, entonces la diferencia de potencial entre las entradas es prácticamente nula. Por otro lado, si la entrada no inversora del amplificador se conecta a tierra, su entrada inversora se comporta como un punto de tierra virtual.
- Impedancia de entrada muy grande ($Z_i \rightarrow \infty$).
Esto hace que el flujo de corriente hacia el interior del AO sea prácticamente nulo.
- Impedancia de salida muy pequeña ($Z_o \rightarrow 0$).
Esto significa que el AO no presenta ninguna carga para los circuitos que puedan conectarse a su salida, lo que lo hace un excelente acoplador de impedancias.
- Ancho de banda muy grande ($BW \rightarrow \infty$).

Debido a esta característica, el tiempo de retardo de la respuesta del AO es prácticamente nulo, por lo que no existe defasamiento entre la señal de entrada y la señal de salida.

1.2. MÓDULO SUMADOR

Este módulo está integrado por dos circuitos sumadores de voltaje y un circuito amplificador diferencial.

La descripción del circuito electrónico que lleva a cabo la sumatoria se muestra en la figura 6 y su funcionamiento es el siguiente:

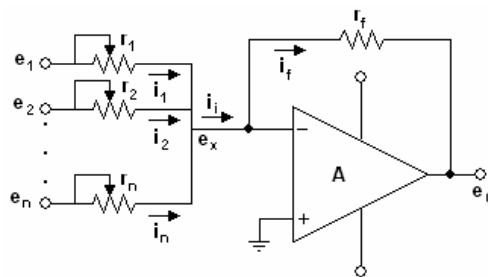


Figura 6. Sumador de Voltaje

Al aplicar la ley de corrientes de Kirchhoff, se tiene que el nodo e_x corresponde a un punto de suma de corrientes. Así, en e_x se tiene que:

$$i_i = i_1 + i_2 + \dots + i_n \quad (9)$$

Ahora bien, debido a que la ganancia del AO es muy grande, el punto e_x corresponde a un punto de tierra virtual por lo que cada una de las corrientes i_k , ($k = 1, \dots, n$) está dada por:

$$i_k = \frac{e_k}{r_k} \quad (10)$$

Por otro lado, con base en la característica de alta impedancia de entrada del AO, se tiene que no hay flujo de corriente hacia el interior del AO por lo que la corriente de entrada i_i fluye a través de la rama de retroalimentación. De ésta manera se tiene que:

$$i_i = i_f$$

donde

$$i_f = -\frac{e_0}{r_f} \quad (11)$$

Si se sustituyen las ecuaciones (9) y (10) en la ecuación (11) se obtiene:

$$-\frac{e_0}{r_f} = \frac{e_1}{r_1} + \frac{e_2}{r_2} + \dots + \frac{e_n}{r_n} \quad (12)$$

Finalmente de la ecuación (12) se puede despejar el voltaje de salida e_0 obteniéndose:

$$e_0 = -\left(\frac{r_f}{r_1}e_1 + \frac{r_f}{r_2}e_2 + \dots + \frac{r_f}{r_n}e_n\right)$$

ó

$$e_0 = -\sum_{i=1}^n \frac{r_f}{r_i} e_i \quad (13)$$

En la figura 7 se muestra el diagrama del circuito amplificador diferencial cuyo funcionamiento es el siguiente.

Debido a la alta impedancia de entrada que posee el AO, se tiene que no hay flujo de corriente hacia el interior de este, por lo que la corriente i_2 es igual a la corriente i_3 , obteniéndose la siguiente igualdad:

$$i_2 = i_3 = \frac{e_2}{r_2 + r_3} \quad (14)$$

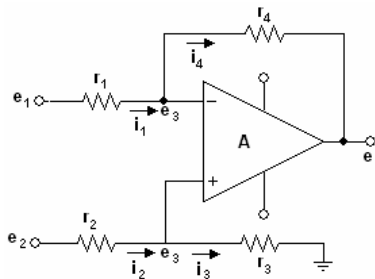


Figura 7. Amplificador Diferencial.

De manera similar, se encuentra que la corriente i_1 es igual a la corriente i_4 , obteniéndose la identidad:

$$\frac{e_1 - e_3}{r_1} = \frac{e_3 - e_0}{r_4} \quad (15)$$

Despejando el voltaje de salida e_0 de la ecuación (1.15) se obtiene la identidad:

$$e_0 = e_3 - (e_1 - e_3) \frac{r_4}{r_1} \quad (16)$$

Ahora bien, ya que el voltaje e_3 está dado por:

$$e_3 = e_2 \frac{r_3}{r_2 + r_3} \quad (17)$$

Entonces la expresión para el voltaje e_0 toma la forma:

$$e_0 = e_2 \frac{1 + \frac{r_4}{r_1}}{\frac{r_3}{r_2} + 1 + \frac{r_3}{r_2}} - e_1 \frac{r_4}{r_1} \quad (18)$$

Nótese que al hacer que

$$\frac{r_4}{r_1} = \frac{r_3}{r_2},$$

entonces la ecuación (1.18) se reduce a:

$$e_0 = \frac{r_4}{r_1} (e_2 - e_1) \quad (19)$$

Finalmente para obtener una ganancia unitaria en la respuesta del circuito, hacemos que

$$r_4 = r_1$$

con lo cual se obtiene:

$$e_0 = e_2 - e_1 \quad (20)$$

Con estos elementos se implanta electrónicamente el modelo matemático dado por la ecuación (1.6) para lo cual se utilizó un circuito sumador para las entradas excitadoras y otro para las entradas inhibitorias ya sean internas o externas. Las salidas de los circuitos sumadores alimentan a las entradas del circuito amplificador diferencial obteniendo a la salida de este la diferencia de las sumatorias de la siguiente forma:

$$e_0 = \sum_{i=1}^n \frac{r_f}{r_i} e_{i_2} - \sum_{j=1}^m \frac{r_f}{r_j} e_{i_1} \quad (21)$$

La ecuación (1.21) es la representación de la ecuación (1.6) en términos de los parámetros del circuito electrónico donde las entradas e_{i_2} y e_{i_1} son las entradas excitadoras e inhibitorias a la neurona respectivamente, mientras que los pesos de interconexión entre las neuronas están dados por:

$$\omega_i = \frac{r_f}{r_i} \quad (22)$$

1.3. MODULO INTEGRADOR

El módulo integrador está formado por un circuito integrador de voltaje cuyo diagrama se muestra en la figura 8.

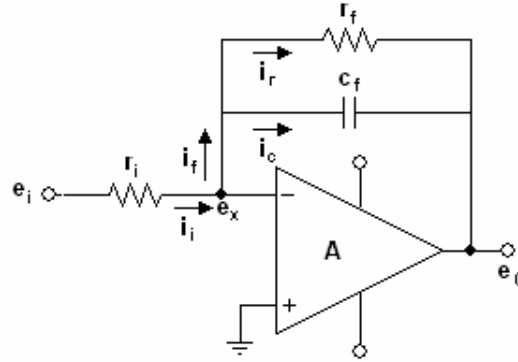


Figura 8. Integrador de Voltaje

Debido a que el AO presenta una ganancia muy grande, se tiene que el punto e_x corresponde a un punto de tierra virtual. De esta manera las corrientes i_i e i_f están dadas por

$$i_i = \frac{e_i}{r_i} \text{ y } i_f = C \frac{de_o}{dt} + \frac{e_o}{r_f} \quad (23)$$

Por otro lado, debido a que el AO presenta una alta impedancia de entrada, no existe flujo de corriente hacia el interior del AO por lo que la corriente i_i es igual a la corriente i_f . Con base en esta identidad, a partir de la ecuación (23) se obtiene:

$$\frac{e_i}{r_i} = C \frac{de_o}{dt} + \frac{e_o}{r_f} \quad (24)$$

Despejando el término diferencial de la ecuación (24) se obtiene:

$$C \frac{de_o}{dt} = -\frac{e_o}{r_f} + \frac{e_i}{r_i} \quad (25)$$

Finalmente si hacemos $r_i = r_f = r$ entonces la ecuación (25) se puede expresar en la forma:

$$rc \frac{de_o}{dt} = -e_o + e_i \quad (26)$$

La ecuación (26) tiene la misma forma matemática de la ecuación (1) y en consecuencia, describe la dinámica del potencial integrador de la neurona. Los parámetros en el modelo electrónico tienen, por tanto, las siguientes equivalencias con respecto al modelo matemático:

$$\tau \equiv rc \quad , \quad \frac{dm(t)}{dt} \equiv \frac{de_o}{dt} \quad , \quad m \equiv e_o \quad , \quad m_0 \equiv 0 \quad , \quad E \equiv e_i$$

1.4. MODULO DE RESPUESTA (R)

Este módulo está formado por las tres diferentes formas de respuesta de la neurona (i.e., escalón, rampa y sigmoide) definidas por las ecuaciones (2), (3) y (4) respectivamente. Dichas funciones se diseñaron de la siguiente forma:

El circuito que genera la respuesta tipo escalón está formado por un AO con una configuración de sumador de voltaje y por un circuito comparador de voltaje. En la figura 9 se muestra el diagrama esquemático del circuito.

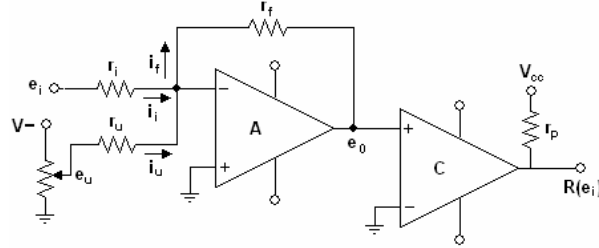


Figura 9. Circuito que Modela la Función Escalón.

Como se puede observar en la figura anterior, el circuito sumador adiciona a la señal e_i proveniente del circuito integrador, un voltaje negativo e_u de corriente directa. Así, la salida e_0 del circuito sumador está dada por:

$$e_0 = \frac{r_f}{r_i} e_i - \frac{r_f}{r_u} e_u \quad (27)$$

Para garantizar que el circuito presenta una ganancia unitaria, se establece

$$\frac{r_f}{r_i} = \frac{r_f}{r_u} = 1$$

para obtener:

$$e_0 = e_i - e_u \quad (28)$$

Posteriormente, el voltaje e_0 es alimentado al circuito comparador de voltaje. Este último está diseñado de tal manera que si la señal que se alimenta a través de su entrada no inversora es mayor o igual a la señal de referencia e_r que se alimenta a través de su entrada inversora, el circuito responde con un voltaje constante de corriente directa igual al voltaje de polarización V_{cc} , en caso contrario, si la señal que se alimenta a través de su entrada no inversora es menor a la señal de referencia e_r que se alimenta a través de su entrada inversora, el circuito no responde manteniendo a su salida un potencial de cero volts, es decir, que la respuesta del circuito comparador está dada por:

$$R(e_i) = \begin{cases} 0 & \text{si } e_0 < e_r \\ V_{cc} & \text{si } e_0 \geq e_r \end{cases} \quad (29)$$

Ahora bien al sustituir el valor de e_0 de la ecuación (28) en la ecuación (29) se obtiene la función de respuesta:

$$R(e_i) = \begin{cases} 0 & \text{si } e_i < e_u \\ V_{cc} & \text{si } e_i \geq e_u \end{cases} \quad (30)$$

Nótese que la ecuación (30) corresponde a una función tipo escalón. Esta ecuación se puede comparar con la ecuación (2), si los parámetros e_i , e_u y V_{cc} se definen como:

$$x \equiv e_i \quad ; \quad \theta \equiv e_u \quad ; \quad k \equiv V_{cc}$$

El circuito que genera la respuesta tipo rampa está integrado por un AO arreglado como un circuito sumador de voltaje seguido de un circuito rectificador activo. Posteriormente la salida del circuito rectificador alimenta a un circuito amplificador con ganancia variable. La configuración de este circuito se muestra en la figura 10.

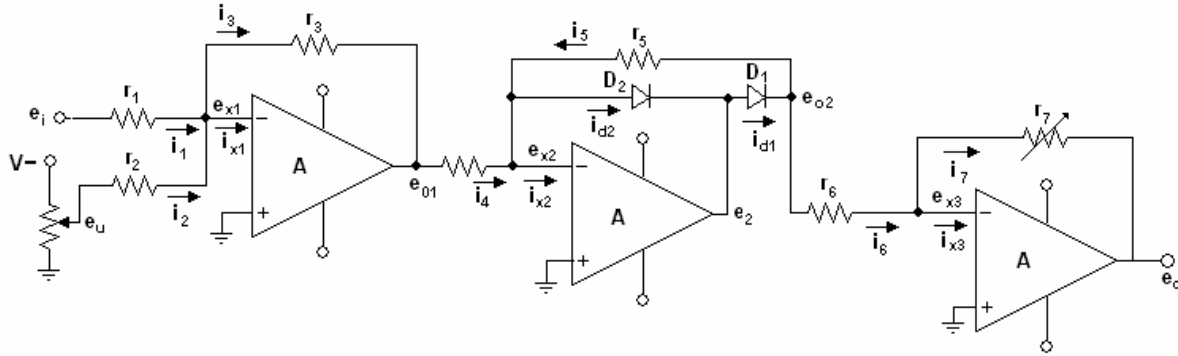


Figura 10. Circuito que Modela la Función Rampa.

El circuito sumador tiene como función sumar a la señal e_i proveniente del circuito integrador un voltaje negativo de corriente continua e_u . De esta manera, el voltaje e_{o1} a la salida del sumador está dado por:

$$e_{o1} = -\left(\frac{r_3}{r_1} e_i - \frac{r_3}{r_2} e_u\right) \quad (31)$$

Para garantizar que la respuesta del circuito presenta una ganancia unitaria, se establecen las relaciones

$$\frac{r_3}{r_1} = \frac{r_3}{r_2} = 1$$

con lo cual se obtiene:

$$e_{o1} = e_u - e_i \quad (32)$$

El voltaje e_{o1} es alimentado al circuito rectificador activo, el cual tiene como función eliminar la componente negativa de la señal de entrada. En la figura 9 se puede observar que e_{x2} corresponde a un punto de tierra virtual, por lo que cuando $e_z > 0$ (i.e., $e_{o1} \leq 0$), el diodo D_2 se encontrará polarizado en inversa. De esta manera, la corriente i_{d2} es cero y, en consecuencia, toda la corriente de entrada fluye a través de la resistencia r_5 . De esta manera se genera el voltaje de salida:

$$e_{o2} = -r_5 i_4 = -\frac{r_5}{r_4} e_{o1}, \text{ donde } e_{o1} \leq 0 \quad (33)$$

Para garantizar que el circuito rectificador presentará una ganancia unitaria se establece la condición $r_4 = r_5$. De esta forma, la ecuación (33) toma la forma:

$$e_{o2} = -e_{o1}, \text{ donde } e_{o1} \leq 0 \quad (34)$$

Ahora bien, es posible expresar la salida e_{02} del circuito rectificador activo en términos de la señal de entrada e_i generada por el circuito integrador. Para esto, se sustituye la ecuación (33) en la ecuación (1.34) obteniéndose:

$$e_{02} = e_i - e_u, \text{ donde } e_u - e_i \leq 0 \quad (35)$$

Por otra parte, si se tiene la condición $e_z \leq 0$ (i.e., $e_{01} > 0$), entonces el diodo D_1 se encontrará polarizado en inversa. De esta forma la corriente i_{d1} es cero y toda la corriente de entrada fluye a través del diodo D_2 . En consecuencia, el voltaje de salida e_{02} es prácticamente igual a cero, es decir:

$$e_{02} = 0, \text{ si } e_{01} = e_u - e_i > 0 \quad (36)$$

Por último, el voltaje de salida e_{02} del circuito rectificador activo es alimentado a un circuito amplificador con ganancia variable. De la figura 10 se puede deducir que el voltaje de salida e_0 del circuito amplificador está dado por:

$$e_0 = -\frac{r_7}{r_6} e_{02} \quad (37)$$

Para expresar el voltaje de salida e_0 en términos del voltaje de entrada e_i se sustituyen las ecuaciones (35) y (36) en la ecuación (37) para obtener la función:

$$e_0 = \begin{cases} 0 & \text{si } e_i < e_u \\ \frac{r_7}{r_6} (e_i - e_u) & \text{si } e_i \geq e_u \end{cases} \quad (38)$$

Sin embargo, el valor del voltaje de salida e_0 del circuito amplificador está limitado por el voltaje de polarización V_{cc} . Es decir, si el voltaje de salida iguala el valor del voltaje de polarización, (i.e., si $e_0 = V_{cc}$) entonces la respuesta del circuito amplificador se satura y se mantiene en el valor constante V_{cc} , sin importar el valor que alcance el voltaje de entrada. Tomando en cuenta esta restricción, la ecuación (38) se puede reescribir de la siguiente manera:

$$R(e_i) = \begin{cases} 0 & \text{si } e_i < e_u \\ \frac{r_7}{r_6} (e_i - e_u) & \text{si } e_u \leq e_i \leq \left(\frac{r_6}{r_7} V_{cc} + e_u \right) \\ V_{cc} & \text{si } e_i > \left(\frac{r_6}{r_7} V_{cc} + e_u \right) \end{cases} \quad (39)$$

La ecuación (39) describe la respuesta total del circuito de la figura 10. Como se puede observar, la respuesta del circuito está dada en términos de una función tipo rampa. La ecuación (32) se reduce a la ecuación (3), si los parámetros e_i , e_u , V_{cc} , r_6 y r_7 se definen por:

$$x \equiv e_i, \quad \theta_1 \equiv e_u, \quad k \equiv V_{cc}, \quad \theta_2 \equiv \frac{r_6}{r_7} V_{cc} + e_u$$

El circuito de la figura 11 tiene como función generar una respuesta lineal a trazos que aproxime a una función tipo sigmoide. Este circuito está formado por un AO arreglado para funcionar como un circuito de limitadores en serie seguido de dos circuitos sumadores de voltaje.

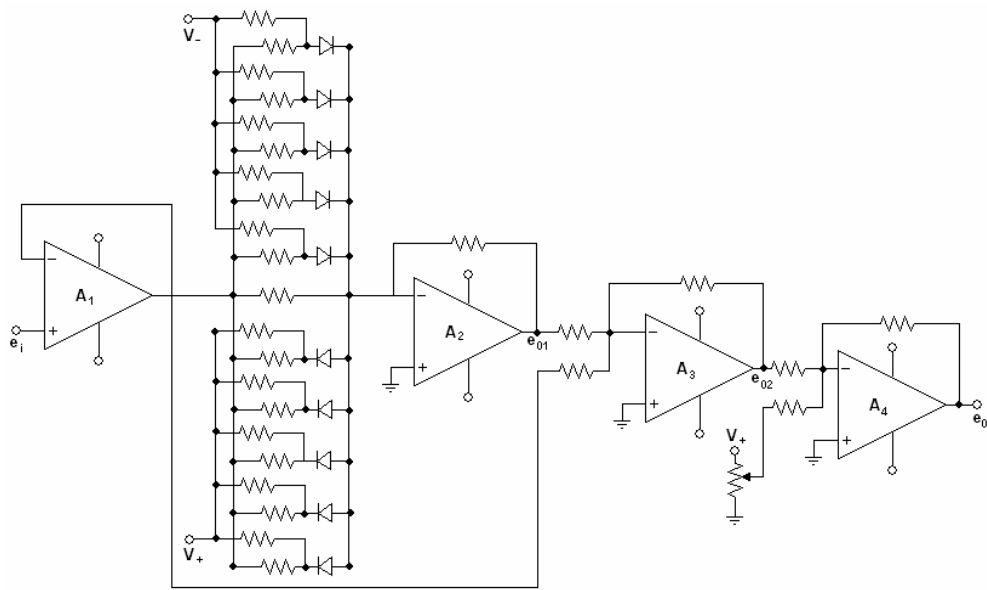


Figura 11. Circuito que modela la Función Sigmoide.

Como se puede observar en la figura 11. La señal proveniente del circuito integrador de voltaje es alimentada a un circuito seguidor de voltaje A_1 el cual es utilizado para evitar caídas de potencial del circuito antecesor, la salida del circuito seguidor de voltaje constituye la señal de entrada al circuito de limitadores en serie A_2 . La configuración de éste último circuito se muestra en la figura 12.

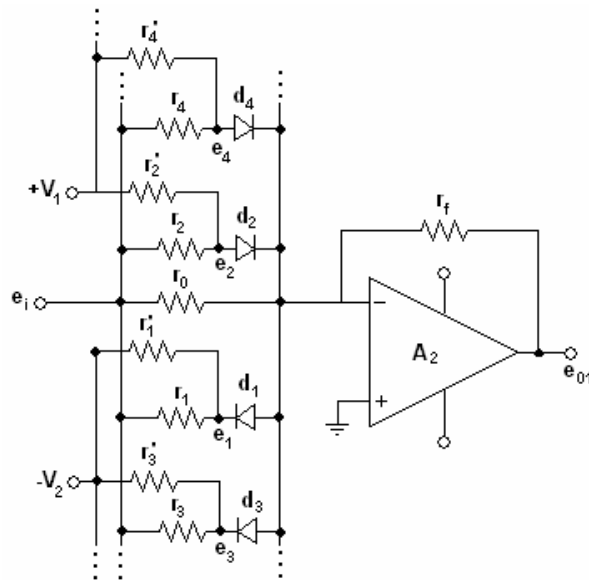


Figura 12 .Circuito de limitadores en Serie.

Para describir el funcionamiento de este circuito es necesario hacer notar que los potenciales e_1 , e_3 , ..., e_{2n-1} satisfacen la siguiente relación:

$$0 > e_1 = -\frac{r_1}{r'_1} v_2 > e_3 = -\frac{r_3}{r'_3} v_2 > \dots > e_{2n-1} = -\frac{r_{2n-1}}{r'_{2n-1}}$$

Asimismo, los potenciales $e_2, e_4, \dots, e_{2n}$ satisfacen la siguiente relación:

La respuesta del circuito de limitadores depende de la magnitud de la señal de entrada e_i . Por ejemplo, si el voltaje de entrada e_i se encuentre en el intervalo $-e_2 < e_i < -e_1$, entonces todos los diodos se encontraran polarizados en inversa. De esta manera, la corriente de entrada i_i fluye a través de r_0 . Bajo estas condiciones el voltaje de salida del circuito amplificador A_2 está dado por:

$$e_{01} = -\frac{r_f}{r_0} e_i \text{ para } -\frac{r_2}{r'_2} v_1 < e_i < +\frac{r_1}{r'_1} v_2 \quad (40)$$

$$0 < e_2 = \frac{r_2}{r'_2} v_1 < e_4 = \frac{r_4}{r'_4} v_1 < \dots < e_{2n} = \frac{r_{2n}}{r'_{2n}}$$

Ahora bien, sólo cuando el voltaje de entrada e_i contrarreste al voltaje de referencia e_1 (i.e., cuando $e_i \geq -e_1$), el diodo d_1 conducirá. Bajo estas condiciones se tiene que la corriente de entrada fluye a través de las resistencias r_0 y r_1 . Así, la salida del circuito amplificador A_2 será de la forma:

$$e_{01} = -\left(\frac{r_f}{r_1} + \frac{r_f}{r_0}\right) e_i \text{ para } +\frac{r_3}{r'_3} v_2 > e_i \geq +\frac{r_1}{r'_1} v_2 \quad (41)$$

De manera similar, el diodo d_2 conducirá sólo si el voltaje de entrada e_i contrarresta al voltaje de referencia e_2 , es decir, si $e_i \leq -e_2$. Bajo estas condiciones se tiene que la corriente de entrada fluye a través de las resistencias r_0 y r_2 , teniendo a la salida del circuito un voltaje igual a:

$$e_{01} = -\left(\frac{r_f}{r_2} + \frac{r_f}{r_0}\right) e_i \text{ para } -\frac{r_4}{r'_4} v_1 < e_i \leq -\frac{r_2}{r'_2} v_1 \quad (42)$$

En forma análoga, los diodos d_1 y d_3 conducirán sólo si el voltaje de entrada e_i contrarresta al voltaje de referencia e_3 , es decir, si $e_i \geq -e_3$. De esta manera, la corriente de entrada fluye a través de las resistencias r_0, r_1 y r_3 y el voltaje a la salida del circuito amplificador A_2 toma la forma:

$$e_{01} = -\left(\frac{r_f}{r_3} + \frac{r_f}{r_1} + \frac{r_f}{r_0}\right) e_i \text{ para } +\frac{r_5}{r'_5} v_2 > e_i \geq +\frac{r_3}{r'_3} v_2 \quad (43)$$

Similarmente, los diodos d_2 y d_4 conducirán sólo parte si el voltaje de entrada e_i contrarresta al voltaje de referencia e_4 , es decir, cuando $e_i \leq -e_4$. En este caso, la corriente de entrada fluye a través de las resistencias r_0, r_2 y r_4 , teniendo a la salida del circuito un voltaje igual a:

$$e_{01} = -\left(\frac{r_f}{r_4} + \frac{r_f}{r_2} + \frac{r_f}{r_0}\right) e_i \text{ para } -\frac{r_6}{r'_6} v_1 < e_i \leq -\frac{r_4}{r'_4} v_1 \quad (44)$$

El comportamiento recién descrito se describe de forma gráfica en la figura 13.

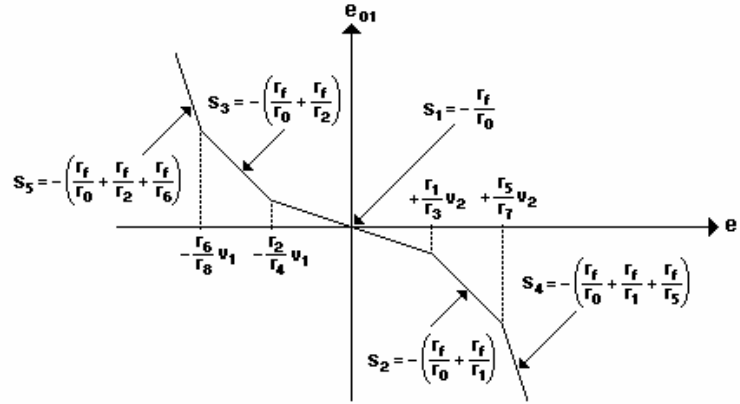


Figura 13. Función de Transferencia del Circuito de Limitadores en Serie.

Posteriormente, el voltaje de salida del circuito de limitadores en serie es alimentado a un circuito sumador de voltaje con ganancia unitaria A_3 . La función del circuito sumador es adicionar a la señal de salida del circuito de limitadores la señal proveniente del circuito integrador. De esta manera, el circuito sumador presenta la función de transferencia que se muestra en la figura 14.

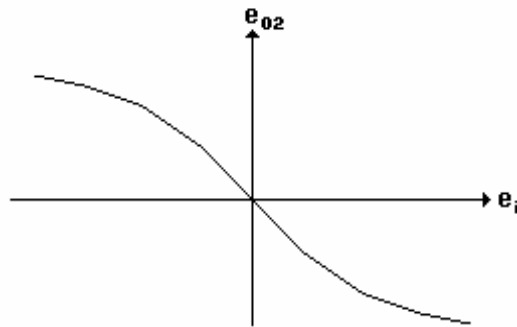


Figura 14. Función de Transferencia a la Salida del Circuito Sumador A_3 .

Finalmente la señal de salida e_{02} del primer sumador se alimenta a un segundo circuito sumador A_4 . La función de este segundo circuito sumador es invertir la señal e_{02} y adicionar una componente de corriente directa. De esta forma, el segundo circuito sumador presenta la función de transferencia sigmoideal que se muestra en la figura 15.

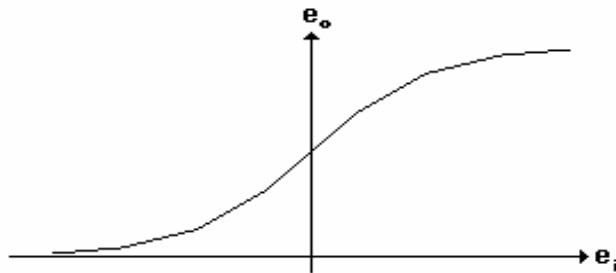


Figura 15. Función de Transferencia Sigmoideal.

1.5. MODULO DE FRECUENCIA (F_R)

El modulo de frecuencia está integrado por un circuito oscilador controlado por voltaje (VCO). La característica principal de este componente es la de generar una salida en forma de tren de pulsos de amplitud constante y con una frecuencia directamente proporcional a la amplitud de la señal de entrada. La configuración de este circuito se muestra en la figura 16, mientras que en la figura 17 se muestra su diagrama de bloques equivalente, en donde se puede observar que el circuito VCO está formado por un circuito comparador (con histéresis) seguido de un circuito one-shot timer junto con una fuente interrumpible de corriente, así como por un transistor de salida.

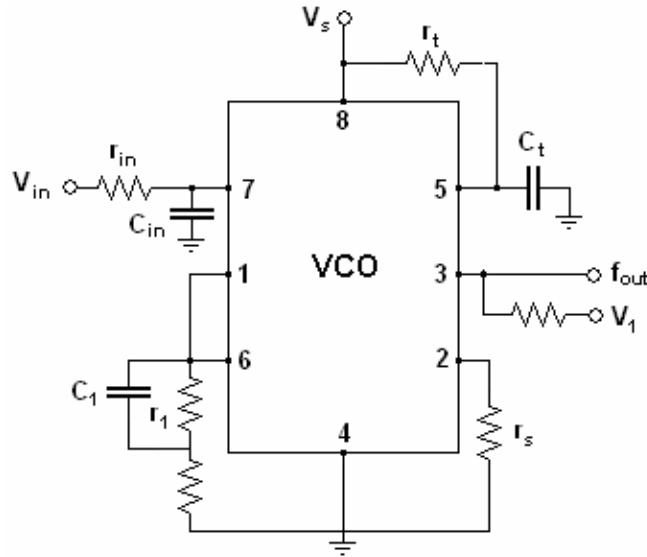


Figura 16. Circuito Convertidor Voltaje-Frecuencia

De la figura 17 se puede deducir que el circuito one-shot timer se activara sólo cuando la señal de entrada al comparador V_{in} sea mayor o igual que su voltaje de referencia V_x . Nótese que la señal de salida del circuito one-shot timer mantiene encendido tanto al transistor de salida como a la fuente interrumpible de corriente durante un intervalo de tiempo $\Delta t = 1.1 R_T C_T$. Durante este intervalo de tiempo la fuente interrumpible de corriente aporta una cantidad de carga $Q = i x \Delta t$ al capacitor C_L .

El circuito está diseñado de manera tal que permite que el capacitor alcance un valor de voltaje V_x mayor al voltaje V_{in} . Una vez que la fuente interrumpible de corriente se apaga, el circuito one-shot timer se autorestablece, es decir, regresa a su condición inicial. Cuando esto ocurre, el capacitor C_L se descarga a través de la resistencia R_L hasta un valor V_x igual a V_{in} . En este momento, el circuito comparador de voltaje se vuelve a activar, iniciándose otro ciclo de trabajo en el circuito convertidor.

La corriente que fluye hacia el interior del capacitor C_L es $I_{AVE} = i \times (1.1 \times R_T C_T) \times f$, donde la frecuencia de oscilación f está dada por:

$$f_{OUT} = \frac{V_{IN}}{2.09V} \cdot \frac{R_S}{R_L} \cdot \frac{1}{R_T C_T} \quad (45)$$

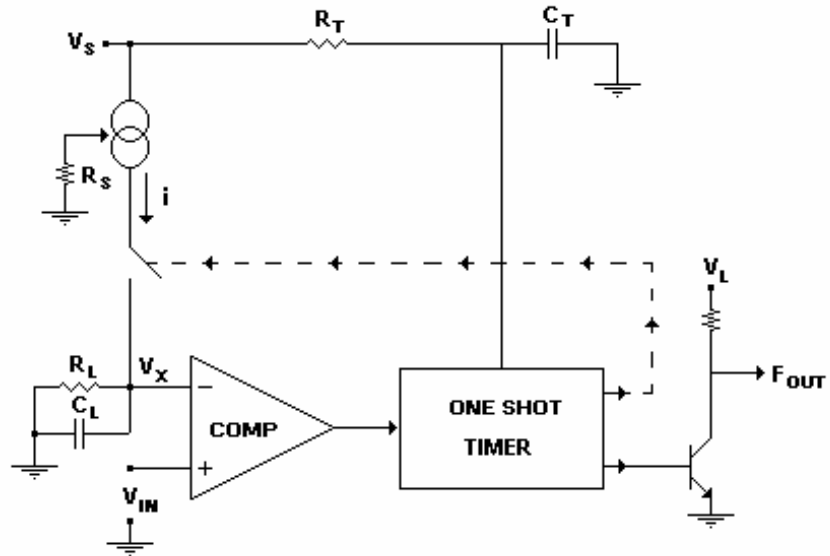


Figura 17. Diagrama de Bloques del Circuito Vco.

Como se puede observar en la ecuación (45) la frecuencia de salida f_{out} del circuito convertidor voltaje-frecuencia es directamente proporcional a la amplitud del voltaje de entrada V_{in} , es decir, el circuito convertidor está diseñado de tal manera que cuando el voltaje de entrada V_{in} se incrementa, la frecuencia de la señal de salida también se incrementa de manera proporcional. Asimismo se puede observar que el rango de variación de frecuencia con respecto a la variación de la amplitud del voltaje de entrada, puede ser controlado por medio de la constante de proporcionalidad $1 / R_T C_T$.

De esta forma se concluye el diseño de la neurona electrónica cuyo diagrama esquemático completo se muestra en la figura 18.

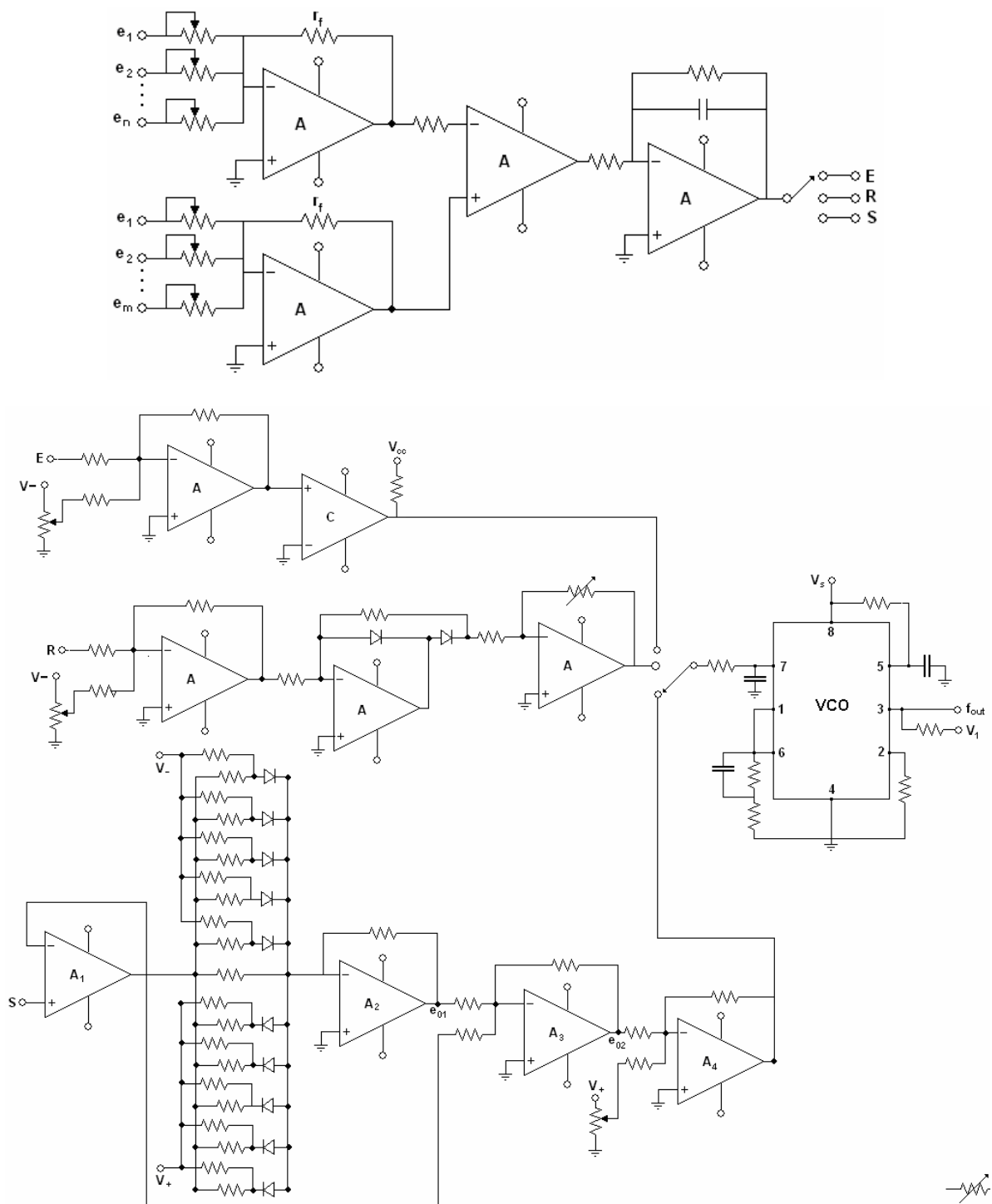


Figura 18. Diagrama Esquemático de la Neurona Electrónica.

2. EL MODELO NEURONAL DE McCULLOCH Y PITTS

Desde sus orígenes, las redes neuronales artificiales han demostrado ser de gran utilidad en ciertas aplicaciones. Esto ha contribuido, principalmente en fechas recientes, a estudiar los fundamentos teóricos de la dinámica de estos sistemas. El modelo neuronal de McCulloch y Pitts fue el primer modelo neuronal moderno, y ha servido de inspiración para el desarrollo de otros modelos neuronales. Sin embargo, en muchos de los estudios en que refieren a este modelo, no se interpreta correctamente el sentido que quisieron dar originalmente McCulloch y Pitts, atribuyéndole características o funciones que no fueron descritas por sus autores, o restándole importancia a la capacidad de procesamiento del modelo. Por otro lado, el modelo McCulloch-Pitts por si mismo está retomando importancia debido a que es uno de los pocos modelos digitales en tiempo discreto y, como para realizar implantaciones electrónicas o computacionales de las neuronas artificiales en la actualidad se utilizan sistemas digitales, con la mayoría de los modelos analógicos actuales es necesario realizar ciertas adaptaciones a los modelos al momento de implantarlos, lo que dificulta y hace imprecisa a dicha implantación con respecto al comportamiento teórico derivado del modelo. El estudio de las redes neuronales ha sido de gran interés para diversos grupos de estudio, en un principio desde el punto de vista biológico con la idea de poder explicar el funcionamiento del cerebro y de los procesos neuronales asociados, pero posteriormente también con el objetivo de desarrollar sistemas inteligentes que fueran capaces de desarrollar diversas actividades. Desde sus orígenes, las redes neuronales artificiales han demostrado ser de gran utilidad para ciertas aplicaciones. Esto ha contribuido, principalmente en fechas recientes, al interés por estudiar los fundamentos teóricos de la dinámica de este tipo de sistemas.

El modelo neuronal propuesto por Warren S. McCulloch y Walter Pitts en 1943 (McCulloch y Pitts 1943) fue el primer modelo neuronal moderno, y ha sido tomado como punto de partida para el desarrollo de muchos de los modelos neuronales actuales, además de que es utilizado como punto de referencia para evaluar el comportamiento de otros modelos. Sin embargo, en muchos de los estudios en que refieren a este modelo, no se interpreta correctamente el sentido que quisieron dar originalmente McCulloch y Pitts, atribuyéndole características o funciones que no fueron descritas por sus autores y que en realidad no posee, o bien restándole importancia a la capacidad de procesamiento del modelo. Por su parte, el modelo de McCulloch y Pitts por si mismo está volviendo a tomar importancia debido a que es uno de los pocos modelos digitales y que trabajan en tiempo discreto, a diferencia de la mayoría de los modelos actuales que son modelos analógicos, y debido a que para realizar implantaciones electrónicas o computacionales de las neuronas artificiales en la actualidad se utilizan sistemas digitales, resulta necesario realizar ciertas adaptaciones o aproximaciones numéricas a estos modelos neuronales al momento de implantarlos, lo que dificulta y hace imprecisa su implantación con respecto al comportamiento teórico esperado derivado del modelo.

2.1. EL MODELO McCULLOCH-PITTS

La importancia del artículo de McCulloch-Pitts y la influencia que ha ejercido en el campo de las redes neuronales es inmensurable. Es un intento por explicar que es lo que hace el sistema nervioso, a partir de un conjunto de primitivos elementos de cómputo que son abstracciones de las propiedades de las neuronas y de sus conexiones, con base en el conocimiento fisiológico y psicológico que se tenía de ellas en 1943, año en que fue publicado.

En este artículo, McCulloch y Pitts toman como objeto de estudio al cómputo realizado por las neuronas; es decir; no se ocupan de los aspectos fisiológicos y morfológicos de las neuronas, a pesar de que McCulloch tiene una serie de artículos donde estudia los aspectos fisiológicos de las neuronas, sino que se abocan a estudiar las características y capacidades computacionales del modelo que proponen, caracterizándolo como un dispositivo lógico; es decir, el área en la que se desarrolla este artículo es la lógica. De esta forma, el modelo neuronal es planteado a través de un modelo matemático. Esto se puede verificar fácilmente a partir de las referencias que ocupan, las

cuales todas caen dentro de la lógica matemática. Esto trae como consecuencia que el lenguaje que ocupan para las descripciones de las características de su neurona sea totalmente matemático, siguiendo un gran formalismo en sus demostraciones y con una notación poco común, lo que hace muy complejo el entender los planteamientos del artículo.

McCulloch y Pitts parten de cinco consideraciones acerca del comportamiento de las neuronas. Dichas consideraciones las plantean de la siguiente forma:

1. La actividad neuronal es un proceso "todo o nada".
2. Un cierto número fijo de sinapsis debe ser excitado dentro de un período de adición latente en orden de excitar una neurona en cualquier intervalo de tiempo, y este número es independiente de la actividad previa y la posición de la neurona.
3. El único retardo significativo dentro del sistema es el retardo sináptico.
4. La actividad de cualquier sinapsis inhibitoria previene absolutamente la excitación de la neurona en ese intervalo de tiempo.
5. La estructura de la red no cambia con el tiempo.

Estas consideraciones describen a lo que se ha conocido como la neurona "McCulloch-Pitts".

De las consideraciones mostradas podemos extraer y resaltar lo siguiente. La neurona McCulloch-Pitts es un dispositivo binario, es decir, solo puede estar en uno de dos posibles estados. Cada neurona puede recibir entradas de sinapsis excitadoras, las cuales tienen todas, un mismo peso. También pueden recibir entradas de sinapsis inhibitorias, cuya acción es absoluta; es decir, si la sinapsis inhibitoria está activa, la neurona no puede encender. Hay un lapso de tiempo dado fijo para la integración de las entradas sinápticas, basado en el retardo sináptico observado; esto le da a la neurona su carácter de trabajo en tiempo discreto.

Al hacer estas consideraciones, los autores comienzan trabajando con arreglos lineales de neuronas, es decir, consideran que no hay vías de retroalimentación entre neuronas, y parten de una serie de simplificaciones en las que consideran que el umbral de disparo en las neuronas adopta valores discretos, y que estos umbrales también se mantienen inalterados. Estas últimas consideraciones les permiten demostrar el funcionamiento de su neurona, para posteriormente demostrar que mediante la realización de diversos arreglos y conexiones de neuronas de este tipo, entre los que se encuentran algunos arreglos cíclicos de neuronas, es posible producir los mismos resultados que con neuronas con umbrales cambiantes con el tiempo.

El modo de operación de la neurona McCulloch-Pitts es simple. Durante el tiempo de integración, la neurona responde a la actividad de su sinapsis, la cual refleja el estado de las células presinápticas. Si no hay sinapsis inhibitorias activas, la neurona suma sus entradas sinápticas y verifica si la suma de ellas alcanza o excede su nivel de umbral. Si lo hace, entonces la neurona se vuelve activa. Si no, la neurona permanece inactiva. En caso de que exista alguna sinapsis inhibitoria activa, la neurona permanece inactiva.

2.2. CARACTERÍSTICAS Y FUNCIONALIDAD DEL MODELO

Para ilustrar la funcionalidad del modelo McCulloch-Pitts vamos a revisar el comportamiento de algunas neuronas. Para ilustrar esto vamos a utilizar la representación gráfica que utilizaron sus autores en el artículo que describe al modelo, el cual se muestra en la figura 19.

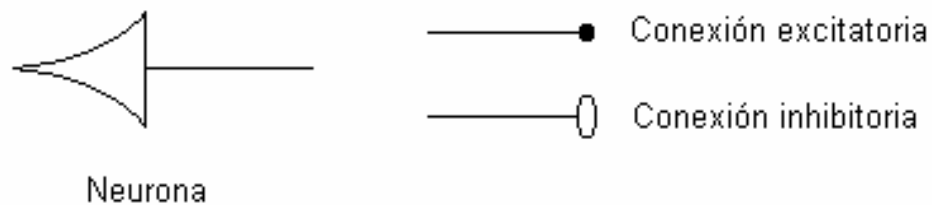


Figura 19. Representación gráfica de una neurona y sus tipos de conexiones.

Cabe mencionar que en la actualidad esta forma de representar a la neurona también ya cayó en desuso, sin embargo la utilizamos aquí simplemente para ilustrar las ideas originales de McCulloch y Pitts.

Un ejemplo de su funcionamiento lo podemos tener si consideramos una neurona de este tipo con dos sinapsis excitadoras a su entrada, considerando unitario el peso de cada una de estas sinapsis, y supongamos que la neurona tiene un umbral de dos unidades. Si ninguna de las dos entradas se encuentra activa en un tiempo dado, o incluso si solamente una de ellas se encuentra activa y la otra no, la neurona no responderá; solamente cuando ambas sinapsis de entrada se encuentren activas la neurona podrá responder. Si revisamos cuidadosamente este comportamiento podremos identificar que corresponde al comportamiento de la función lógica AND. De la misma manera, si consideramos que la neurona ahora posee un umbral unitario, entonces ahora tendremos el comportamiento lógico OR. De esta misma forma es muy simple el implantar funciones lógicas, como se muestra en la figura 20.

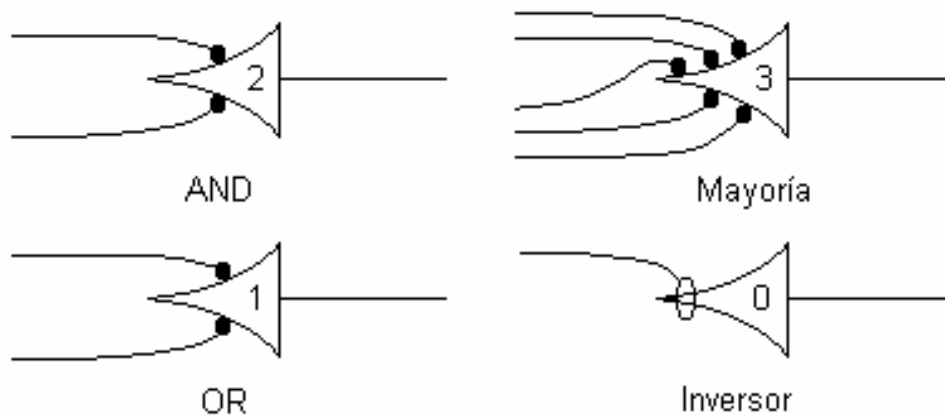


Figura20. Algunos ejemplos de la implantación de funciones lógicas.

Entonces podemos decir que la neurona McCulloch-Pitts está realizando simple lógica de umbral. Como McCulloch y Pitts pusieron en su Introducción, la regla todo o nada de la actividad nerviosa es suficiente para asegurar que la actividad de cualquier neurona puede ser representada como una proposición. Las relaciones fisiológicas que existen entre las actividades nerviosas corresponden, desde luego, a relaciones entre las proposiciones; y la utilidad de la representación depende él la identidad de estas relaciones con aquellas de la lógica de proposiciones".

Como era obvio para McCulloch y Pitts, la red de conexiones entre las proposiciones simples, pueden elevarlas a proposiciones muy complejas. El resultado central del artículo es que

demuestran que cualquier expresión lógica finita puede ser realizada por neuronas del tipo que ellos proponen.

Esto fue un resultado muy interesante, debido a que mostró que elementos simples conectados en una red pueden tener un poder computacional inmenso. Debido a que los elementos estaban basados en la neurofisiología, sugiere que el cerebro era potencialmente un dispositivo lógico y computacional. Los resultados formales de acerca de las redes de elementos lógicos también influenciaron a otros cuando estaban pensando acerca del potencial de las computadoras digitales, como a John von Neumann.

Desafortunadamente las pruebas formales y la notación usada en este artículo es excepcionalmente difícil de entender. Una mejor introducción a las neuronas McCulloch-Pitts, y en donde además extienden sus resultados y los coloca en la perspectiva del trabajo posterior de la teoría de autómatas y la teoría de la computación, es el libro de Marvin Minsky *Computation* (Minsky 1967). Este libro desarrolla de forma clara y sencilla una teoría de la computación directamente de las neuronas McCulloch-Pitts.

Algo que era claro para McCulloch y Pitts aún cuando no lo mencionan de forma explícita, es que una sola neurona era demasiado simple, y que el poder computacional venía porque estas neuronas simples estaban insertas en un sistema nervioso interactuante. De esta forma, este artículo describe uno de los primeros modelos verdaderamente conexionistas, debido a que tiene elementos simples de cómputo, acomodados parcialmente en paralelo, realizando operaciones poderosas con pesos de conexión apropiadamente contruidos.

Una cuestión que hay que aclarar es si las neuronas McCulloch-Pitts son aproximaciones correctas a las neuronas reales, es decir, si ellas son un buen modelo cerebral. Este es un punto que es importante de aclarar, por que no hay que olvidar que el objetivo último de este artículo era precisamente dar una explicación acerca de las funciones realizadas dentro del cerebro. Dado el estado de la neurofisiología en 1943, cuando no eran claras las bases iónicas y eléctricas de la actividad neuronal, las aproximaciones hechas por McCulloch y Pitts eran mucho más soportables de lo que son ahora. La característica dominante de la actividad celular observada era el potencial de acción todo o nada. No era posible tomar registros intracelulares, así que era difícil de ver que los potenciales postsinápticos, debido a la activación presináptica realmente se extendía por una buena cantidad de milisegundos, y que las neuronas actúan mas como convertidores frecuencia voltaje que como simples elementos lógicos. Los mismos McCulloch y Pitts estaban consientes de que muchos fenómenos continuos ocurrían en el sistema nervioso, incluso en la Introducción de su artículo comentan sobre la importancia de los cambios continuos en el umbral producidos en el proceso de adaptación y aprendizaje. Vale la pena mencionar esto solo porque aun ahora se pueden encontrar extensas discusiones en la literatura científica de las neuronas McCulloch-Pitts sugiriendo que ellas son modelos cerebrales adecuados y son aproximaciones útiles para la fisiología. Esto no es correcto. Las neuronas, a excepción de algunos casos especiales, no son simples dispositivos de cómputo que realizan proposiciones de la lógica formal. Sin embargo, las neuronas binarias pueden ser aproximaciones útiles de procesos continuos subyacentes en algunos casos especiales.

A pesar de su clara intención y orientación biológica, la inmensa influencia teórica de este artículo no se dio entre los neurocientíficos, sino dentro de las ciencias de la computación. Los resultados de este trabajo son motivantes desde el punto de vista del desarrollo teórico. A pesar de no ser correcto en detalle en el dominio original de aplicación, el resultado es un valioso trabajo de gran importancia.

La influencia de este modelo neuronal es clara en todos los primeros modelos neuronales, que en su conjunto formal lo que se le llama la primera generación de modelos neuronales, comúnmente referidos como perceptrones o compuertas de umbral, y que se caracterizan por su salida digital. Ejemplos de este tipo de modelos son los perceptrones multicapa, las redes de Hopfield y las máquinas de Boltzmann.

3 IMPLEMENTACIÓN ELECTRÓNICA DE UN FUNCTOR LÓGICO

En este capítulo presentamos los elementos de la lógica dependiente del tiempo de A. Medina (Medina 1972) y nuestra extensión a la lógica de umbrales. Esta nueva lógica nos permite la generación del functor lógico que presentamos. La dependencia temporal de la variable proposicional la denotaremos de la forma usual. Sea $x(t)$, que es la variable proposicional en el intervalo de tiempo t , o como lo define Medina: en cualquier momento, o en cierto momento. En general, se prefiere emplear el término momento para designar cada uno de los intervalos considerados fijos en nuestra discusión. Así si “ t ” denota el momento presente, “ $t+1$ ” denota el momento que sigue y “ $t-1$ ” el momento anterior, etc. La variable t designa un intervalo no específico del conjunto, en este sentido el intervalo de tiempo es arbitrariamente seleccionado, bajo la condición de que tengan la misma longitud.

La dependencia del umbral de la variable proposicional se denotará por $h(t)$. El intervalo del umbral es una función dependiente del tiempo que toma valores enteros positivos y que puede o no ser periódica. Empleamos el término umbral para designar cada uno de los posibles valores que puede tomar el umbral en el tiempo de acuerdo con esta función del tiempo. Podemos decir: con cierto umbral en el tiempo t . La idea fundamental es que con base en esta función temporal, el operador lógico que el functor adoptará en ese tiempo puede cambiar.

Esta lógica está relacionada con variables proposicionales x, y, z , capaces de asumir los valores de cero (falso), o uno (verdadero). Estas variables pueden operar de acuerdo con las reglas del cálculo proposicional, con la extensión en este caso de que el valor de cierto o falso depende del tiempo t y del umbral h .

El valor de verdad de la función se puede obtener en cualquier momento t y a cierto umbral h por medio de las reglas lógicas tradicionales.

Emplearemos la llamada notación algebraica. Una proposición tautológica puede ser cierta en cualquier momento y cualquier umbral. Esta tautología la representaremos con el signo Γ , y la proposición antitautológica en todo momento y umbral la denotaremos con el símbolo $\emptyset$. Cuando hablamos de equivalencia entre funciones entendemos que la equivalencia lógica es válida en todo momento y valor de umbral, así: $x(t) = y(t)$ significa que la bicondicional $x(t) \equiv y(t)$ es una tautología en el sentido anterior, que se escribirá de la forma:

$$x(t) \equiv y(t) = \Gamma.$$

Haremos una distinción entre la implicación como puro conectivo, y su forma tautológica, luego:

$$x(t) \supset y(t)$$

es meramente una función de x y y , pero $x(t) \rightarrow y(t)$, x implica y en todo tiempo y valor de umbral, es equivalente a:

$$x(t) \supset y(t) = \Gamma.$$

Sea $x(t)$ una función lógica dependiente del tiempo en el sentido descrito anteriormente, vamos a entender para un operador lógico A_h una transformación que aplicada a $x(t)$ nos da otra función $y(t)$ denotada por:

$$y(t) = A_h x(t) \tag{46}$$

como una función del tiempo, aquí x denota una regla formal que asigna el valor lógico 0 o 1 en cada momento t y un valor específico de umbral h , dentro de la validez de esta definición.

En lo general la función transformada $A_h x(t)$, denota una regla formal diferente. El símbolo $x(t)$ por medio de la transformación “ $A_h x(t)$ ” denota el valor de la nueva función en el momento t a cierto valor de umbral h

Definiremos que dos operadores A_h y B_h son equivalentes si su acción en cualquier función lógica es la misma:

$$\text{Si } A_h x(t) = B_h x(t), \text{ para alguna } x(t), \text{ cuando } A_h = B_h \quad (47)$$

El operador I (identidad) transforma cualquier función en sí misma:

$$I_h x(t) = x(t) \quad (48)$$

Es conveniente introducir el operador de Tautología T , el cual transforma cualquier función $x(t)$ en la función tautológica $\Gamma_h(t)$, la cual es cierta en cualquier momento t y para cualquier valor del umbral del dominio:

$$T_h x(t) = \Gamma_h(t) \quad (48)$$

También existe un operador anti-tautológico, que transforma cualquier función $x(t)$ en la función anti-tautológica $\emptyset_h(t)$, que es falsa en cualquier momento t , a cualquier valor de umbral del dominio.

$$F_h x(t) = \emptyset_h(t) \quad (49)$$

Las funciones lógicas del tiempo se pueden combinar por medio de conectivos lógicos. Si " $\otimes$ " denota cualquier conectivo binario, $J_h(t) \otimes K_h(t)$ es otra función del tiempo formada por la conexión de J y K por medio de $\otimes$ en $h(t)$. Si x es una función y A_h y B_h dos operadores, el resultado de conectar la funciones A_h y B_h con $\otimes$ será: $A_h x(t) \otimes B_h x(t)$. Esta última función depende de x , las dos reglas de transformación A , B , y el conectivo $\otimes$. Dado esto, podemos definir un nuevo operador $A \otimes B$ por medio de la relación válida para toda x , y en todo t , a cierto valor de umbral h .

$$(A_h \otimes B_h)x(t) = A_h x(t) \otimes B_h x(t) \quad (50)$$

$A_h \otimes B_h$ denota una transformación que aplicada a cualquier x obtendrá el mismo resultado que obtendríamos calculando primero $A_h x$, luego $B_h x$, y conectando ambos resultados por medio del conectivo $\otimes$ a cierto valor de umbral h . El operador se puede combinar para formar un nuevo operador usando los conectivos binarios del cálculo proposicional.

La acción de un operador A_h en una función $B_h x(t)$ produce una nueva función $A_h B_h x(t)$ a cierto valor de umbral. Esta función se puede emplear para definir el producto de operadores por medio de la relación:

$$A_h B_h x(t) = A_h [B_h x(t)] \quad (51)$$

El símbolo $A_h B_h$ se entiende como el resultado de aplicar el operador $A_h B_h$ a la función x , esto es:

$$(A_h B_h)x(t).$$

En general la función dada por primero aplicar A_h y luego B_h a x , no es conmutativa:

$$A_h B_h x(t) \neq B_h A_h x(t) \quad (52)$$

Usaremos el símbolo $\neg$ para el operador negación. Cuando se aplica a una función, nos da la negación de la función, para todo t y h . De esta forma la negación de Ax será $\neg(Ax) = (\neg A)x$. El nuevo operador $\neg A$ obtenido como producto de $\neg$ y A se considera como la negación del operador A .

3.1. EL ÁLGEBRA DE OPERADORES LÓGICOS

De la ecuación (47) se sigue que la equivalencia de los operadores es reflexiva, simétrica y

transitiva, a cierto valor de umbral. Esto es:

$$\begin{aligned} A_h = A_h, (A_h = B_h) \rightarrow (B_h = A_h) \\ (A_h = B_h) \text{ y } (B_h = C_h) \rightarrow (A_h = C_h) \end{aligned} \quad (53)$$

El operador identidad conmuta con cualquier operador:

$$A_h I = I A_h = A_h \quad \forall A_h \quad (54)$$

Los operadores de tautología y anti-tautología tienen las siguientes propiedades:

$$\begin{aligned} T_h A_h &= T_h \\ F_h A_h &= F_h \end{aligned} \quad (55)$$

Es fácil ver que el producto es distributivo bajo los conectivos binarios:

$$(A_h \otimes B_h) C_h = A_h C_h \otimes B_h C_h \quad (56)$$

En general este producto no es distributivo por la izquierda, ya que $C_h (A_h \otimes B_h)$ difiere de $(C_h A_h \otimes C_h B_h)$. El producto de operadores es asociativo, esto es

$$A_h (B_h C_h) = (A_h B_h) C_h$$

Y lo podemos denotar por $A_h B_h C_h$. El producto de un operador por sí mismo es el cuadrado del operador, y en general las potencias positivas de un operador se pueden definir en forma recursiva como:

$$A_h^{k+1} = A_h^k A_h = A_h A_h^k \text{ con } k = 1, 2, \dots \quad (57)$$

Adoptamos la convención de que:

$$A_h^0 = I.$$

Dado un operador A_h debe de existir un operador A_h^{-1} tal que:

$$A_h A_h^{-1} = A_h^{-1} A_h = I \quad (58)$$

Que se denomina operador inverso y definiremos como:

$$(A_h^{-1})^k = A_h^{-k} \quad (59)$$

Como una forma simplificada por alas múltiples aplicaciones del operador inverso.

3.2. ÁLGEBRA DE OPERADORES RESTRINGIDA

Introduciremos dos nuevos operadores D y H_h , que definiremos de la siguiente manera:

$$Dx(t) = x(t+1)$$

$$H_h x(t+1) = \begin{cases} T \text{ si } h \geq x(t) \\ F \text{ si } h < x(t) \end{cases}, \quad (60)$$

Que llamaremos operadores de retardo y umbral respectivamente. El primero retarda la función por un momento y se establece que en ese momento, el valor de x es el valor del momento anterior. El

segundo operador determina si el sistema tiene valor lógico 0 o 1 en el tiempo t. El conjunto de operadores formado por un número finito de operaciones bajo los operadores de retardo, umbral, identidad y negación, se denomina "Álgebra de operadores restringida".

$$D\neg x(t) = \neg x(t-1) = \neg Dx(t)$$

luego:

$$D\neg = \neg D \quad (61)$$

Por otro lado I y $\neg$ satisfacen las relaciones siguientes:

$$\begin{aligned} I \wedge \neg &= F \\ I \vee \neg &= T \end{aligned} \quad (62)$$

Donde $\wedge$ y $\vee$ son los operadores usuales de la lógica proposicional y luego:

$$I^k = I; \neg^{2k} = I, \neg^{2k+1} = \neg \text{ y } \neg \neg = \neg^{-1} \quad (63)$$

Potencias positivas de D representan retardos de más de un momento:

$$D^k x(t) = x(t-k), \text{ con } k = 1, 2, \dots \quad (64)$$

D tiene un inverso, definido de la siguiente forma:

$$D^{-1} x(t) = x(t-1) \quad (65)$$

D^{-1} se puede ver como un operador de avance.

El operador de avance para más de un momento son potencias negativas de D:

$$D^{-k} x(t) = x(t-k) \quad (66)$$

Una proposición que especifique el valor de una función binaria del tiempo $x(t)$ en cada λ momentos sucesivos, es un simple evento de duración λ . Luego si $\bar{x}(t)$ denota siempre $x(t)$ o $\neg x(t)$, luego un evento será una expresión de la forma:

$$\bar{x}(t), \bar{x}(t-1), \dots, \bar{x}(t-\lambda+1) \quad (67)$$

Luego decimos que $\bar{x}(t-k)$, con $k = 0, 1, 2, \dots, \lambda-1$ es siempre de la forma:

$$x(t-k) = D^k x(t) \text{ o } \neg x(t-k) = \neg D^k x(t)$$

por la ecuación (61) tenemos que la aplicación de la regla completa se puede escribir como un simple operador, formado por potencias sucesivas de D de 0 a $\lambda-1$, algunas de ellas multiplicadas por $\neg$ y conectadas por conjunciones.

Una función proposicional general de λ variables

$$\bar{x}(t), \bar{x}(t-1), \dots, \bar{x}(t-\lambda+1)$$

puede expresar la función correspondiente de los operadores I, $\neg$, D y potencias de D ($\lambda-1$) veces. Esto forma un operador que actúa en $x(t)$, y se puede representar por la ecuación (68), entendiendo que algunos de los factores D pueden estar afectados por una negación.

$$f(I, D, D^2, \dots, D^{\lambda-1})x(t) \quad (68)$$

Del cálculo proposicional sabemos que cualquier función se puede expresar en una forma canónica alternativa. Esto significa que se puede representar como una alternación de términos, donde cada término es una conjunción de la ecuación (67). En otras palabras, cada evento definido puede ser expresado como una alternación de eventos simples. Si nuestro operador obedece las reglas formales del cálculo proposicional, podemos aplicar el mismo proceso al operador formal de la ecuación (68). Luego el operador general que representa un evento definitivo se puede expresar como una alternación de términos, siendo cada término un conjunción de todas las potencias de D desde 0 hasta $\lambda-1$, algunos de ellos posiblemente multiplicados por el operador negación.

Luego de la ecuación (68) podemos abstraer:

$$f(I, D, D^2, \dots, D^{\lambda-1})x(t)$$

Como un operador, para la variable particular en el evento. Cuando los eventos se expresan en términos de variables específicas, decimos que el evento fue realizado por estas variables o que el evento ocurre a estas variables.

Llamaremos al momento final de un evento, el momento de su ocurrencia; y lo denominaremos t . Todo el formalismo descrito en la sección 3.2, nos permite que si un evento ocurre en cierto momento lo llamamos libre en el tiempo. Si consideramos que el evento ocurre en un tiempo definitivo, lo llamaremos de tiempo fijo.

3.3. REPRESENTACIÓN NEURONAL DE LOS OPERADORES RESTRINGIDOS

Una herramienta excelente para representar la clase de eventos descritos en nuestra lógica dependiente del tiempo y del umbral es el modelo de neurona de McCullock-Pitts (McCullock, Pitts, 1943) Es claro que tomamos la unidad de tiempo o momento como el retardo intrínseco de la respuesta de cada neurona. Con este modelo las sinapsis excitadoras e inhibitoras, y el umbral, tienen su significado usual. Usando la neurona de McCullock-Pitts es posible construir redes neuronales capaces de representar los eventos de nuestra lógica. Nos vamos a limitar a los eventos de una o dos entradas y uno o dos retardos para simplificar el análisis del sistema lógico. Estos eventos simples no ayudarán a ejemplificar la relación entre nuestra lógica y la tradicional.

3.4. NOTACIÓN

El símbolo genérico que usaremos para un evento se muestra en la Figura 21:

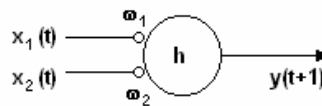


Figura 21. Símbolo genérico para un evento mostrando sus características principales.

Decimos que una neurona tiene respuesta, una unidad de tiempo después, si se satisface la siguiente regla de respuesta:

$$Dx(t) = \begin{cases} 1 & \text{si } \sum_{i=1}^m \omega_i x_i \geq h \\ 0 & \text{si } \sum_{i=1}^m \omega_i x_i < h \end{cases} \quad (69)$$

$x_i(t)$, y $y(t+1)$ son respectivamente las entradas y salidas que pueden tomar valores 0 o 1. ω_i son los pesos para las entradas que pueden tener valores 1 0 -1. Para distinguirlas usaremos la notación $\bullet$ para las excitadoras y $\circ$ para las inhibidoras, ($\omega = -1$). h es el umbral que puede tomar valores enteros positivos. Con la notación anterior, el evento simple no trivial mostrado en la figura 22 se puede representar en una tabla de valores como la de la tabla 1.

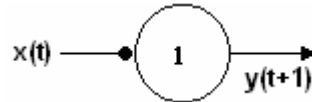


Figura 22. Evento simple de una entrada y un retardo.

$\dot{x}(t)$	$y(t+1)$
1	1
0	0

Tabla 1 Tabla de valores del evento de la figura 2

En la tabla, la señal de entrada (x) está marcada con un punto lleno para mostrar que es excitadora, si fuera inhibidora usaríamos un punto vacío. Nótese que la salida también está marcada, en este caso con el valor del umbral. La ecuación de respuesta del evento de la figura 22, usando la anterior notación está dada por:

$$y(t+1) = \begin{cases} 0 & \text{si } \dot{x}(t) < 1 \\ 1 & \text{si } \dot{x}(t) \geq 1 \end{cases} \quad (70)$$

3.5. EVENTOS DE UNA ENTRADA Y UN RETARDO

De las muchas combinaciones posibles, encontramos el caso de una sola entrada de las figuras 24a, b, c, y d debe ser relevante:

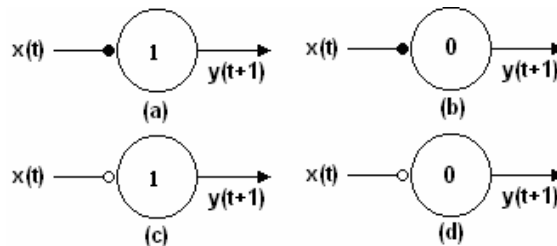


Figura 24. Evento simple de una entrada y un retardo con sus contra parte lógica

La tabla de valores del evento de la figura 24a se muestra en la tabla 2. En ella se ve claramente que es equivalente a la operación idéntica $y(t+1) = IDx(t)$.

$\overset{1}{x(t)}$	$y(t+1)$
1	1
0	0

Tabla 2. Tabla de valores de la Figura 24a.

El evento de la figura 24b es una simple operación tautológica con retardo, esto es: $y(t+1) = TDx(t)$, y su tabla correspondiente se muestra en la tabla 3.

$\overset{0}{x(t)}$	$y(t+1)$
1	1
0	1

Tabla 3. Tabla de valores de la Figura 2.3b.

El evento mostrado en la figura 24c a la que le corresponde la tabla de valores 4 es una operación anti-tautológica retardada de la entrada, que se escribe lógicamente como:

$$y(t+1) = FDx(t)$$

$\overset{1}{x(t)}$	$y(t+1)$
1	0
0	0

Tabla 4. Tabla de valores de la Figura 24c.

En el caso de la figura 24c es interesante notar que si el valor del umbral toma valores mayores que 1, la salida

$$y(t+1) = 0 \text{ para toda } h.$$

Otro interesante evento es el descrito en la figura 24d, el cual representamos lógicamente como:

$$y(t+1) = \neg Dx(t),$$

que es la negación retardada. La tabla de valores de este evento se muestra en la tabla 5.

$\overset{0}{x(t)}$	$y(t+1)$
1	0
0	1

Tabla 5. Tabla de valores de la Figura 24d.

3.6 EVENTOS DE UN RETARDO Y DOS ENTRADAS

Podemos encontrar varios eventos no triviales de sólo un retardo, longitud uno, con dos entradas. El evento de la figura 25 es la función lógica OR retardada, esto es:

$$y(t+1) = D(x_1(t) \vee x_2(t))$$

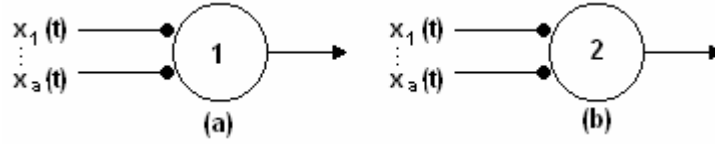


Figura 25 Eventos simples de dos entradas y un retardo

La regla de disparo es la de la ecuación (2.1.27) y la tabla de valores es la de la tabla 6.

$$y(t+1) = \begin{cases} 1 & \text{si } \dot{x}_1 + \dot{x}_2 - 1 \geq 0 \\ 0 & \text{si } \dot{x}_1 + \dot{x}_2 - 1 < 0 \end{cases} \quad (71)$$

El evento 25b es la función lógica AND, esto es:

$$y(t+1) = D(x_1(t) \wedge x_2(t))$$

Con regla de disparo y tabla de valores dadas por la ecuación (72) y tabla 7 respectivamente.

$\dot{x}_1(t)$	$\dot{x}_2(t)$	$y(t+1)$
1	1	1
1	0	1
0	1	1
0	0	0

Tabla 6. Tabla de valores de la figura 25a.

$$y(t+1) = \begin{cases} 1 & \text{si } \dot{x}_1 + \dot{x}_2 - 2 \geq 0 \\ 0 & \text{si } \dot{x}_1 + \dot{x}_2 - 2 < 0 \end{cases} \quad (72)$$

$\dot{x}_1(t)$	$\dot{x}_2(t)$	$y(t+1)$
1	1	1
1	0	0
0	1	0
0	0	0

Tabla 7. Tabla de valores de la figura 25b.

Los eventos 26(a) y 26(b) representan funciones interesantes

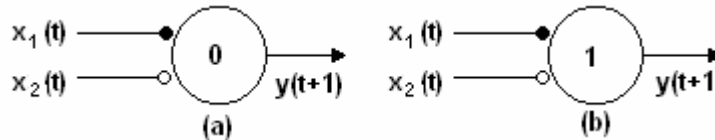


Figura 26. Eventos con dos entradas y longitud uno de funcionalidad interesante.

La tabla de valores del evento de la figura 26a se muestra en la tabla 8, y muestra una función que se puede describir como hay respuesta retardada solamente si $x(t)$ está encendida sola. La regla de disparo de este evento se muestra en la ecuación 29.

$\overset{\circ}{x}_1(t)$	$\overset{\circ}{x}_2(t)$	$y(t+1)$
1	1	0
1	0	1
0	1	0
0	0	0

Tabla 2.1.8. Tabla de valores de hay respuesta retardada solamente sí $x(t)$ está encendida sola.

$$y(t+1) = \begin{cases} 1 & \text{si } \overset{\circ}{x}_1 + \overset{\circ}{x}_2 - 1 \geq 0 \\ 0 & \text{si } \overset{\circ}{x}_1 + \overset{\circ}{x}_2 - 1 < 0 \end{cases} \quad (73)$$

El evento de la figura 26b es el equivalente de la condicional lógica, retardada una unidad de tiempo, o:

$$y(t+1) = D(\overset{\circ}{x}_1(t) \rightarrow \overset{\circ}{x}_2(t)).$$

La tabla 9 es su correspondiente tabla de valores.

$\overset{\circ}{x}_1(t)$	$\overset{\circ}{x}_2(t)$	$y(t+1)$
1	1	1
1	0	1
0	1	0
0	0	1

Tabla 9. Tabla de valores de la figura 26b.

El evento de la figura 27 también tiene su contraparte lógica, su tabla de valores es la tabla 10 y se puede ver como la función lógica NOR retardada.

$$y(t+1) = D-\neg(\overset{\circ}{x}_1(t) \vee \overset{\circ}{x}_2(t))$$

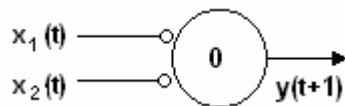


Figura 27. Función lógica NOR retardada

$\overset{\circ}{x}_1(t)$	$\overset{\circ}{x}_2(t)$	$y(t+1)$
1	1	0
1	0	0
0	1	0
0	0	1

Tabla 10. Tabla de valores de la función lógica NOR retardada

3.7. DEFINICIÓN DE LOS OPERADORES GENERALIZADOS

Con los ejemplos anteriores en mente, podemos generalizar algunos operadores, veamos el caso con puras entradas excitadoras.

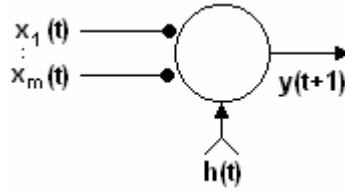


Figura 28. Evento que muestra la generalización de un evento y múltiples entradas excitadoras

En este caso la regla de disparo es:

$$Dx(t) = \begin{cases} 1 & \text{si } \sum_{i=1}^m \dot{x}_i(t) \geq h(t) \\ 0 & \text{si } \sum_{i=1}^m \dot{x}_i(t) < h(t) \end{cases} \quad (74)$$

Con todos los pesos iguales a 1, y podemos decir que este operador generalizado es: Al menos h (valor del umbral) de m (número de entradas), tendrá una respuesta retardada si al menos hay h entradas excitadoras de las m presentes en el tiempo t. La representaremos con el símbolo:

$$\neg_h^m$$

Podemos ver que en el caso particular de al menos uno de dos, es la función lógica OR, esto es:

$$\neg_1^2 \equiv D \vee^t$$

Y al menos dos de dos es la función lógica temporal AND, o sea:

$$\neg_2^2 \equiv D \wedge^t.$$

Vamos ahora a analizar los operadores con entradas inhibidoras, como el que se muestra en la figura 29.

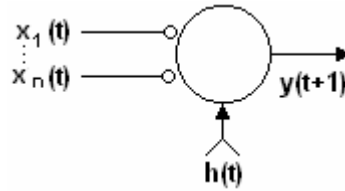


Figura 29. Evento que muestra la generalización de un evento y múltiples entradas inhibidoras

Su regla de disparo será:

$$Dx(t) = \begin{cases} 1 & \text{si } \sum_{i=1}^m \dot{x}_i(t) \leq h(t) \\ 0 & \text{si } \sum_{i=1}^m \dot{x}_i(t) > h(t) \end{cases} \quad (75)$$

Que podemos describir como: al menos h, (valor del umbral) de n (número de entradas), que es el operador simétrico al de al menos h de m. Su símbolo será:

$$\neg_h^n$$

Un caso particular es al menos 0 de 1, que es la negación temporal retardada.

$$\neg_0^1 \equiv D\neg_t$$

Y el operador al menos 0 de 2, es el operador temporal lógico NOR retardado en el tiempo.

$$\neg_0^2 \equiv D\neg_t \vee^t .$$

Cuando tenemos tanto entradas excitadoras como inhibidoras lo generalizamos de la forma de la figura 30.

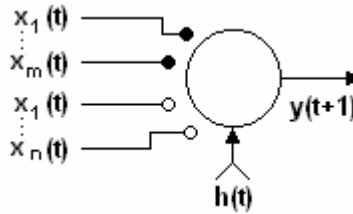


Figura 30. Generalización de un evento de un retardo y múltiples entradas excitadoras e inhibidoras

En este caso la regla de disparo es:

$$Dx(t) = \begin{cases} 1 & \text{si } \sum_{i=1}^m \dot{x}_i(t) - \sum_{j=1}^n \dot{x}_j(t) \geq h(t) \\ 0 & \text{si } \sum_{i=1}^m \dot{x}_i(t) - \sum_{j=1}^n \dot{x}_j(t) < h(t) \end{cases} \quad (76)$$

Este será nuestro operador fundamental, el cual representaremos por:

$$h \uparrow_n^m$$

Podemos decir que la neurona dispara si al menos m entradas excitadoras menos n entradas inhibidoras es mayor o igual al umbral h. Como se puede ver el operador

$$h \uparrow_n^m$$

se reduce a

$$\neg_h^m \text{ para } n = 0$$

y a

$$\neg_h^n \text{ para } m = 0.$$

Algunos de los casos mostrados son:

$${}_0\uparrow_1^1 \equiv D \rightarrow, {}_0\uparrow_1^0 \Rightarrow {}_0^1 \equiv D\neg_t \text{ y } {}_2\uparrow_0^2 \Rightarrow {}_2^2 \equiv D \wedge^t,$$

3.8. REPRESENTACIÓN ELECTRÓNICA

Decidimos construir un circuito electrónico que represente nuestra lógica dependiente del tiempo y del umbral. El circuito fundamental es una neurona Mc Cullock and Pitts. El modelo del circuito consiste en un circuito sumador construido con amplificadores operacionales, un circuito comparador de voltaje y una unidad de retardo. El diagrama esquemático del circuito se presenta en la figura 31.

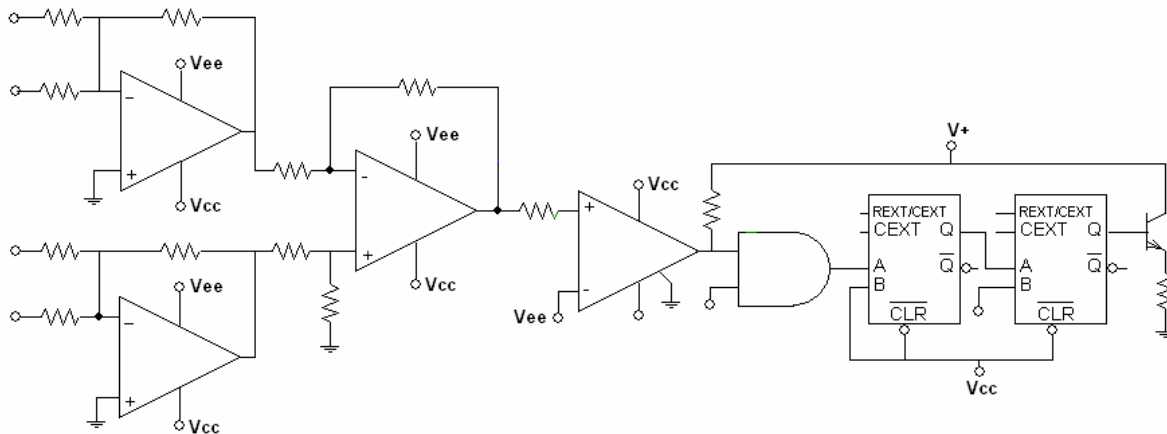


Figura 31. Diagrama esquemático de la neurona electrónica

Con este circuito implementamos algunas de las funciones lógicas fundamentales. Los oscilogramas de estas funciones se muestran en las siguientes figuras. Presentamos en orden las funciones de las figuras 32, 33, 34, 36 y 36 respectivamente.

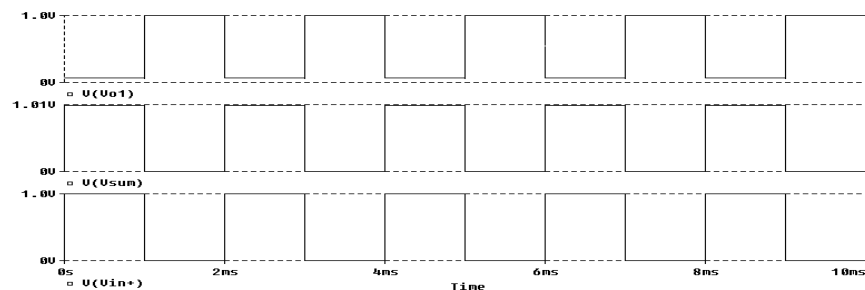


Figura 32. Se muestra en el oscilograma el operador de retardo.

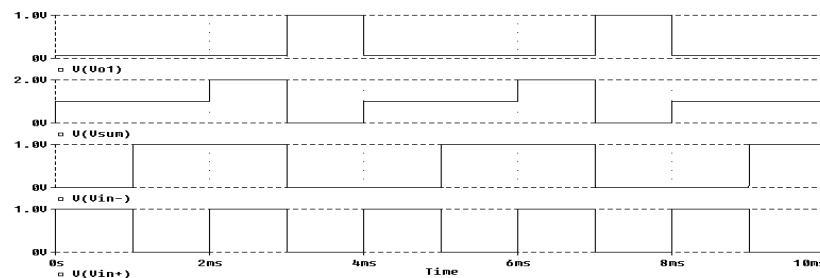


Figura 33. Oscilograma del operador "AND" dependiente del tiempo

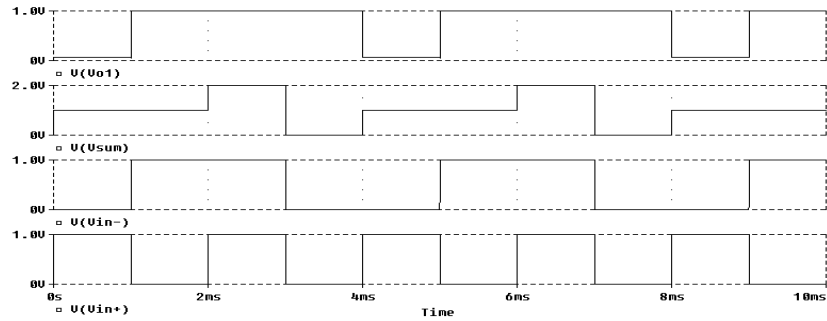


Figura 34. Oscilograma del operador "OR" dependiente del tiempo

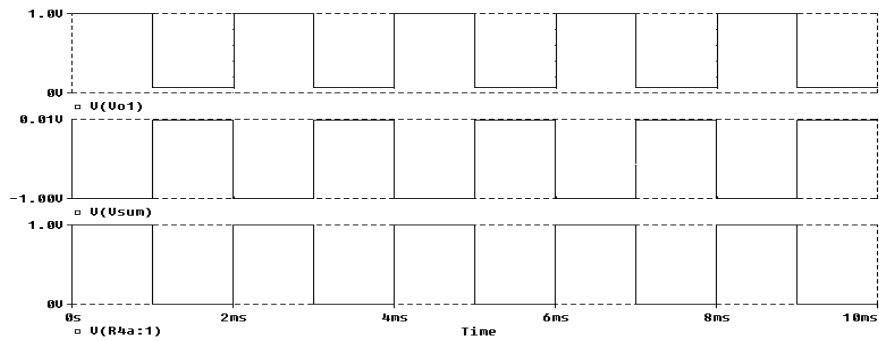


Figura 35. Oscilograma del operador "NOT" dependiente del tiempo

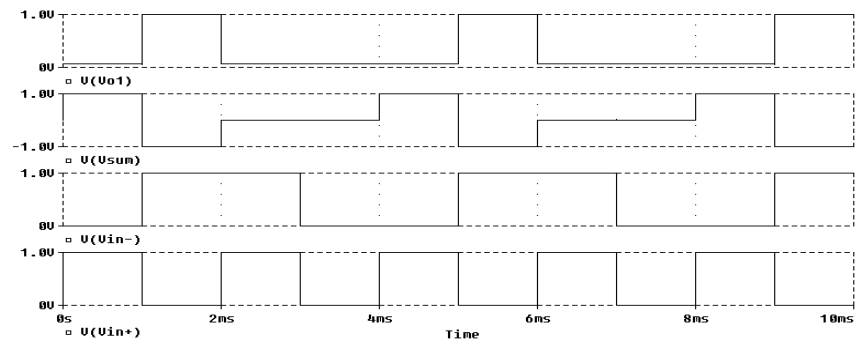


Figura 36. Oscilograma del operador "IMPLICACIÓN" dependiente del tiempo

3.9. REPRESENTACIÓN ELECTRÓNICA DE LOS OPERADORES GENERALIZADOS

En la figura 37 presentamos el circuito electrónico analógico del operador generalizado. Con este circuito simulamos el caso $x_1(t)$ donde $h(t) = 7 \sin \omega t$, se muestra en la figura 38 y la figura 39 muestra el caso con $h(t) = 2 \sin \omega t$.

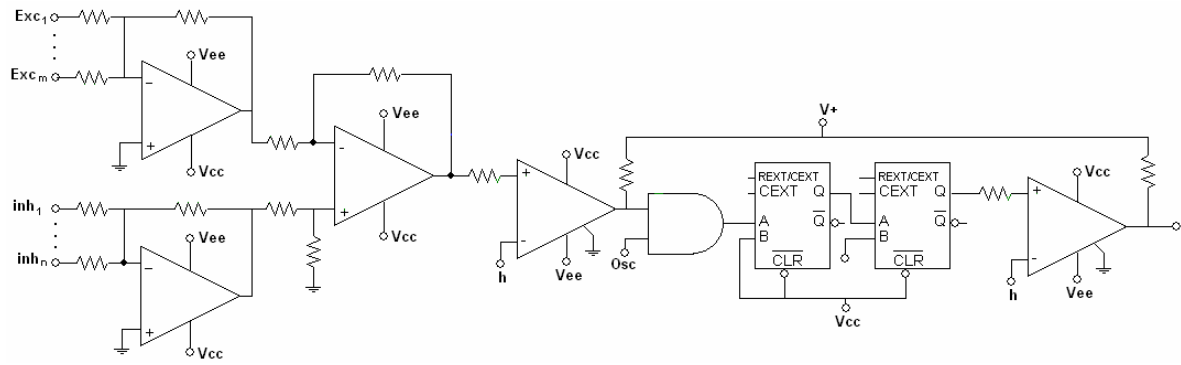


Figura 37. Circuito electrónico analógico para representar a los operadores generalizados.

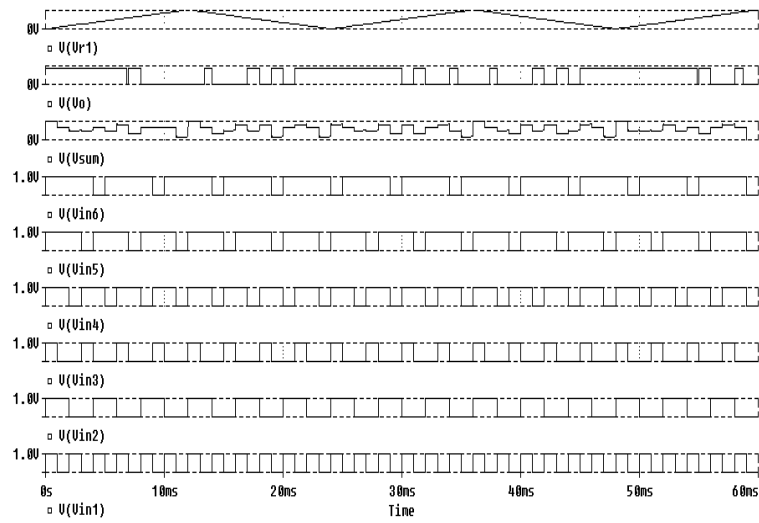


Figura 38. Oscilograma del operador retardado al menos 6 de h .

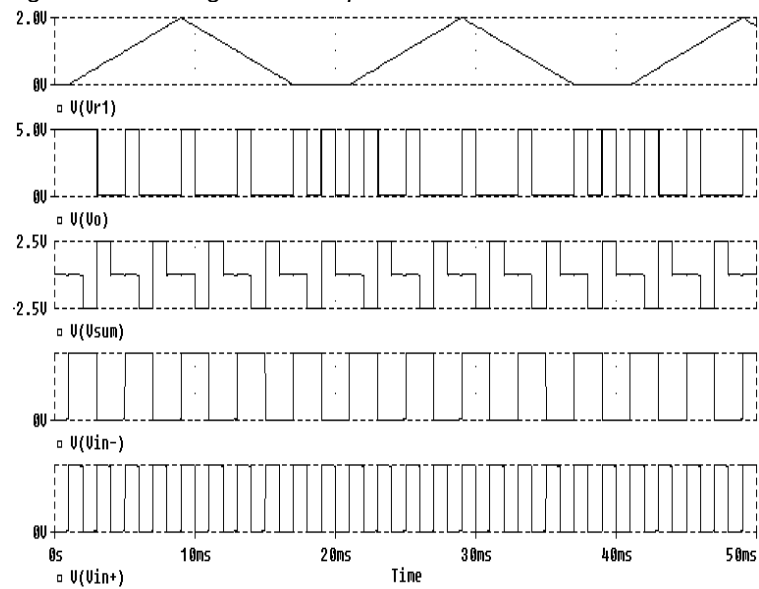


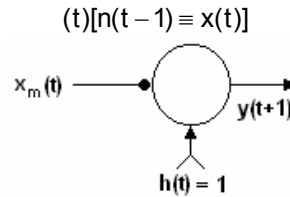
Figura 39. Oscilograma del operador retardado al menos 1 de h .

Los eventos que tienen su contraparte lógica no son únicos, varias configuraciones logran el mismo propósito. Construimos operadores generalizados en la lógica dependiente del tiempo y del umbral, tales que pueden simular proyectados en el tiempo y en el umbral los conectivos lógicos clásicos. Podemos de esta manera decir que los operadores de la lógica clásica, son casos particulares de nuestra álgebra de operadores generalizados.

Podemos encontrar dos aplicaciones inmediatas de lo anterior y son:

3.10. BASES DE TIEMPO

La siguiente neurona se puede interpretar como la representación neuronal de la sentencia:



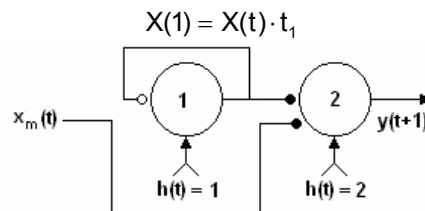
Si deseamos confinar el comportamiento temporal a un momento inicial arbitrario que denotaremos por momento 1, es conveniente interpretar el cuantificador (t) no como una cantidad de todos los momentos concebibles, sino en un sentido restringido como un conjunto de momentos en consideración, el conjunto de todos los momentos del momento 1 en adelante.

Decimos que esta estructura establece la base de tiempo y es idéntica a la función $K(t)$ y en $K_1(t)$:

$$K(t) = K_1(t) = t$$

3.11. REFERENCIAS DE TIEMPO

Cualquier evento simultáneo se puede considerar como un origen del tiempo. El momento particular en el cual pasa el evento se designa como el primer momento o momento 1 y como se ha visto se representa por t_1 . Entendemos que t_1 es una marca a un momento en el cual pasa cierto evento momentáneo y no se especifica cual es ese evento particular. De nuevo, si establecemos un origen del tiempo, fácilmente podemos obtener expresiones que denoten el valor de cualquier variable en cualquier momento. Por ejemplo, el valor inicial de x es simplemente:



Podemos usar este operador para producir representaciones neuronales de momentos selectos, que pueden denotar marcas de tiempo.

4. EI FUNCTOR LOGICO BORROSO DINAMICO

En la sintaxis de la lógica borrosa; "P" y "Q",.... tendrán valores en el intervalo cerrado $\{0,1\}$, y sean "P" "Q",...., significados por el valor de las variables proposicionales. La valuación de las conectivas se definen como:

$$\begin{aligned} |\neg P| &= 1 - |P| \\ |P \wedge Q| &= \min(P_1|Q_1) \\ |P \vee Q| &= \max(P_1|Q_1) \\ |P \rightarrow Q| &= 1 \text{ si } |P| \leq Q_1 \end{aligned}$$

Se puede en lógica borrosa definir la vinculación semántica de la forma:

$$P| \rightarrow Q \text{ si } P \leq Q_1$$

que significa: Sea P = Juan es muy alto y Q = Juan es alto. Claramente P vincula semánticamente a Q , ya que el valor de muy alto es menor o igual al de alto

" $\rightarrow$ " es el correlativo lógico de la implicación material que será válida en lógica borrosa en todos los casos donde se tenga una implicación lógica real entre "P", "Q", esto es que:

$$P \leq Q$$

sea necesario.

$P \rightarrow P$, y $\neg P \vee P$, son tautologías en lógica borrosa.

Supongamos que:

$$P = \text{Esta pared es roja.}$$

Supongamos que la pared es roja en 0.6 de verdad, luego:

$$\text{"La pared es roja o no"}$$

es cierta en un 60% de verdad, de acuerdo a la semántica dada.

Similarmente:

$$P \wedge |\neg P|$$

no es una contradicción, ya que su valor de verdad es de un 40%.

Desde el punto de vista de la lógica borrosa el modus ponens, no sólo es el principio de inferencia, sino que se puede generalizar de tal forma que preserve el grado de verdad:

$$\begin{aligned} &|\neg_\alpha P| \\ &P| \rightarrow Q \\ \therefore &|\neg_\alpha \rightarrow Q| \end{aligned}$$

Si consideramos a P cierto en un grado a , y sabemos que $P \rightarrow Q$, luego se puede asegurar que Q es cierto en grado a .

Existe el diseño de elementos electrónicos que operan como compuertas lógicas borrosas realizando las operaciones de

$$\begin{aligned} |P \wedge Q| &= \min(P_1|Q_1) \\ |P \vee Q| &= \max(P_1|Q_1) \end{aligned}$$

En este trabajo se presenta una nueva idea que está basada en los modelos de neuronas borrosas con sinopsis V/F-F/V, que hemos denominado Functor lógico borroso dependiente del tiempo y su modelo electrónico.

Desarrollamos un sistema que se basa en un sólo elemento lógico que es el functor lógico borroso. Este es un elemento lógico borroso a partir del cual podemos generar todos los conectivos lógicos borrosos como casos particulares de él. Este functor fue un resultado inmediato de la lógica borrosa dependiente del umbral de frecuencia. Mostraremos que los conectivos de la lógica borrosa se generan para un conjunto definido de entradas, a partir de este functor borroso como una dependencia del umbral de frecuencia del modelo neuronal. Si al functor le aplicamos señales variantes en el tiempo veremos que las respuestas del functor dependen de las concordancias de las señales de entrada con el valor del umbral de frecuencias. El valor de umbral del functor lógico puede ser una función dependiente del tiempo, de forma tal que al variar el umbral, la forma que cobra el functor como conectivo lógico está cambiando para cada valor de la función temporal del umbral en el tiempo. Así para entradas que no varíen en el tiempo, podemos pasar de tener una conjunción, a una disyunción, a una implicación, o a siempre encendida, o a siempre apagada, como formas tautológicas básicas, como función del tiempo. En este trabajo definiremos al functor lógico, mostraremos su forma de operación lógica y mostraremos el circuito electrónico en el que se implantó un modelo funcional.

4.1. DESCRIPCIÓN DEL CIRCUITO

Los bloques funcionales sobre los que opera este sistema son los siguientes:

- Selector de máximos
- Selector de mínimos

4.2. SELECTOR DE MAXIMOS

Este circuito opera de acuerdo a la siguiente lógica. Dada una entrada al circuito se selecciona de ésta el conjunto de máximos y el de los mínimos, de acuerdo a un valor de referencia fijo (o variable). De manera simultánea se genera una rampa que conforme avanza el tiempo genera una transición lineal de estados (0, 1,2,..etc.), los cuales son a su vez operados lógicamente, de tal forma que selecciona el valor de salida que corresponde a ese estado, uno a la vez, de cuatro valores posibles de salida: la señal original, los valores mínimos de la señal, los valores máximos de la señal o una salida nula de señal.

A continuación se muestran los circuitos de selección de máximos y mínimos de la señal.

El circuito detector de máximos y mínimos opera de la siguiente forma: Considérese el amplificador de la figura 40 el cual opera con la señal de referencia conectada a la entrada negativa del amplificador y la señal a detectar sus máximos (mínimos) conectada a la entrada positiva del mismo.

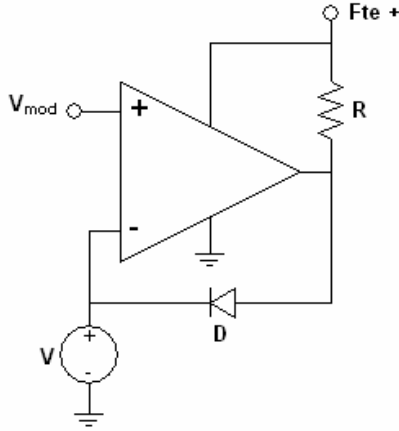


Figura 40. Circuito detector de máximos.

el voltaje en el diodo está dado por:

$$V_D = (V_{sal} - (V_-))$$

si el diodo D está en corte tenemos:

$$(V_{sal} - (V_-)) < 0 \quad (77)$$

Como el amplificador opera en malla abierta tenemos que:

$$V_{sal} = ((V_+) - (V_-))G \quad (78)$$

Donde G es la ganancia de malla abierta

Sustituyendo (78) en (77)

$$((V_+) - (V_-))G - (V_-) < 0 \quad (79)$$

como

$$(V_+) - (V_-) - (V_-)/G < 0$$

y

$$G \gg V_-$$

$$V_+ < V_-$$

esto es, D está apagado y la salida es igual al valor de referencia en V_-

Si D está encendido:

$$V_{sal} - V_- \geq 0$$

Tenemos por un razonamiento equivalente que:

$$V_+ \geq V_- \quad (80)$$

y como el amplificador opera en malla cerrada:

$$((V_+) - (V_-)) = 0 \quad (81)$$

Para que se satisfagan simultáneamente (80) y (81) tenemos que la salida esta fija a los valores de V^+ y por lo tanto el circuito opera como un detector de valores mayores a un valor de referencia dado.

4.3. SELECTOR DE MINIMOS

El circuito detector de mínimos opera de la siguiente forma:

Considere el amplificador de la figura 41 el cual opera con la señal de referencia conectada a la entrada negativa del amplificador y la señal a detectar sus mínimos conectada a la entrada positiva del mismo.

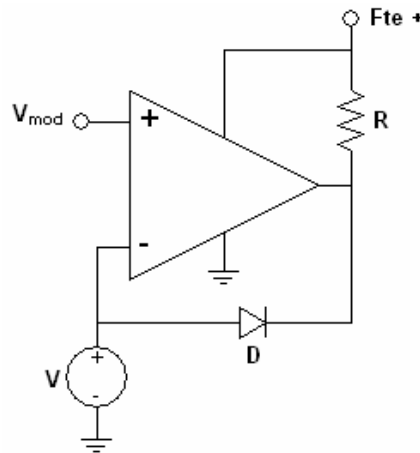


Figura 41. Circuito detector de mínimos.

El voltaje a través del diodo esta dado por

$$V_D = (V^-) - V_{sal}$$

Di el diodo está en corte:

$$(V^-) - (V_{sal}) \leq 0 \quad (82)$$

Como el amplificador opera en malla abierta tenemos que:

$$V_{sal} = ((V^+) - (V^-))G \quad (83)$$

Donde G es la ganancia de malla abierta

Sustituyendo (82) en (83)

$$\begin{aligned} (V^-) - ((V^+) - (V^-))G &< 0 \\ (V^-)/G - (V^+) - (V^-) &< 0 \end{aligned} \quad (84)$$

como

$$\begin{aligned} G &\gg (V^-) \\ (V^-) &< V^+ \end{aligned}$$

D esta apagado y la salida es igual al valor de referencia en V^-

Si D esta encendido:

$$(V^-) - V_{sal} \geq 0.$$

Tenemos por un razonamiento equivalente que:

$$V_- \geq V_+, \quad (85)$$

y como el amplificador opera en malla cerrada:

$$((V_+) - (V_-)) = 0 \quad (86)$$

Para que se satisfagan simultáneamente (3.2.9) y (3.2.10) tenemos que la salida esta fija a los valores de V_+ y por lo tanto el circuito opera como un detector de valores menores a un valor de referencia dado.

Las salidas de estos circuitos para una señal senoide y un valor de referencia dado se muestran en la figura 42. Esto en sí es un functor si tenemos los siguientes valores:

$F(t)=mt$	Salida
0 Vcc	Señal original = 1
1/3 Vcc	Valores mínimos de la seña =l Max
2/3 Vcc	Valores máximos de la señal = Min
3/3 Vcc	Salida nula = 0

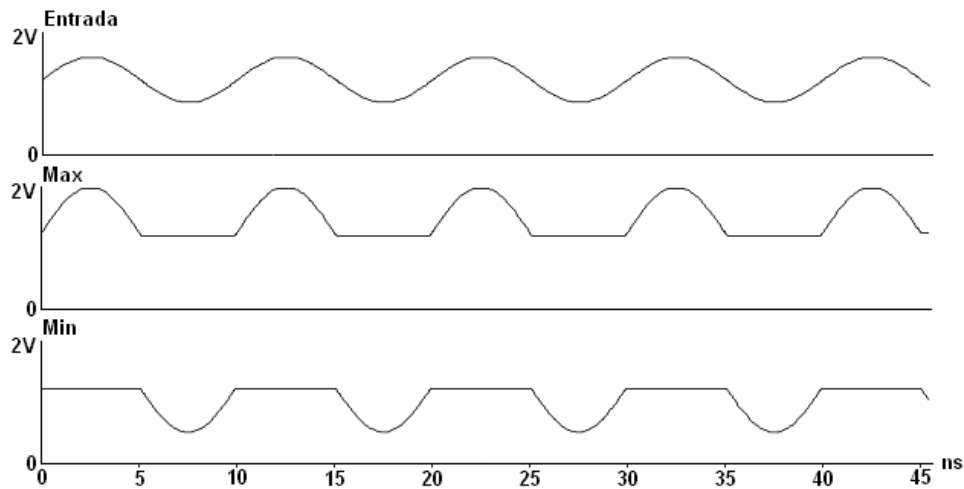


Figura 42. Selección de máximos y mínimos con respecto a una señal de referencia arbitraria.

4.4. LOGICA BORROSA DINAMICA

A partir de los conjuntos borrosos dinámicos, publicados por los autores, podemos de alguna manera extender la lógica borrosa, a la lógica borrosa dinámica. La valuación de las conectivas se definen como:

$$\begin{aligned} |\neg P(t)|^T &= 1 - |P(t)| \\ |P(t) \wedge Q(t)|^T &= \min(|P_1(t)|, |Q_1(t)|) \forall t \\ |P(t) \vee Q(t)|^T &= \max(|P_1(t)|, |Q_1(t)|) \forall t \\ |P(t) \rightarrow Q(t)|^T &= 1 \text{ si } |P(t)| \leq |Q(t)| \forall t \end{aligned}$$

En lógica borrosa dinámica podemos definir la vinculación borrosa dinámica de la forma:

$$P(t) \stackrel{T}{\rightarrow} Q(t) \text{ si } P(t) \stackrel{T}{\leq} Q(t)$$

que significa: sea $P(t)$ = Juan es muy alto en el tiempo t y $Q(t)$ = Juan es alto en el tiempo t . Claramente $P(t)$ vincula semánticamente a $Q(t)$, ya que en el tiempo t el valor de muy alto es menor o igual al de alto, pero en otro tiempo esto no tiene por que ser así.

En lógica borrosa dinámica decimos que:

$$P(t) \stackrel{T}{\rightarrow} P(t) \forall t \text{ y } \neg P(t) \stackrel{T}{\wedge} P(t),$$

también son tautologías en todo tiempo.

Supongamos que:

$$P = \text{esta pared es roja en el tiempo } t.$$

Supongamos que la pared es roja en 0.6 de verdad en el tiempo t , luego:

$$\text{"La pared es roja o no en el tiempo } t\text{"}$$

es cierta en un 60% de verdad en ese tiempo t , de acuerdo a la semántica dada.

Similarmemente:

$$P(t) \stackrel{T}{\wedge} \neg P(T)$$

no es una contradicción, ya que su valor de verdad es de un 40% en el tiempo t .

Si consideramos a P cierto en un grado a , y sabemos que $P \rightarrow Q$, luego se puede asegurar que Q es cierto en grado a . En la lógica borrosa dinámica:

$$\begin{array}{c} \stackrel{T}{\vdash} P(t) \\ P(t) \stackrel{T}{\rightarrow} Q(t) \therefore \stackrel{T}{\vdash} Q(t) \end{array}$$

Luego Podemos generalizar nuestro functor a un functor lógico borroso dinámico si al circuito le sumamos los siguientes elementos:

- Generador de función de membresía dependiente del tiempo
- Lógica de selección de salida

4.5. LÓGICA DE SELECCIÓN DE SALIDA

Como generador de función de membresía dependiente del tiempo, se genera una señal rampa que conmuta la selección de la salida de acuerdo al valor y al tiempo que esta señal marca, mostramos el circuito en la figura 43.

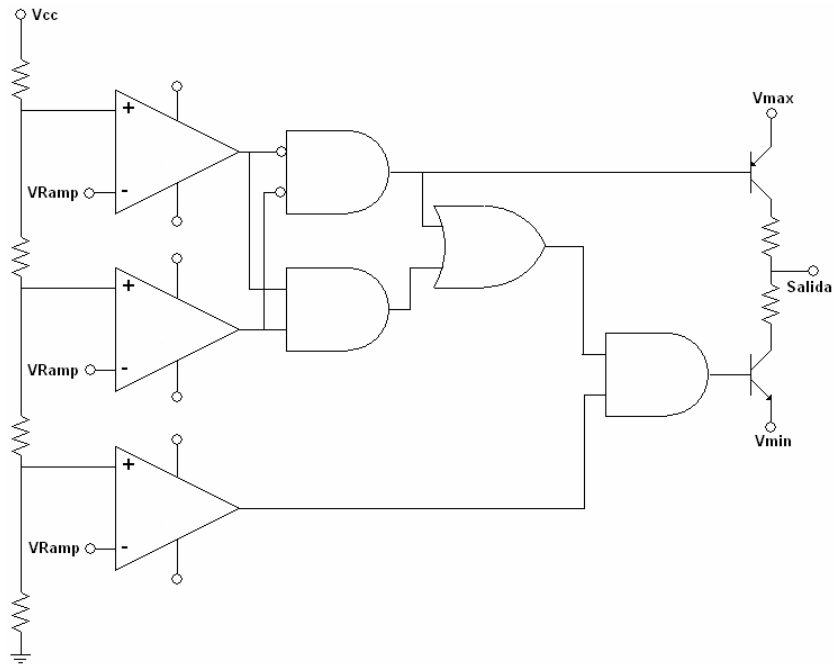


Figura 43. Selección de valores de salida del functor en función de una señal rampa.

La operación del circuito es la siguiente: Dado que el divisor de voltaje opera con una señal fija, los valores en la entrada positiva de cada comparador está dada por los valores: $1/3 V_{cc}$ (C_1), $2/3 V_{cc}$ (C_2) y $3/3 V_{cc}$ (C_3) tenemos que los comparadores irán conmutando conforme la señal rampa incremente (decremente) su valor los que ocasionará que la salida de las compuertas opere conforme se muestra en la tabla 11:

$F(t)=mt$	Salida
0 Vcc	Señal original
$1/3 V_{cc}$	Valores mínimos de la señal
$2/3 V_{cc}$	Valores máximos de la señal
$3/3 V_{cc}$	Salida nula
$2/3 V_{cc}$	Valores máximos de la señal
$1/3 V_{cc}$	Valores mínimos de la señal
0 Vcc	Señal original

Tabla 11.

Como se indica en la tabla conforme asciende y desciende la señal rampa se tienen estados de salida iguales para valores iguales de la señal rampa. El objetivo de esta tabla es indicar la secuencia de operación, pero vale la pena aclarar que la señal que puede hacer la selección de valores de salida no está limitada a este tipo de señal. Como una muestra de la operación del functor lógico borroso dinámico se muestra una serie de señales de una secuencia de valores variables que corresponden a los instantes mostrados en la tabla anterior. Para una operación completa se obtuvieron las salidas mostradas en la figura 44. En la figura 44(a) se muestra una función de umbral que es una rampa y una señal de entrada que es una senoide. Se muestra claramente como se van eligiendo los max y los min en el tiempo y la señal de salida del functor para estas condiciones. En la figura 44(b), se muestra para la misma entrada la señal de salida, pero en ésta la función de umbral es mucho más compleja, ya que está formada por la suma de la rampa y una senoide, los max y los min. En la figura 44(c), se muestra para la misma entrada, la repuesta del functor lógico borroso dinámico, con una señal de umbral compuesta por la suma de una rampa y una senoide, los max y los min.

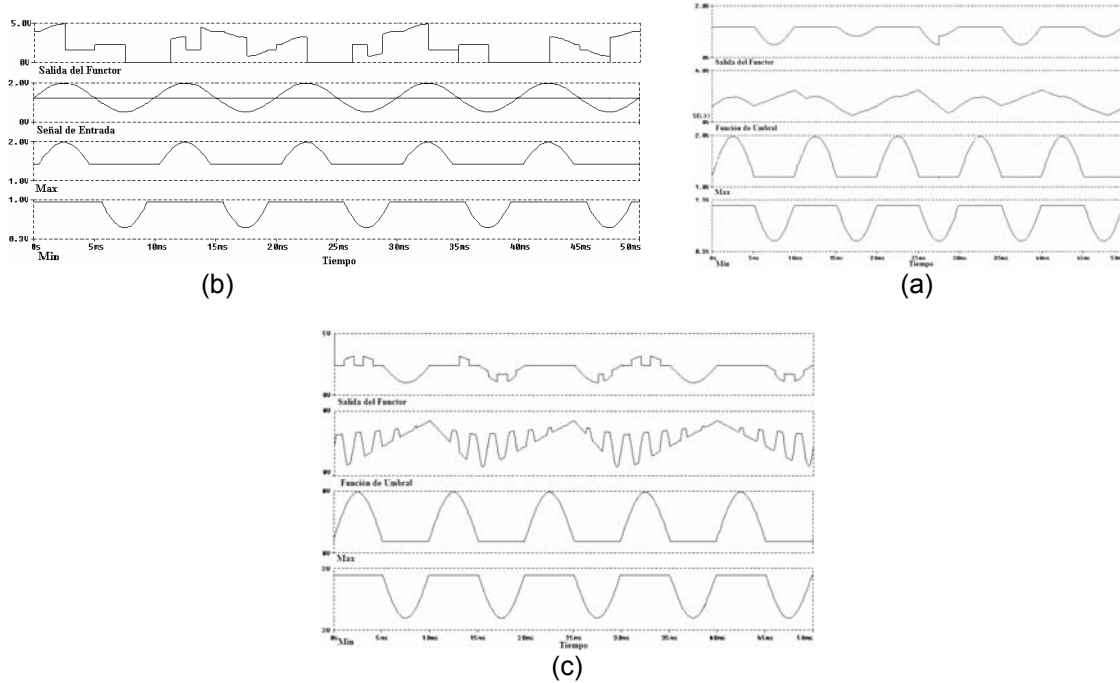
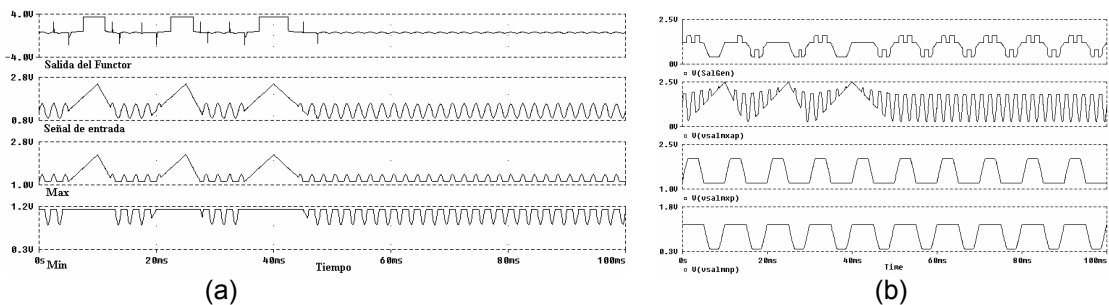
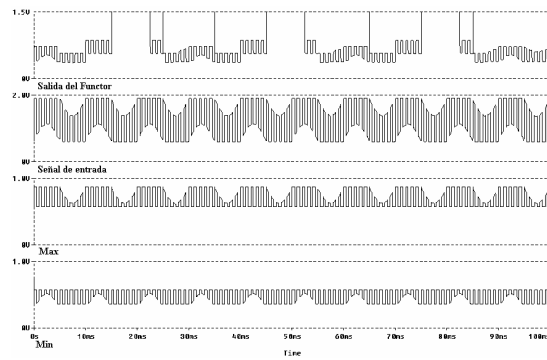


Figura 44. Salidas del circuito Functor.

Vamos a plantearnos el problema de forma diferente y en lugar de modificar la función del umbral, modificaremos la señal de entrada a una forma más compleja. En la figura 45(a) se muestra una función de umbral que es una rampa y una señal de entrada que es una senoide sumada con una triangular. Se muestra claramente como se van eligiendo los max y los min en el tiempo y la señal de salida del functor para estas condiciones. En la figura 45(b), se muestra la respuesta del functor lógico borroso dinámico para la misma función de umbral, pero con una entrada en ésta la función de umbral es mucho más compleja, ya que está formada por la suma de la rampa y una senoide de mayor amplitud. En la figura 45(c) se muestra para la misma función de umbral, la repuesta del functor lógico borroso dinámico, con una entrada compuesta por la suma de una cuadrada y una senoide, además del las respuestas de los operadores max y min.





(c)

Figura 45. Respuesta del funcionador con función de umbral triangular y señales de entrada complejas.

En la figura 46 se muestra el diagrama esquemático del funcionador completo.

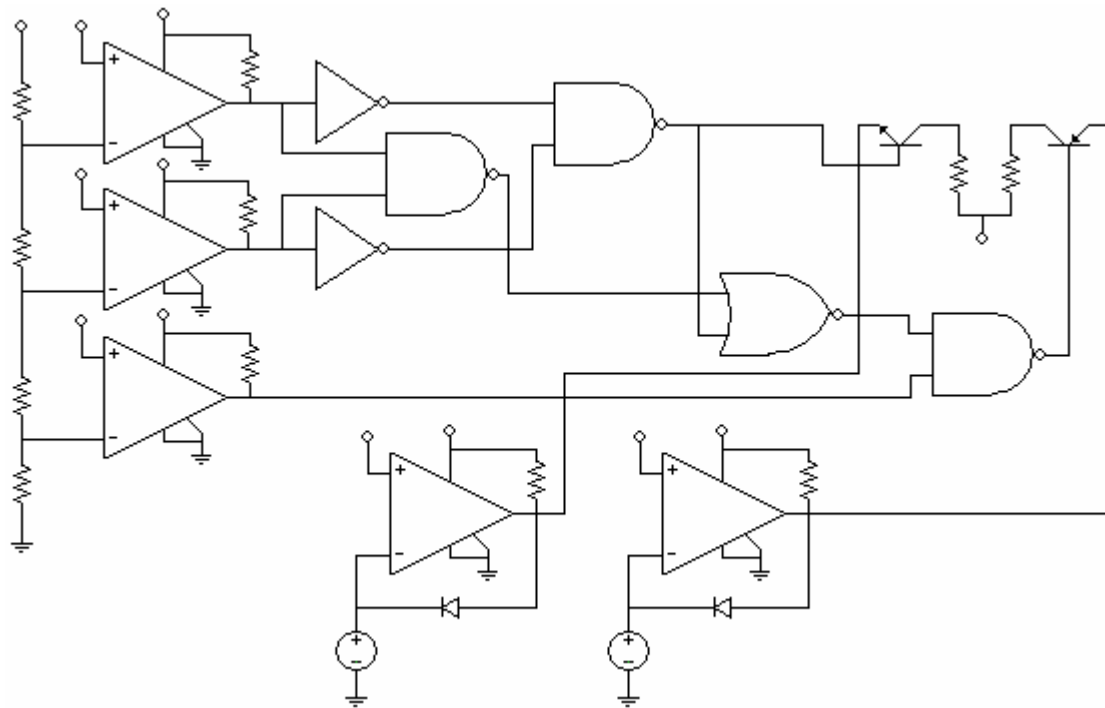


Figura 46. Circuito del funcionador completo.

5.EL FUNCTOR LÓGICO COMO ELEMENTO BÁSICO DE UNA LÓGICA TEMPORAL ESTOCÁSTICA

Desarrollamos un sistema que se basa en un sólo elemento lógico que es el functor lógico. Este es un elemento lógico a partir del cual podemos generar todos los conectivos lógicos booleanos como casos particulares de él. Este functor fue un resultado inmediato de la lógica dependiente del umbral. Mostraremos en este trabajo que los conectivos de la lógica booleana se generan, para un conjunto definido de entradas, a partir de este functor como una dependencia del umbral del modelo neuronal. Si la función que gobierna el umbral es una función estocástica, como puede ser un generador de números al azar, se puede tener un comportamiento azaroso del functor de forma tal que los operadores lógicos cambien de acuerdo al valor de las entradas y del umbral en el tiempo en forma estocástica.

5.1. DEFINICIÓN DE LOS OPERADORES GENERALIZADOS

Podemos generalizar los operadores neuronales empleando el caso de entradas excitadoras solamente de la forma siguiente:

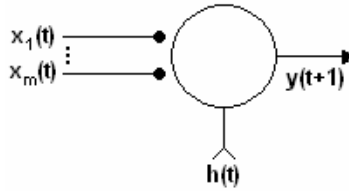


Figure 47. Diagrama que muestra la generalización del evento de un retardo y múltiples entradas excitadoras.

En este caso la regla de disparo es:

$$Dx(t) = \begin{cases} 1 & \text{si } \sum_{i=1}^m \dot{x}_i(t) \geq h(t) \\ 0 & \text{si } \sum_{i=1}^m \dot{x}_i(t) < h(t) \end{cases} \quad (87)$$

Como todos los pesos son iguales a uno, podemos decir que el operador generalizado es: al menos h (Valor umbral) de m (número de entradas), que tendrá una respuesta retardada si al menos h de las entradas excitadoras de las m están presentes. El símbolo con el cual lo representamos es:

$$\prec_h^m$$

Podemos ver que en el caso particular. "al menos 1 de 2" es el operador lógico temporal "O".

$$\prec_1^2 \equiv D \vee^t$$

Y al menos "2 de 2" es el operador dependiente del tiempo "Y", que expresamos como:

$$\prec_2^2 \equiv D \wedge^t.$$

Si analizamos el operador generalizado con entradas inhibitorias, veremos que en este caso tenemos n entradas y un umbral h(t), como se muestra en la figura 48.

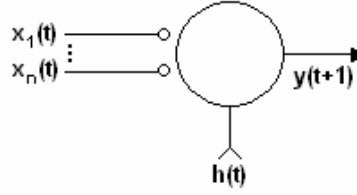


Figura 48. Diagrama que muestra un evento con n entradas inhibitorias y un umbral $h(t)$.

Así que la regla de disparo será:

$$Dx(t) = \begin{cases} 1 & \text{si } \sum_{i=1}^m \overset{\circ}{x}_i(t) \leq h(t) \\ 0 & \text{si } \sum_{i=1}^m \overset{\circ}{x}_i(t) > h(t) \end{cases} \quad (88)$$

que será descrita como cuando mucho h (valor de umbral) de n (número de entradas) que es el operador simétrico de al menos h de m .

Para representarlo elegimos el símbolo:

$$\gamma_h^n$$

En particular, el caso "cuando mucho 0 de 1", es el operador negación dependiente del tiempo que representamos como:

$$\gamma_0^1 \equiv D\neg_t$$

y el operador "cuando mucho 0 de 2" es el operador lógico dependiente del tiempo NOR.

$$\gamma_0^2 \equiv D\neg_t \vee^t.$$

Si operamos tanto con entradas excitadoras como inhibitorias, generalizamos el caso:

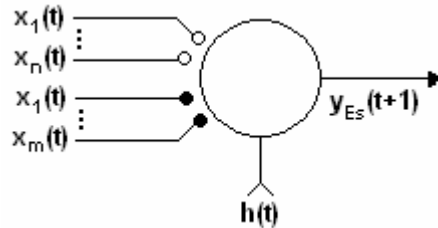


Figura 49. Diagrama que muestra la generalización de un evento de un retardo y múltiples entradas tanto excitadoras como inhibitorias.

En este caso la regla de disparo será:

$$Dx(t) = \begin{cases} 1 & \text{si } \sum_{i=1}^m \dot{x}_i(t) - \sum_{j=1}^m \overset{\circ}{x}_j(t) \geq h(t) \\ 0 & \text{si } \sum_{i=1}^m \dot{x}_i(t) - \sum_{j=1}^m \overset{\circ}{x}_j(t) < h(t) \end{cases} \quad (89)$$

Este es nuestro operador fundamental el cual representaremos por el símbolo:

$$\begin{matrix} \uparrow \\ h \\ \downarrow \\ n \end{matrix}^m$$

Podemos definirlo de la siguiente manera: El operador dispara si al menos m (entradas excitadoras) menos n (entradas inhibitorias) es igual a h (umbral). Como se puede ver, el operador:

$$\begin{matrix} \uparrow \\ h \\ \downarrow \\ n \end{matrix}^m$$

se reduce a:

$$\prec_h^m \text{ para } n = 0$$

y a:

$$\succ_n^n \text{ para } m = 0.$$

Algunos casos típicos son:

$${}_0\downarrow_1^1 \equiv D \rightarrow, {}_0\downarrow_1^0 \equiv \succ_0^1 \equiv D \neg_t \text{ y } {}_2\downarrow_0^2 \equiv \succ_2^2 \equiv D \wedge,$$

Como es claro el operador generalizado nos permite que un umbral dependiente del tiempo nos pueda estar modificando los operadores lógicos.

5.2. IMPLANTACIÓN ELECTRÓNICA DEL OPERADOR GENERALIZADO

Se construyó un circuito electrónico análogo que represente al operador generalizado. El circuito electrónico básico es una neurona tipo Mc Cullock y Pitts (Mc Cullock y Pitts 1943) que se diseñó con base en amplificadores operacionales para los circuitos sumadores de entradas excitadoras e inhibitorias, un comparador para la función de disparo y un circuito de retardo. Para construir el generador generalizado temporalmente dependiente de umbral se empleó un generador de funciones que genera el voltaje de umbral, que es el voltaje de comparación del comparador de la función de disparo. El diagrama esquemático se muestra en la figura 50.

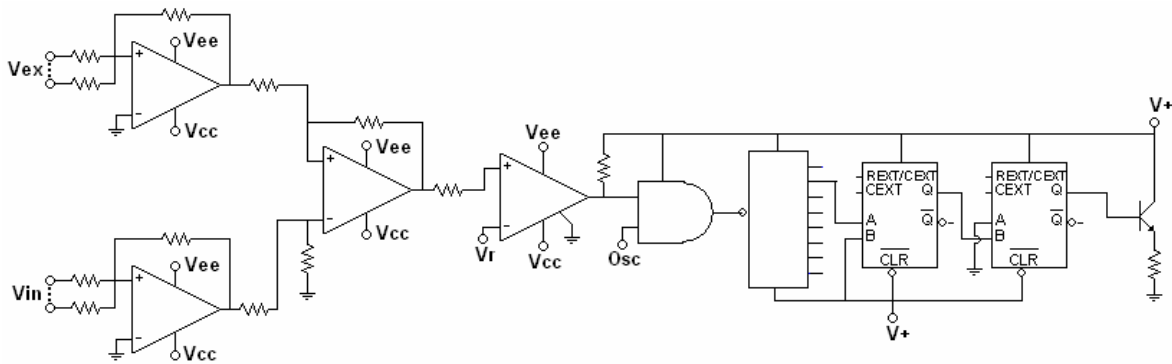


Figura 50. Circuito esquemático del operador generalizado dependiente del tiempo.

5.3. EL OPERADOR GENERALIZADO COMO BASE DE UNA LÓGICA ESTOCÁSTICA

Si el umbral no fuese simplemente una función dependiente del tiempo sino una función estocástica, el valor del umbral sería estocástico y por ende el operador que se aplique a la señal de entrada lo sería. Planteado de esta manera podemos presentar un nuevo operador generalizado estocástico cuya representación sería la siguiente:

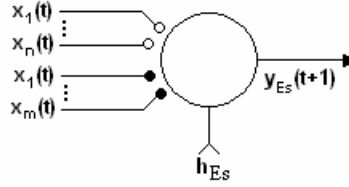


Figura 51. Diagrama representativo de un operador generalizado estocástico

donde h_{Es} y $y_{Es}(t+1)$ son el umbral estocástico y la respuesta del operador estocásticamente seleccionado respectivamente. $x_1, \dots, x_m$ son las entradas excitadoras y $x_1, \dots, x_n$ son las entradas inhibitorias.

Para este operador generalizado la regla de disparo será:

$$D_{Es}x = \begin{cases} 1 & \text{si } \sum_{i=1}^m \dot{x}_i(t) - \sum_{j=1}^n \dot{x}_j(t) \geq h_{Es} \\ 0 & \text{si } \sum_{i=1}^m \dot{x}_i(t) - \sum_{j=1}^n \dot{x}_j(t) < h_{Es} \end{cases} \quad (90)$$

Esta regla de disparo se puede entender como si al menos m entradas excitadoras menos n entradas inhibitorias, son mayores o iguales al valor estocástico de h_{Es} .

Para este operador fundamental de la lógica estocástica emplearemos el siguiente símbolo:



5.4. IMPLANTACIÓN ELECTRÓNICA DEL OPERADOR GENERALIZADO ESTOCÁSTICO

Para este caso se decidió emplear el circuito del operador generalizado que se presentó en este trabajo, pero modificando el generador del umbral. Para construir el generador estocástico de umbral se empleó un microcontrolador el cual se programó como una máquina generadora de números al azar de 8 bits y su salida se conecta a un convertidor digital analógico que genera el voltaje de umbral, que es el voltaje de comparación del comparador de la función de disparo. El diagrama esquemático se muestra en la figura 52.

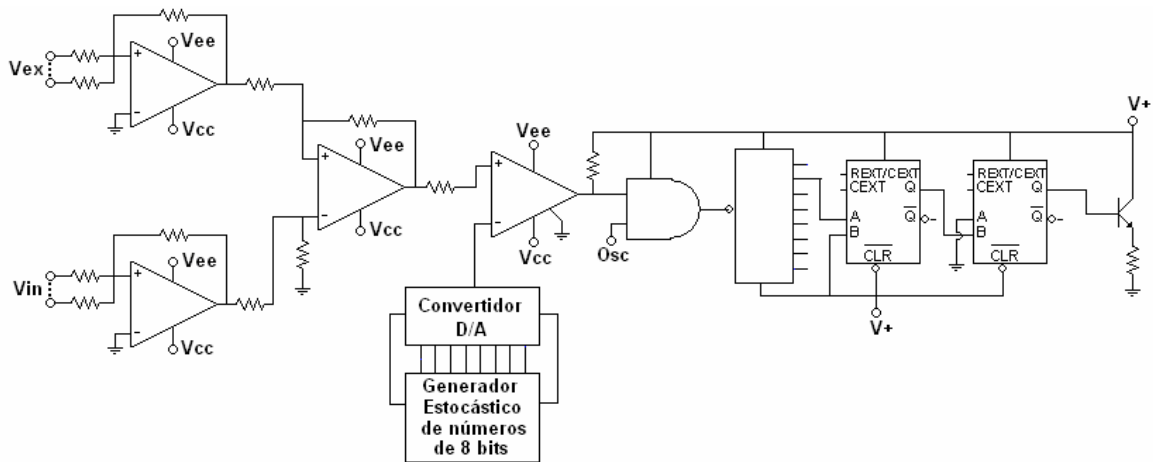


Figura 52. Circuito esquemático del operador generalizado estocástico.

Con este circuito se generaron varios casos de generación estocástica y las gráficas de respuesta se muestran en las siguientes figuras:

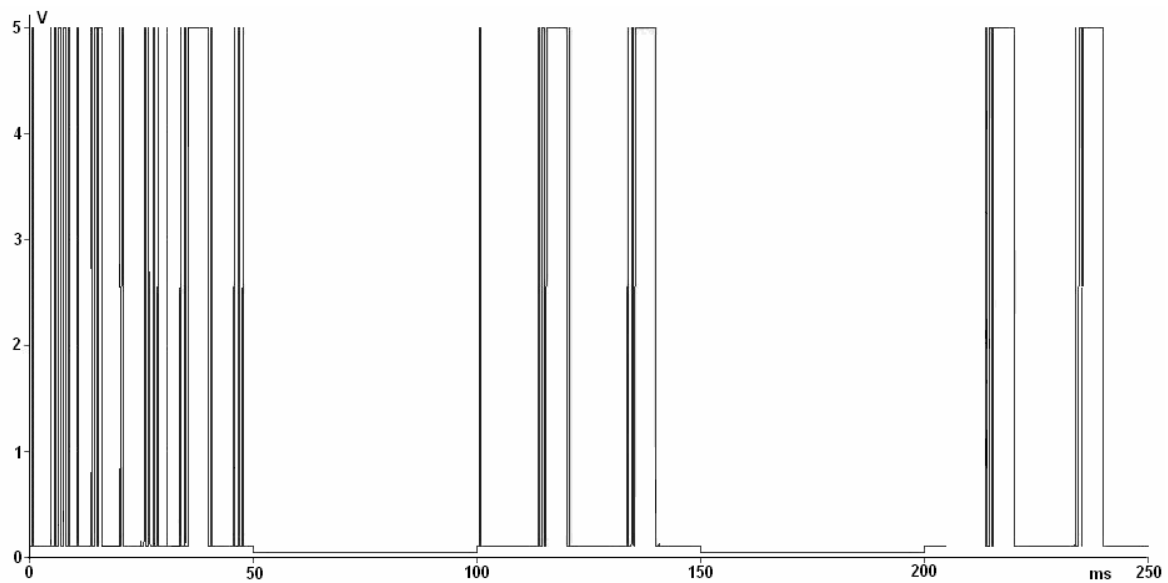


Figura 53. Respuesta del operador generalizado con un patrón estocástico a un tren de pulsos a las entradas.

Podemos también generalizar más el funtor modificando la amplitud de la respuesta lógica por medio de un generador dependiente del tiempo, lo que nos daría una generalización mayor de la respuesta lógica, como lo muestra la siguiente figura:

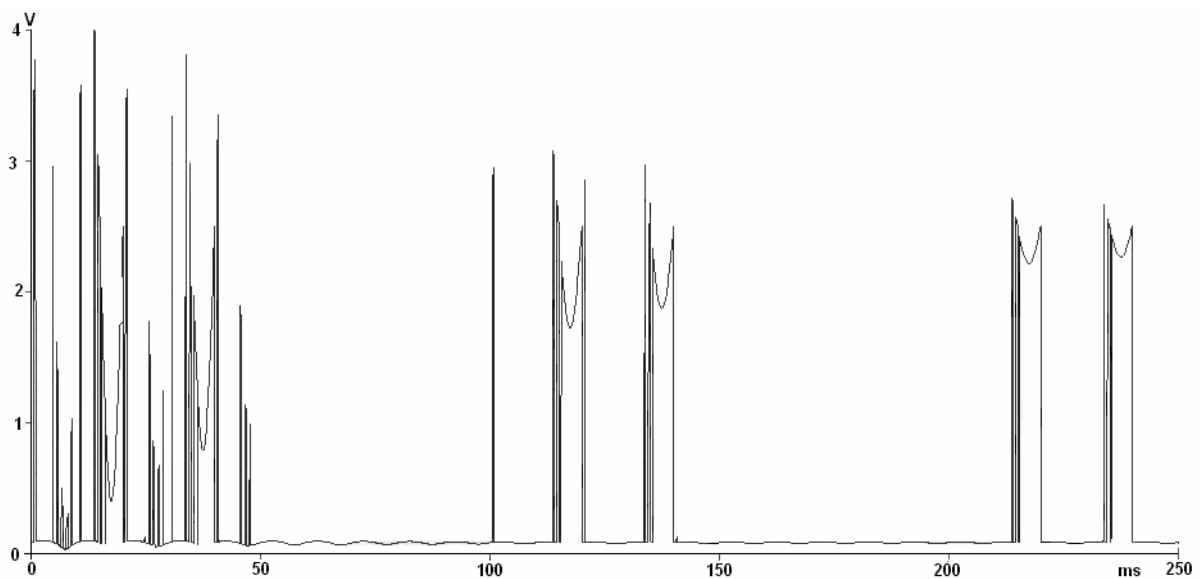


Figura 54. Respuesta del funtor lógico para el mismo tren de pulsos en las entradas, pero con modificación de la amplitud.

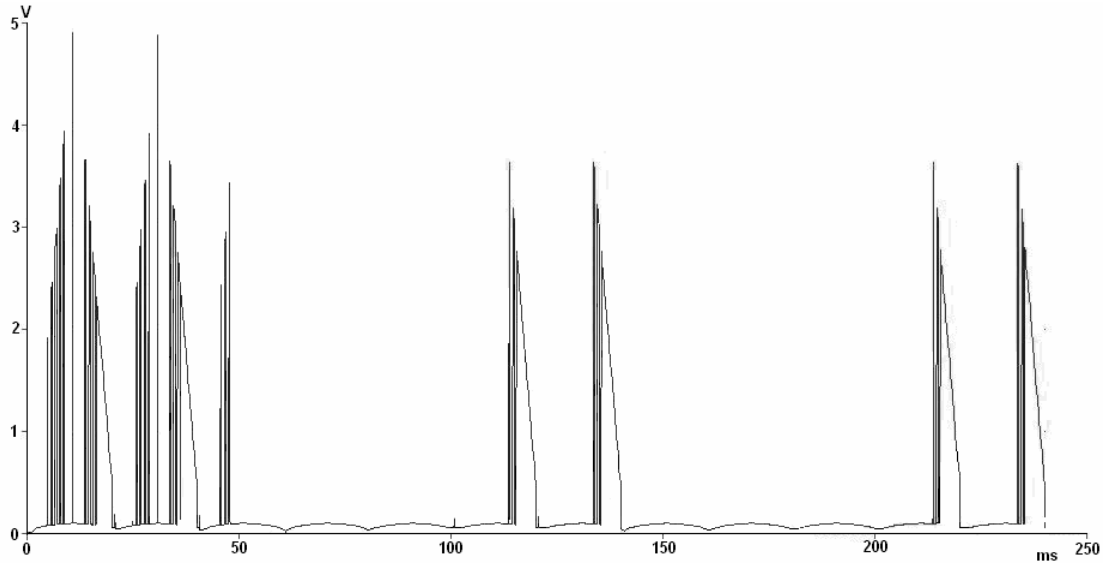


Figura 55. Respuesta del functor lógico para el mismo tren de pulsos de entrada pero con diferente secuencia de números.

Los eventos que tienen una contraparte lógica no son únicos, podemos ver que varias configuraciones nos permiten diferentes manejos de las expresiones de los operadores lógicos, y estas dependen de los propósitos que se deseen alcanzar en su empleo. Como se ve, de este trabajo se puede concluir que los operadores generalizados encuentran, en el operador generalizado estocástico, una posibilidad más de aplicación, y el cual se reduce a los operadores fundamentales de la lógica dependiendo de la función que se le aplique al umbral. Podemos por lo tanto proponer un algebra generalizada de operadores en la cual se emplee un operador generalizado universal que podemos representar de la forma siguiente:

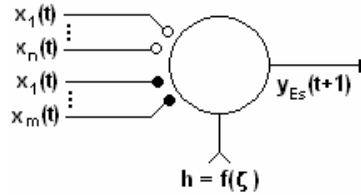


Figura 56. Diagrama representativo de un operador generalizado universal.

donde $f(\zeta)$ es una función genérica de umbral. De esta forma un operador generalizado genérico tendría una función de disparo dada por:

$$D_{Es}x = \begin{cases} 1 & \text{si } \sum_{i=1}^m \dot{x}_i(t) - \sum_{j=1}^m \dot{x}_j(t) \geq f(\zeta) \\ 0 & \text{si } \sum_{i=1}^m \dot{x}_i(t) - \sum_{j=1}^m \dot{x}_j(t) < f(\zeta) \end{cases}$$

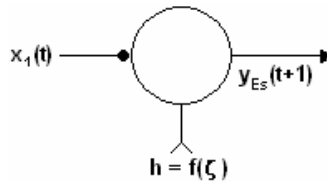
De esta forma $f(\zeta)$ puede ser una función dependiente del tiempo, una función estocástica, una función constante, etc.

Una sinapsis la podemos interpretar como una representación neuronal de una sentencia del tipo:

$$f(\zeta)[n(t-1) \equiv x(t)]$$

2.3.6 Bases Generalizadas de Tiempo

La base generalizada del tiempo se puede expresar mediante el siguiente diagrama:



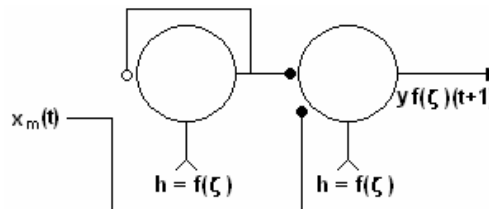
Si deseamos podemos considerar el comportamiento temporal de la base en un valor de momento inicial fijo, que denotaremos por momento 1, e interpretaremos el desarrollo de su función de umbral como el grupo de todos los momentos generalizados a partir del momento inicial. Podemos afirmar que esta estructura establezca que la base de tiempo es idéntica a la función $K(\zeta)$ y en $K_1(\zeta)$:

$$K(\zeta) \neq K_1(\zeta) = t$$

Cualquier evento simultaneo lo podemos considerar como origen de tiempo. El momento particular en el cual sucede un evento se puede designar como el primer momento o momento 1, que podemos representar como t_1 . Este tiempo se puede considerar como el disparador en el cual se empieza un evento cualquiera, que es momentáneo. Si establecemos el origen del tiempo. Podemos fácilmente obtener expresiones que nos den el valor de cualquier variable en el tiempo. De lo anterior se puede desprender que un valor inicial generalizado de una base de tiempo como disparador de un evento es simplemente:

$$X(1) = X(\zeta) \cdot t_1$$

lo que esquemáticamente se puede representar como:



Podemos emplear este tipo de operadores generalizados universales como disparadores universales de tiempo.

6. MODELO DE NEURONA CON RESPUESTA DE RAFAGAS PARABÓLICAS

El circuito básicamente es el de una neurona integradora con fugas modificado para presentar este tipo interesante de respuesta. Las principales modificaciones que se realizaron fueron en los circuitos de comparación para la respuesta de salida tipo escalón, de forma tal, que la salida de estos comparadores fuese modulada como un parámetro intrínseco del mismo modelo neuronal. Nuestro modelo de neurona está constituido de tres circuitos fundamentales que realizan las funciones centrales del modelo y que son: Un circuito de agregación de señales en el tiempo, un circuito del tipo integrador, y un circuito del tipo de respuesta modulada como salida con retardo y generación de espigas en la ráfaga. En la figura 57, se muestra el diagrama a bloques del circuito:

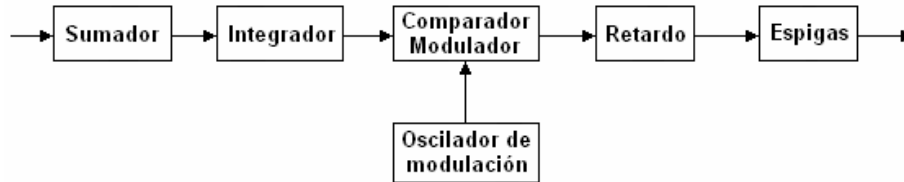


Figura 57. Diagrama de bloques del circuito de la neurona modificada.

6.1. NEURONA SIMPLE

El diagrama esquemático de la neurona se muestra en la figura 58. Como se ve del circuito, la modulación está básicamente montada en dos comparadores que están controlados por dos osciladores que pueden ser externos a la red o pueden ser respuestas de otras neuronas también. Se modula la amplitud de respuesta de los pulsos en el segundo comparador, además de que se puede modificar en el tiempo el umbral de la neurona.

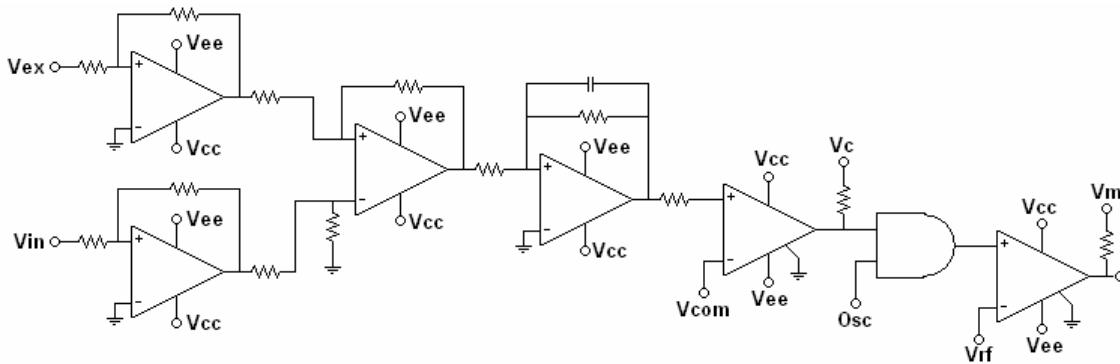


Figura 58. Diagrama esquemático del modelo de neurona.

En la figura 59a se presenta el oscilograma de la respuesta de la neurona a una entrada cuadrada de 1KHz con modulación de amplitud y umbral en el segundo comparador. Se presenta el espacio fase del circuito en la figura 59b.

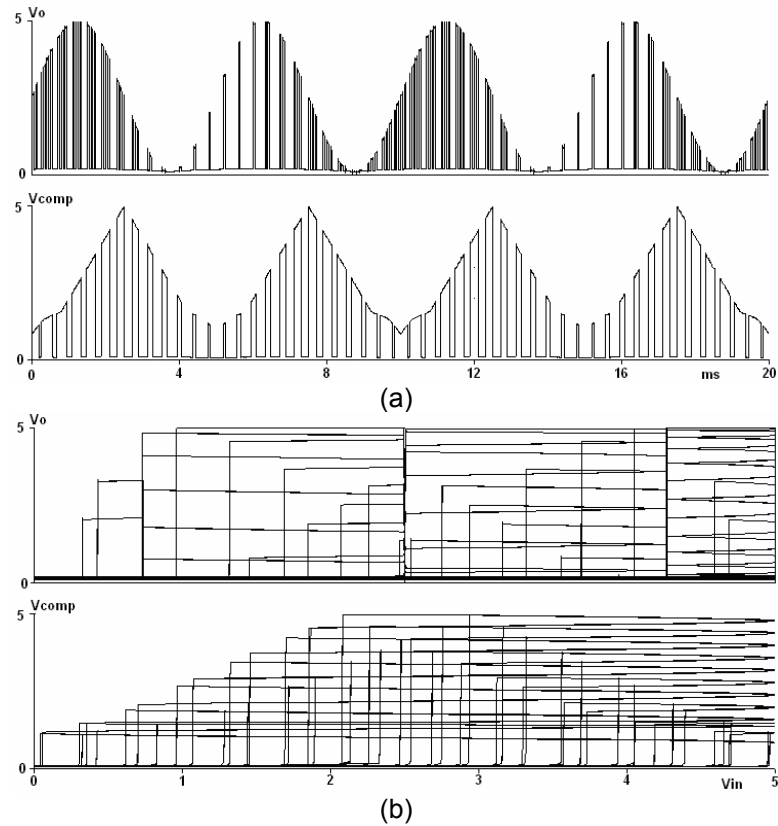


Figura 59. a) Respuesta del comparador y las ráfagas de pulsos de la neurona. b) Planos fase

En la figura 60a el análisis de su efecto de memoria a corto plazo con una entrada de una señal senoidal amortiguada, y el plano fase correspondiente en la figura 6.4b.

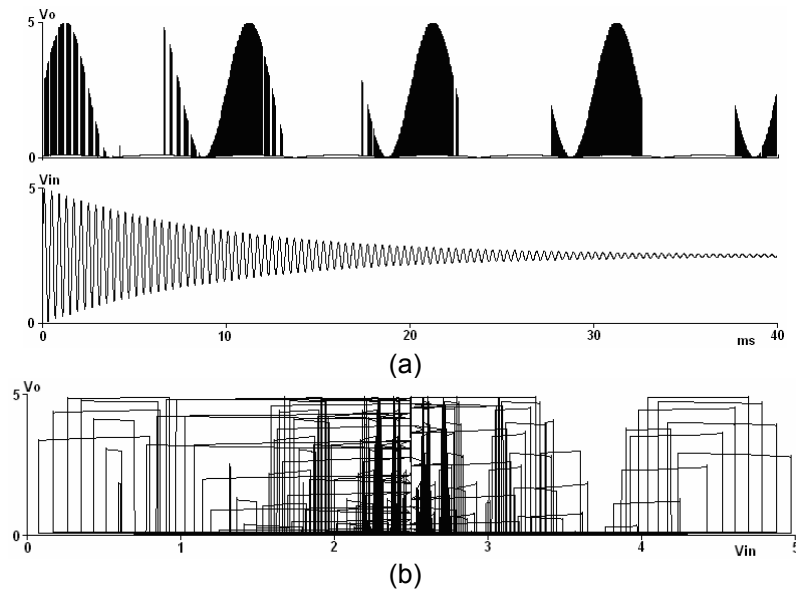


Figura 60. a) Respuesta de la neurona a una señal senoidal amortiguada para ver el efecto de memoria a corto plazo. b) Plano fase.

6.2. CIRCUITO DE DOS NEURONAS

El estudio se complementa con una cascada de neuronas para analizar el cambio correspondiente en la respuesta de las neuronas en cada etapa. En la figura 61 se muestra el diagrama de bloques para este caso.

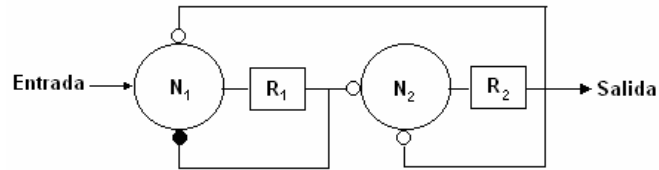


Figura 61. Diagrama de bloques del circuito de dos neuronas.

En la figura 62 se muestra el diagrama esquemático del modelo de circuito de la figura 6.5.

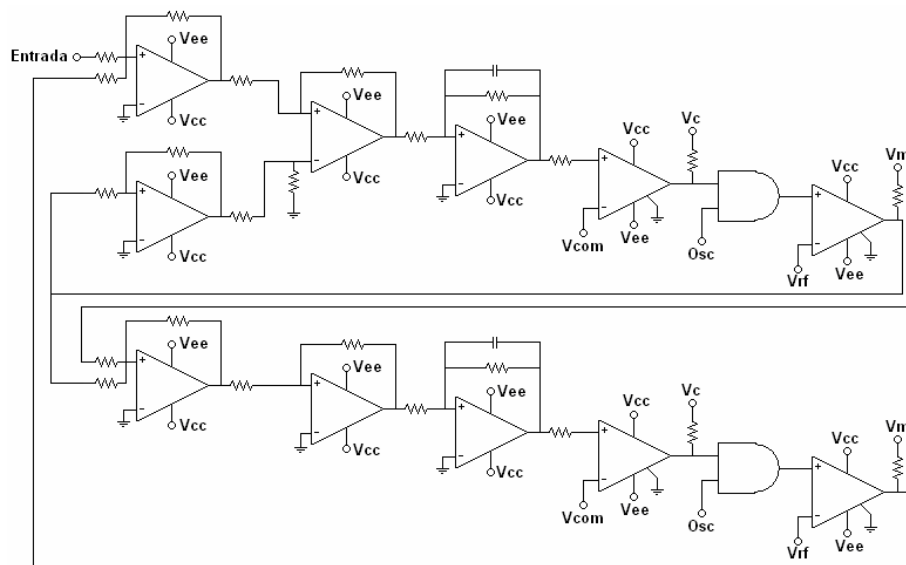


Figura 62. Diagrama esquemático del circuito de dos neuronas con retardos.

En la figura 63 se muestra las respuestas de las dos.

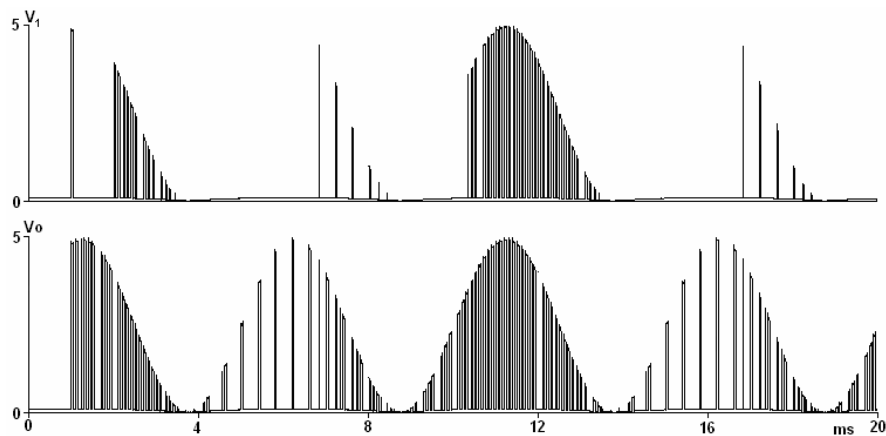


Figura 63. Respuesta de las neuronas del circuito.

En la figura 64 se muestran las respuestas de un circuito retroalimentado de las neuronas para ver los efectos que sobre las ráfagas presentan las autoinhibiciones en el sistema.

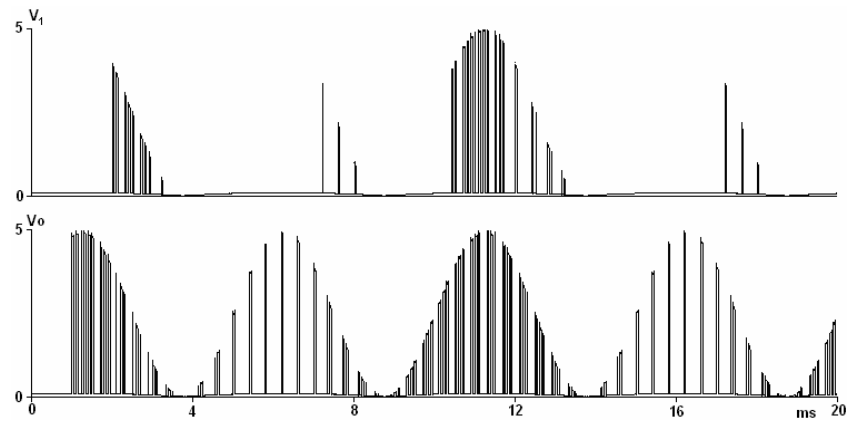
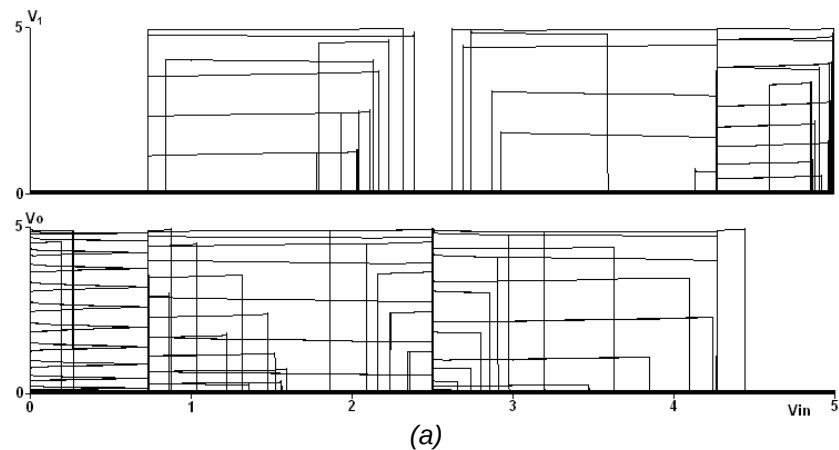
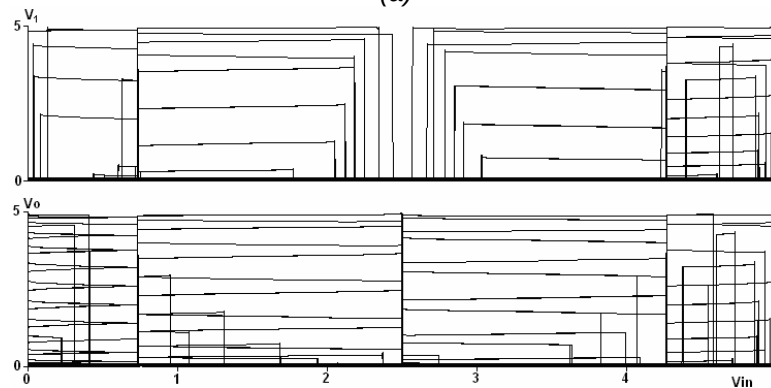


Figura 64. Circuito con autoinhibiciones respuestas de las neuronas

En las figuras 65a y 65b se presentan los espacios fase de las dos neuronas para analizar las posibles oscilaciones o bifurcaciones de los potenciales del circuito, así como el análisis de los efectos del retardo en la respuesta global.



(a)



(b)

Figura 65. Planos fase de los circuitos de dos neuronas. a) circuito de la figura 5. b) autoinhibiciones.

Otro de los circuitos que se estudian en el trabajo es el que se presenta en la figura 66 que se presenta a continuación:

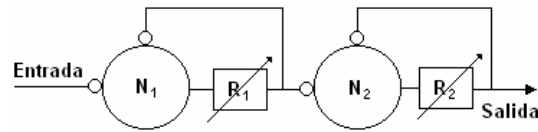


Figura 66. Circuito de dos neuronas con umbral variable.

Este circuito también nos permite estudiar los efectos de los retardos en la respuesta y en la memoria a corto plazo. Este experimento se realizó con una entrada del tipo senoidal amortiguada. Se colocaron diferentes secuencias de retardo para poder analizar los efectos que causa en los diagramas de histéresis su variación, así como los efectos de las autoinhibiciones en ellas.

Se presentan en la figuras 67a y 67b los resultados de este circuito para analizar los posibles efectos de osciladores acoplados que se presenten, graficando la señal de entrada contra el potencial de la neurona. Podemos ver claramente que se replican los efectos que son los que se presentan como efecto de memoria a corto plazo.

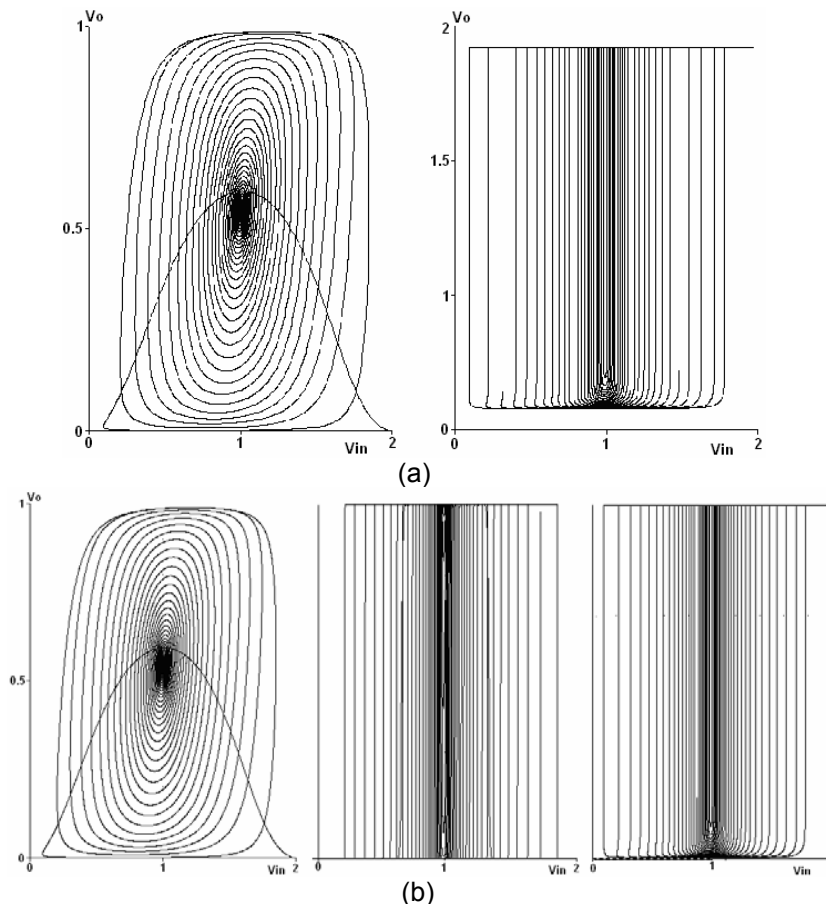


Figura 67. Efectos de histéresis de memoria a corto plazo. a) neurona simple. b) Circuito de dos neuronas

Al establecer las comparaciones de los circuitos con ráfagas parabólicas y los circuitos que no presentan ráfagas se estiman en forma evidente los efectos provocados por los tipos de respuesta.

En las gráficas de las figuras 68a y 68b se muestran las respuestas de una neurona convencional y una con ráfagas parabólicas.

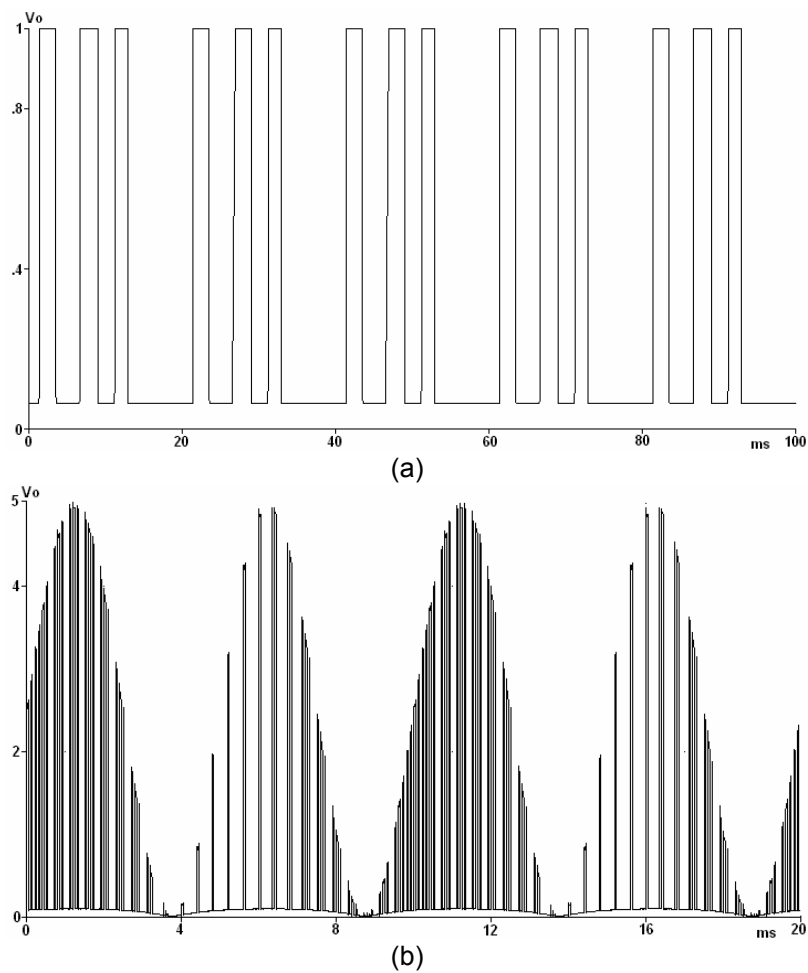


Figura 68. Comparación de respuestas de neuronas. a) Neurona convencional. b) Neurona con ráfagas parabólicas.

7. DISEÑO A NIVEL DE TRANSISTOR, DE UNA NEURONA CON RETARDO AXONICO

Una neurona biológica consta de sinapsis (puntos de unión) y soma (el cuerpo principal de la neurona). Las numerosas sinapsis que rodean una neurona, reciben entradas neuronales desde otras neuronas y transmiten versiones modificadas (ponderadas) de esas señales al soma vía las dendritas. Cada soma recibe, en promedio 10,000 entradas dendríticas. El papel del soma es llevar a cabo una ponderación y agregación espacio temporal de todas esas entradas. Si la agregación de los pesos es mayor que un umbral intrínseco, entonces la señal ponderada es convertida en un potencial de acción produciendo una salida de la neurona. Esos potenciales de acción son transmitidos a través del axón hacia las otras neuronas para futuros procesamiento.

Desde el punto de vista del procesamiento de señales, las neuronas biológicas tienen dos elementos básicos: la sinapsis y el soma. Ellas son responsables de llevar a cabo tareas computacionales tales como aprendizaje, adquisición de conocimientos (almacenamiento o memorización de experiencias pasadas) y reconocimiento de patrones. Cada sinapsis es un elemento de almacenamiento que contiene algunos atributos de experiencias pasadas. Las sinapsis aprenden continuamente, adaptando estas fuerzas (o pesos) para las nuevas entradas neuronales. El soma combina el peso de las entradas tales que si estas exceden un cierto umbral entonces la neurona será disparada. Esta señal axónica (señal de salida) sufre una transformación no lineal en el soma, previa a dejar el montículo axónico. Matemáticamente, la sinapsis y las etapas previas del soma proporcionan una operación de confluencia entre la nueva entrada neuronal y el conocimiento almacenado (experiencias pasadas). La última parte del soma, la operación de activación no lineal proporciona un mapeo no lineal para la agregación de las señales.

De manera simple, una neurona puede ser representada como un elemento procesador de señales, la cual recibe un vector de entradas de dimensión n .

$$\mathbf{X}(t) = [x_1(t), x_2(t), \dots, x_i(t), \dots, x_n(t)]^T \in \mathbb{R}^n \quad (91)$$

y produce una salida neuronal escalar $y(t) \in \mathbb{R}^1$. El vector de entrada $\mathbf{X}(t) \in \mathbb{R}^n$ representa las señales transmitidas desde las neuronas vecinas.

Matemáticamente, la capacidad de procesar información de una neurona puede ser representada como una operación de mapeo no lineal Ne , de el vector de entradas $\mathbf{X}(t) \in \mathbb{R}^n$ a el escalar de salida $y(t) \in \mathbb{R}^1$ que es,

$$Ne: \mathbf{X}(t) \in \mathbb{R}^n \rightarrow y(t) \in \mathbb{R}^1 \quad (92)$$

El operador de mapeo no lineal (Ne), del espacio de entradas de dimensión n al espacio de salida unidimensional, se vería como en la figura 69:

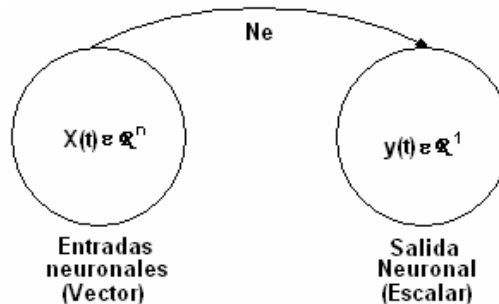


Figura 69. Mapeo no lineal de una neurona

y lo podemos describir como:

$$y(t) = Ne [\mathbf{X}(t) \in \mathbb{R}^n] \in \mathbb{R}^1 \quad (93)$$

En la literatura sobre redes neuronales las neuronas son llamadas procesadores elementales neuronales, nodos, o unidades lógicas de umbral.

La función neuronal de mapeo no lineal Ne, puede ser Matemáticamente dividida en dos partes: (1) operación de confluencia (sináptica) y (2) operación de activación no lineal (somática). La operación de confluencia proporciona las operaciones de ponderación, agregación y la de umbral a las entradas de la neurona. En orden para explicar la operación de umbral, debemos definir el vector de entradas aumentado y el vector de pesos sinápticos como sigue.

$$\mathbf{X}_a(t) = [x_0(t), x_1(t), x_2(t), \dots, x_i(t), \dots, x_n(t)]^T \in \mathfrak{R}^{n+1} \quad (94)$$

$$x_0(t) = 1 \quad (95)$$

$$\mathbf{W}_a(t) = [w_0(t), w_2(t), \dots, w_i(t), \dots, w_n(t)]^T \in \mathfrak{R}^{n+1} \quad (96)$$

donde $w_0(t)$ introduce termino un umbral (bias) en la operación de confluencia. La operación de confluencia esencialmente proporciona una medida de similitud entre el vector de entrada aumentado $\mathbf{X}_a(t)$ (nueva información) y el vector de pesos aumentado $\mathbf{W}_a(t)$ (base de conocimiento acumulado). La operación de activación no lineal entonces realiza un mapeo no lineal en la medida de similitud. Estas dos operaciones matemáticas, básicas en las neuronas computacionales serán descritas con mayor detalle.

7.1. FUNCIÓN DE ACTIVACIÓN NO LINEAL SOMÁTICA

La función de activación no lineal $\Psi[\bullet]$ mapea el valor de la función de confluencia $u(t) \in [-\infty, \infty]$ a una salida neuronal limitada ($y(t)$). En general, las salidas de las neuronas están en el intervalo de $[0, 1]$ para señales unipolares y $[-1, 1]$ para señales bipolares.

$$y(t) = \Psi[u(t)] \quad (97)$$

$$y(t) = \Psi[\mathbf{W}_a(t) \odot \mathbf{X}_a(t)] \in \mathfrak{R}^1 \quad (98)$$

7.2. DISEÑO DEL OTA

En el circuito de la figura 70 es llamado OTA simétrico, en él podemos ver que los transistores T_9 y T_{10} forman una espejo de corriente de tal forma que la corriente i_b se ve reflejada en i_b . De manera similar los transistores T_3 y T_4 , constituyen otro espejo de corriente el cual refleja la corriente i_1 , en el i_1' . A su vez los transistores T_5 y T_6 , que configuran otro espejo de corriente, reflejarán i_1' en i_1'' . Así resulta que la corriente $i_1'' = i_1$.

Por otro lado, los transistores T_7 y T_8 actúan como un espejo de corriente que refleja la corriente i_2 en i_2' . Entonces podemos decir que la corriente de salida es igual a: $i_{out} = i_1 - i_2$, donde i_1 e i_2 son las corrientes de los FETs T_1 y T_2 , de tal forma que el análisis realizado para el caso del OTA más simple es aplicable a este OTA simétrico, por lo tanto, la corriente de salida será:

$$i_{out} = i_b \tanh \frac{k(v_{in1} - v_{in2})}{2} \quad \text{o} \quad i_{out} = G_m(v_{in1} - v_{in2}) \quad (99)$$

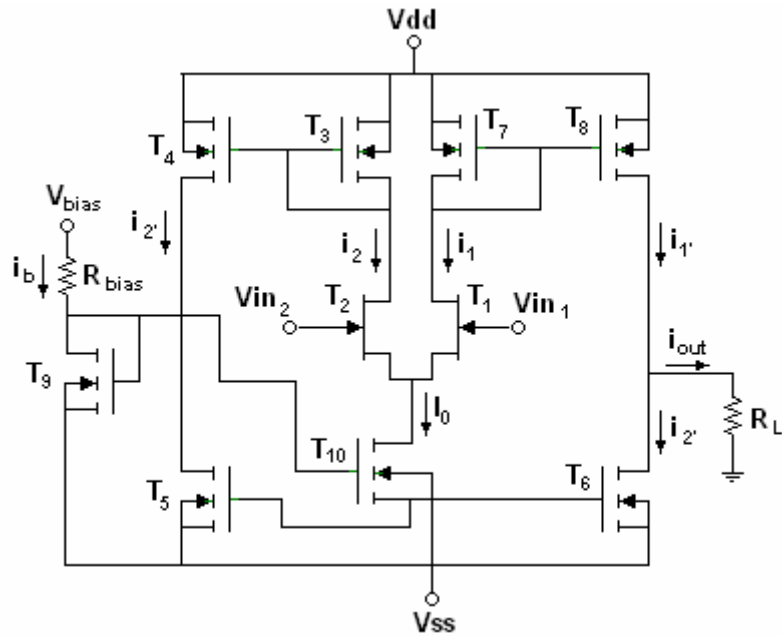


Figura 70. Amplificador operacional de transconductancia simétrico.

En vista de que la corriente de salida es función de la tangente hiperbólica de la diferencia de los voltajes de entrada, podemos considerar, dentro de un cierto intervalo de valores, la salida i_{out} como una función lineal. Implementamos el circuito OTA simétrico mostrado en la figura 70, con una corriente $i_{bias}=6.412$ mA. La respuesta de este circuito se presenta en la figura 71.

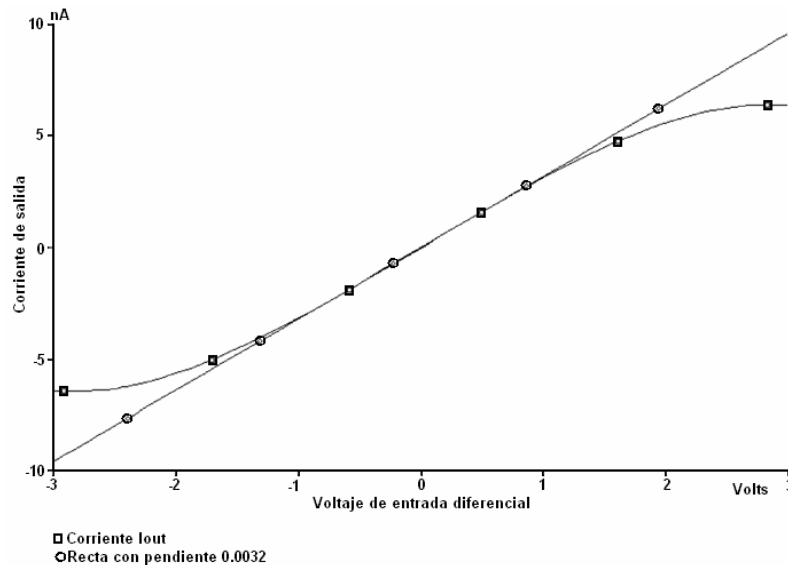


Figura 71. Corriente de salida del OTA simétrico.

En la gráfica podemos ver que la corriente de salida del OTA asemeja una tangente hiperbólica, la cual comparada con una recta de pendiente 0.0032 es casi lineal entre los valores de -1 y 1 Volts. Si recordamos que la transconductancia G_m es la pendiente de la $\tanh$ de la ecuación 1, podemos decir que para estas condiciones la transconductancia G_m es del orden de 3.2.

7.3. COMPARACIÓN ENTRE EL OTA PROPUESTO Y ALGUNOS OTAS COMERCIALES.

Es conveniente comparar el desempeño de nuestro OTA con el de algún circuito comercial. Para ello escogimos el amplificador operacional de transconductancia LM13600.

Para comparar la respuesta de ambos circuitos, en las entradas no inversoras se aplicará una señal de tipo rampa de amplitud que va de -5 a 5 V, con una frecuencia de 1 KHz, mientras que en las entradas inversoras la amplitud variará de 5 a -5 V. Con la misma frecuencia y fase. En ambos circuitos se fijará una corriente de bias de 4 mA, y los voltajes de polarización serán $V_{dd} = 10$ V y $V_{ss} = -10$. La carga será una resistencia de $100\ \Omega$. En la figura 72 se puede apreciar que el intervalo de linealidad en el OTA propuesto es mayor respecto del OTA comercial.

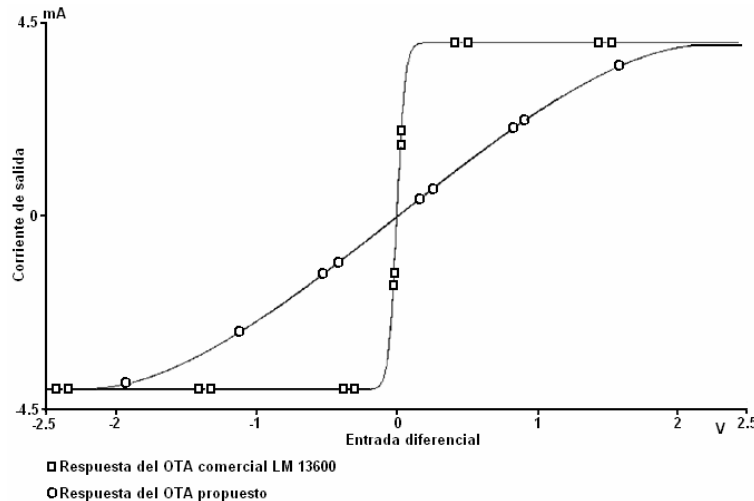


Figura 72. Comparación entre la respuesta del OTA comercial y el propuesto.

7.4. DISEÑO DE LA OPERACIÓN DE CONFLUENCIA

El modelo matemático de una neurona indica que la operación de confluencia, consta de tres etapas, una primera etapa de ponderación, otra etapa de agregación y por último una de umbral. En la figura 73 se pueden ver como esta conformada la operación de confluencia.



Figura 73. Diagrama de bloques de la operación de confluencia

7.5. ETAPA DE PONDERACIÓN

Como su nombre lo indica, en esta etapa la magnitud de cada una de las señales de entrada es ponderada con un valor determinado de tal forma que en la salida tenemos las mismas formas de las señales de entrada sólo que escaladas en su magnitud. Para implementar esta etapa de manera electrónica podemos hacer uso de varios amplificadores operacionales de transconductancia conectados en configuración de multiplicadores por una constante.

En la figura 74 se puede ver el diagrama esquemático de esta etapa.

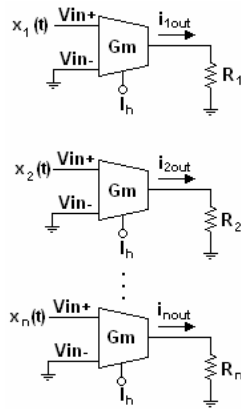


Figura 74. Diagrama esquemático de la etapa de ponderación.

La neurona que se propone solamente cuenta con dos entradas, una excitadora y otra inhibidora, por lo que únicamente se emplearán dos amplificadores de transconductancia.

7.6. ETAPA DE AGREGACIÓN

En el caso particular de la neurona que se presenta, esta etapa consta de dos operaciones, una de suma seguida de otra de integración, lo que produce la integración en el tiempo de la suma de las entradas, tanto excitadoras como inhibidoras.

Como se mencionó anteriormente sólo se están utilizando una entrada inhibitoria y una excitatoria, por lo que para implementar electrónicamente esta etapa se propone utilizar el circuito que se presenta en la figura 75.

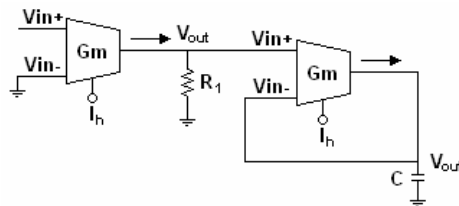


Figura 75. Etapa de agregación utilizando OTAs

7.7. ETAPA DE UMBRAL

La etapa de umbral, es la parte de la neurona en la que se establece a partir del cual valor la neurona responderá, o seguirá en reposo. En particular, para la neurona que estamos trabajando, esta etapa consiste en un valor de referencia proporcionado por una fuente de voltaje, que puede ser sustituida por un divisor de voltaje.

7.8. DISEÑO DE LA OPERACIÓN DE ACTIVACIÓN

Una de las características de la operación de activación es la de ser una función del tipo no lineal. En el caso de la nuestra neurona se ha optado por una función de activación tipo escalón. Aunado a esto, la respuesta de la neurona es retardada 1ms. La operación de activación está formada como se muestra en la figura 76.

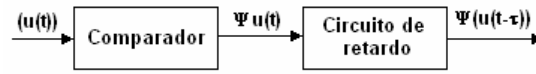


Figura 76. Diagrama de bloques de la operación de activación

7.9. MODELO COMPLETO DE LA NEURONA.

En la figura 77, se pueden apreciar las diferentes etapas de la neurona completa a nivel transistores que producen su comportamiento.

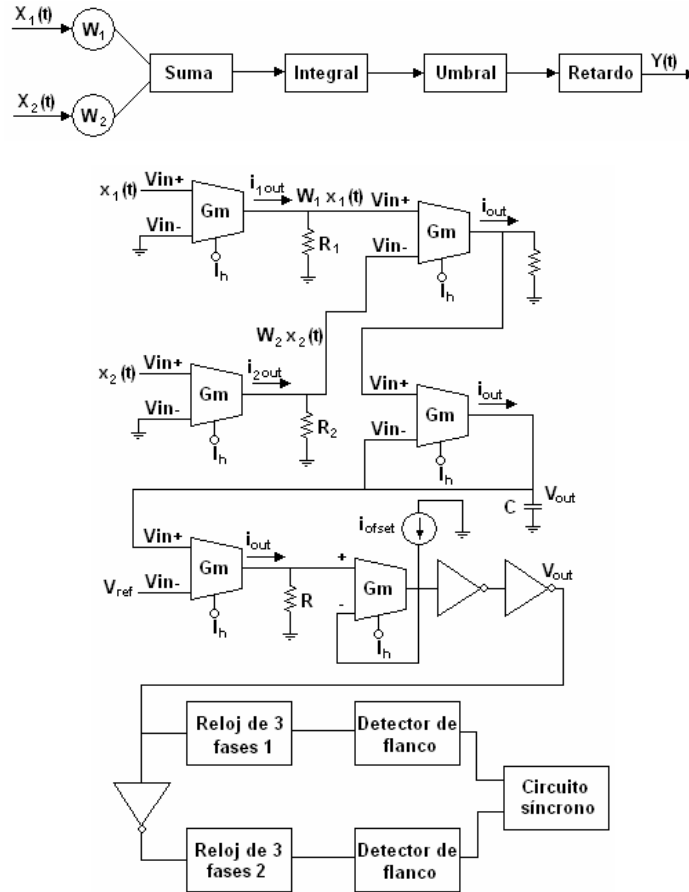


Figura 77. Diagramas de bloque de la neurona completa.

7.10. SEGUIDOR DE VOLTAJE

El circuito que se presenta a continuación es llamado seguidor de voltaje.

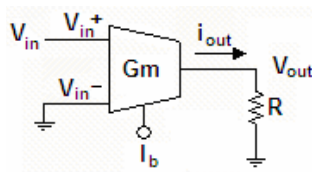


Figura 78. OTA configurado como seguidor de voltaje.

Se llama así porque tiene la característica de que el voltaje de la señal que se aplica en la terminal de entrada V_{in+} (no inversora) es el directamente proporcional al voltaje en la resistencia de salida.

7.11. SUMADOR

Aprovechando la característica de que los amplificadores operacionales de transconductancia proporcionan una corriente de salida proporcional al voltaje de entrada $i_{out} = G(v_{in+} - v_{in-})$, lo que se requiere para realizar la suma de dos o más señales, es conectarlas en un nodo, ya que la ley de conservación de la carga (ley de corrientes de kirchoff) dice que las corrientes que salen de un nodo serán iguales a la suma de las corrientes que entran a él.

Para realizar la resta de dos señales se puede utilizar la característica de los OTAs que la salida será una corriente proporcional a la diferencia de los voltajes en sus entradas.

7.12. INTEGRADOR

Un circuito para integrar una señal utilizando diseñado de transconductancia es el de la figura 79.

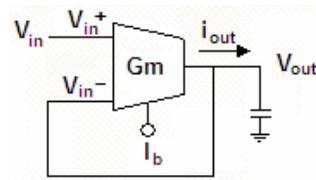


Figura 79. Integrador con realimentación negativa

En la figura 80 se muestra el comportamiento del v_{out} cuando el circuito se excita con una señal de tipo escalón.

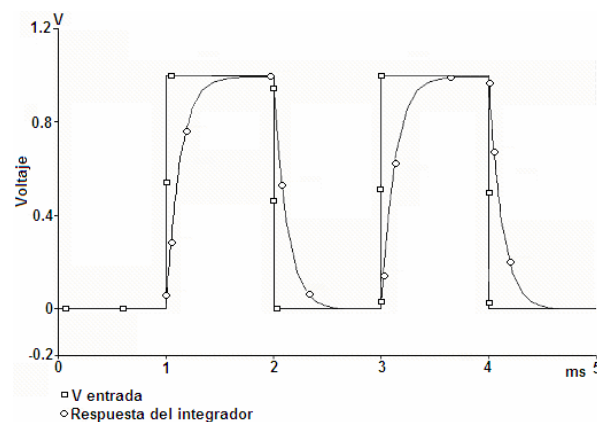


Figura 80. Respuesta del integrador a un tren de pulsos

7.13. CIRCUITO DE RETARDO

El objetivo de nuestro circuito es el retardar una señal binaria asíncrona, por lo que se propone aprovechar la característica de los circuitos monostables, que al presentarse un cambio de nivel bajo a alto generan un pulso de una duración constante τ . De esta forma, si nosotros contamos con dos grupos de N monostables conectados en serie con la misma constante de tiempo τ , y los

conectamos a la señal de entrada de tal suerte que el primer monostable de un grupo dispare cuando la señal conmuta de bajo a alto, mientras que en el otro grupo esto ocurra cuando la señal cambia de alto a bajo, lo que tendremos en la salida de los monostables serán dos pulsos desfasados un tiempo t igual al ancho del pulso de entrada.

Ahora bien, si conectamos a la salida de cada grupo de monostables un circuito detector de flancos de bajada, y posteriormente el circuito secuencial descrito en la sección anterior, estaremos en posibilidad de construir un pulso de duración t a partir de los pulsos provenientes de los monostables. De esta suerte, el resultado será un pulso de duración t , desfasado N veces τ respecto del pulso de entrada, lo que significa que hemos conseguido nuestro objetivo, esto es retardar el pulso inicial sin modificar sus características. En la figura 81 se muestra el diagrama esquemático de este circuito.

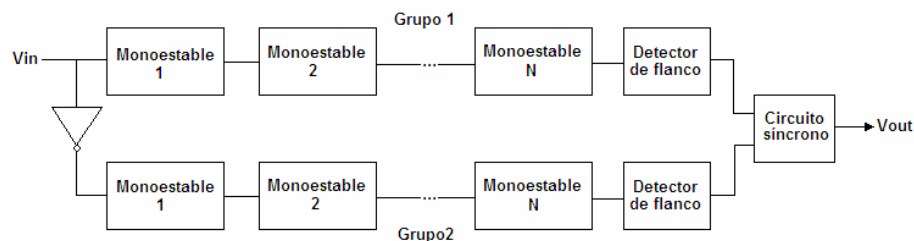


Figura 81. Diagrama de bloques del circuito de retardo utilizando N monostables.

En la figura 82 se muestra el diagrama del circuito de retardo completo, utilizando transistores.

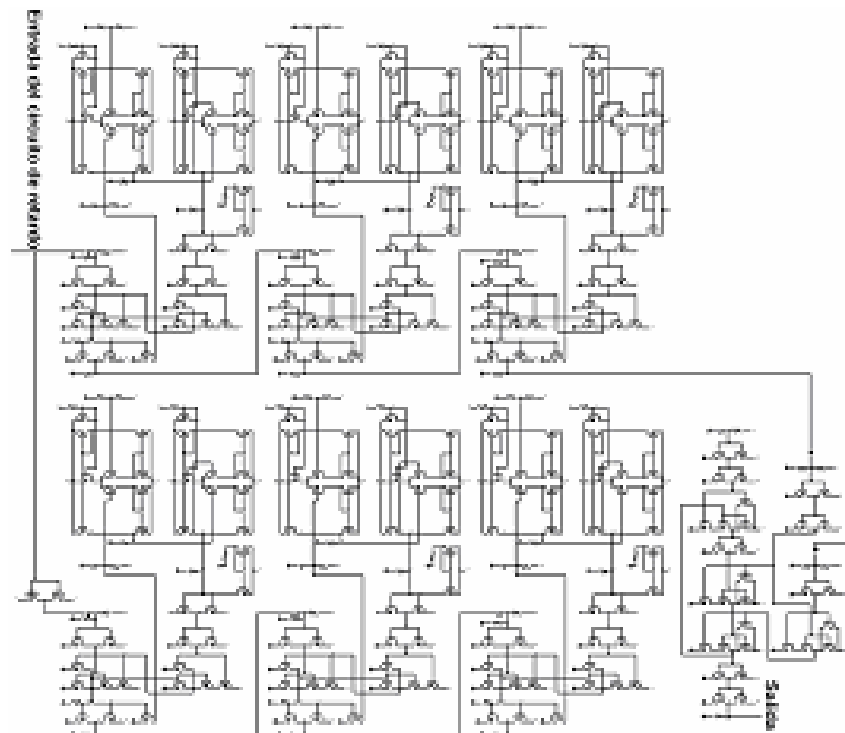


Figura 82. Circuito de retardo propuesto usando transistores

En la figura 83 se muestra el esquemático de la neurona completa.

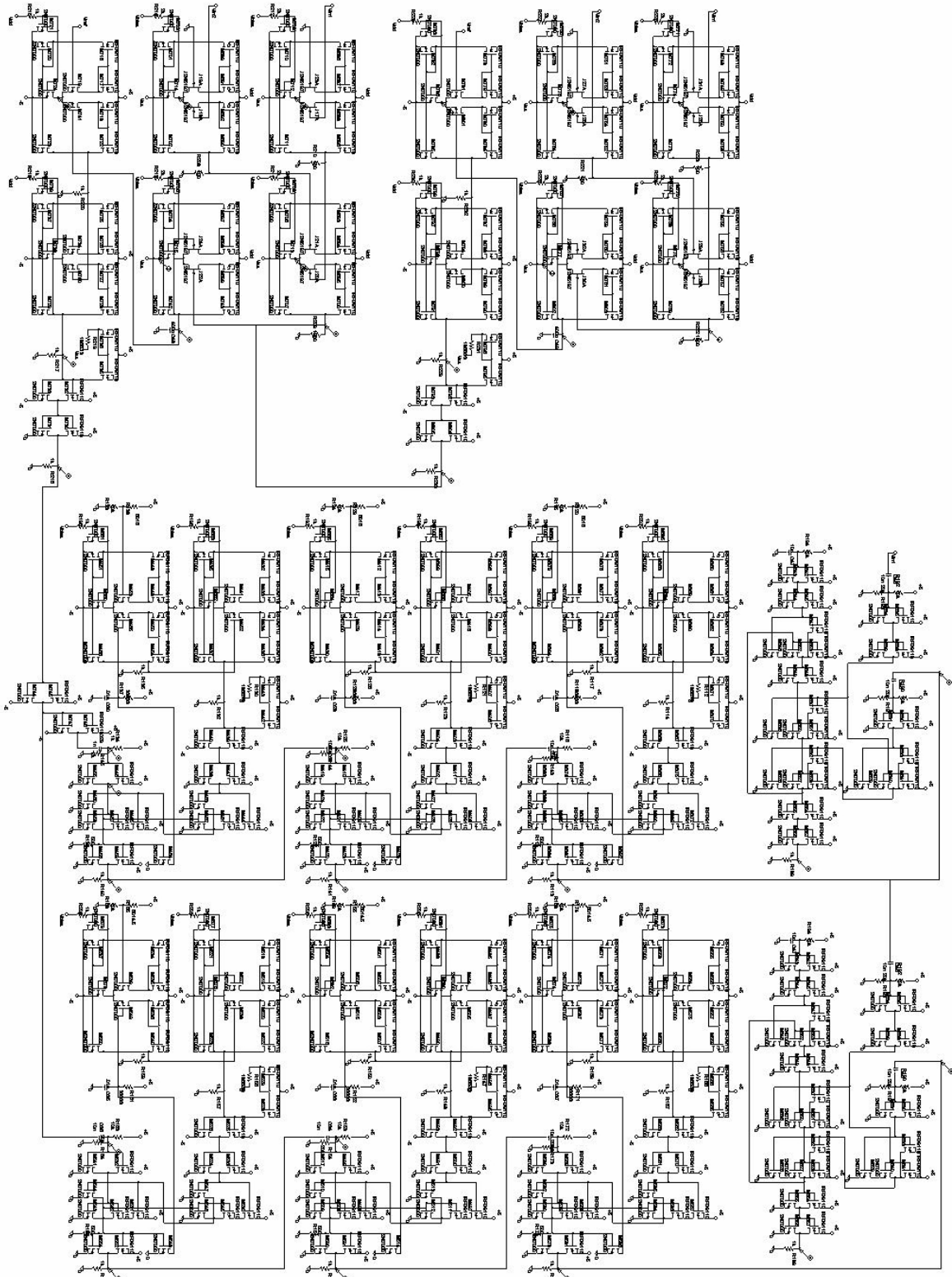


Figura 83. Esquemático de la neurona completa.

714. RESULTADOS

Una vez que se han revisado todas las partes que conforman la neurona, pasemos a revisar, en su conjunto, el comportamiento de la neurona propuesta. En la figura 84 se muestra un oscilograma en el que aparecen las dos entradas así como la respuesta de algunos circuitos que la conforman.

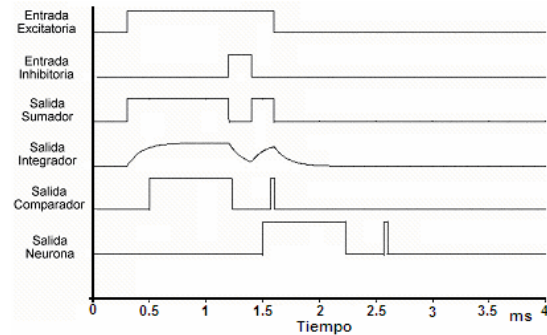


Figura 84. Respuesta de la neurona y algunas de sus partes.

En la figura 84 se puede apreciar que en la salida del sumador se obtiene la resta de las señales excitadoras menos las inhibitorias. Esta señal es integrada en el tiempo y luego al ser comparada con un nivel umbral produce dos pulsos cuadrados de la misma amplitud pero diferente duración. Posteriormente estos pulsos son retardados un milisegundo para producir la respuesta de la neurona. La neurona es capaz de retardar pulsos de prácticamente cualquier duración sin distorsionarlos. La única limitante del circuito radica en que la separación mínima entre dos flancos, de subida o de bajada, esté distanciados más allá de $1/3$ de milisegundo. En la figura 85 se muestra un oscilograma, en el que aparece la salida del comparador seguido de la respuesta de la neurona, la cual es un poco diferente. Esta diferencia se debe a que el primer circuito monostable de la parte que procesa el flanco de subida en la etapa de retardo, se encuentra en un nivel alto cuando se presenta otro flanco de subida. Por lo tanto, el resultado es que ese monostable simplemente ignora esa entrada, dando como resultado que este nuevo pulso pase desapercibido por la respuesta neuronal.

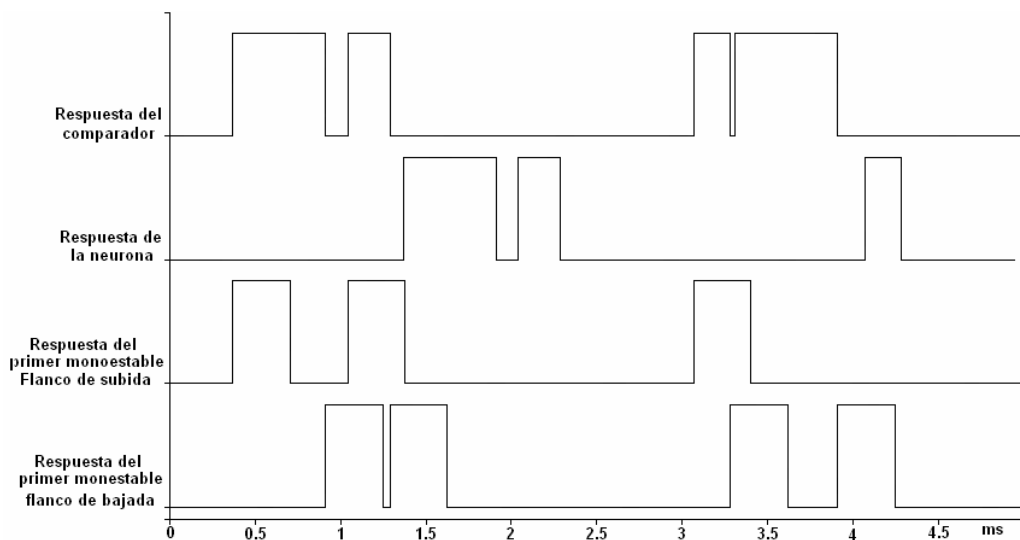


Figura 85. Respuesta de la neurona cuando se presentan en la salida del comparador dos flancos de subida en un intervalo menor a $1/3$ de milisegundo.

Otra situación que puede llegar a ocurrir es cuando en la salida del comparador se presentan dos flancos de bajada en un intervalo menor a $1/3$ de milisegundo. Esta situación se ilustra en la figura 86. Aquí podemos ver que al presentarse dos flancos de bajada en un intervalo menor a $1/3$ de milisegundo, el resultado es que la respuesta de la neurona permanecerá en un nivel alto hasta que se presente otro pulso y se detecte otro flanco de bajada.

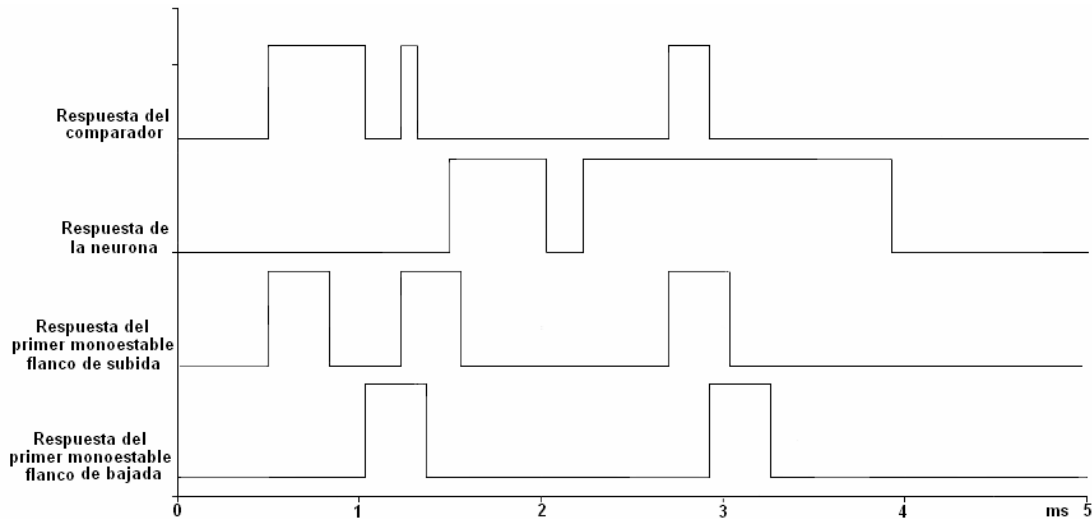


Figura 86. Respuesta de la neurona cuando se presentan en la salida del comparador dos flancos de bajada en un intervalo menor a $1/3$ de milisegundo

Otro factor que se debe tomar en cuenta al revisar el comportamiento de nuestra neurona es la temperatura. Ello se debe a que al cambiar la temperatura del circuito, dentro de cierto rango de valores, las respuestas que se obtienen pueden variar un ligeramente. En las figuras 87, 88, y 89 se muestra una secuencia de cómo se comporta el mismo circuito con las mismas entrada a temperaturas de 1°C , 35°C y 60°C .

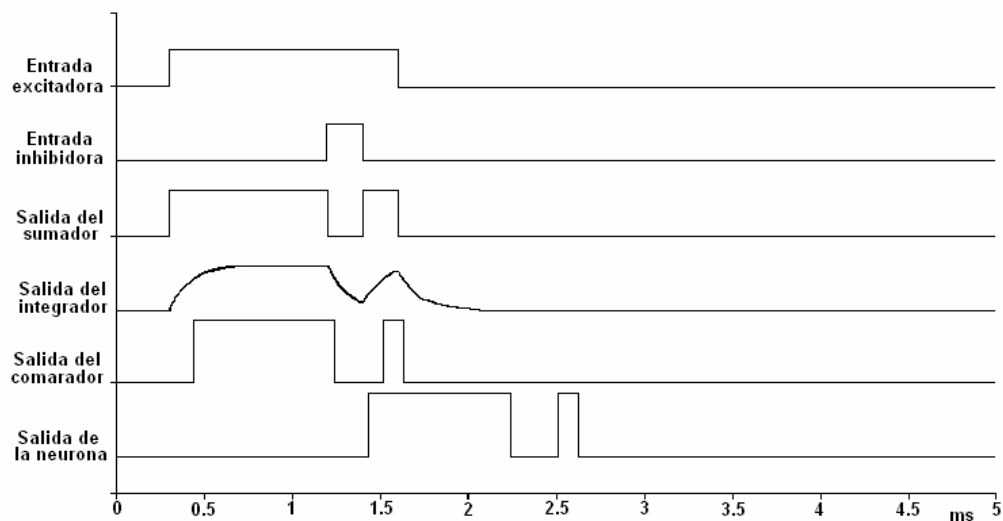


Figura 87. Respuesta de la neurona y algunos otros componentes a temperatura de 1°C .

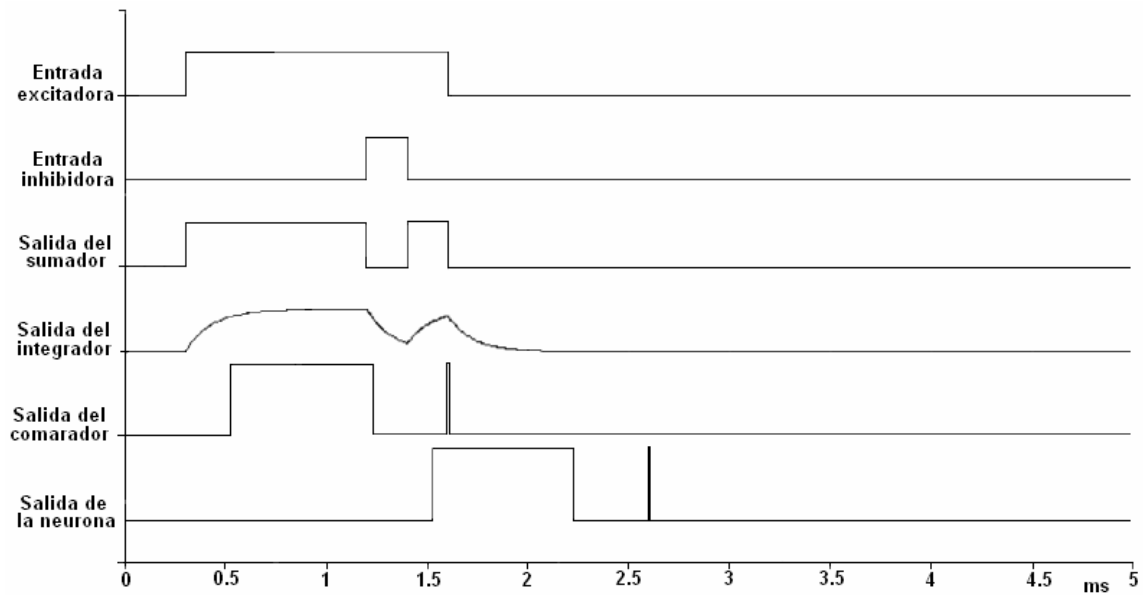


Figura 88. Respuesta de la neurona y algunos otros componentes a temperatura de 35° C.

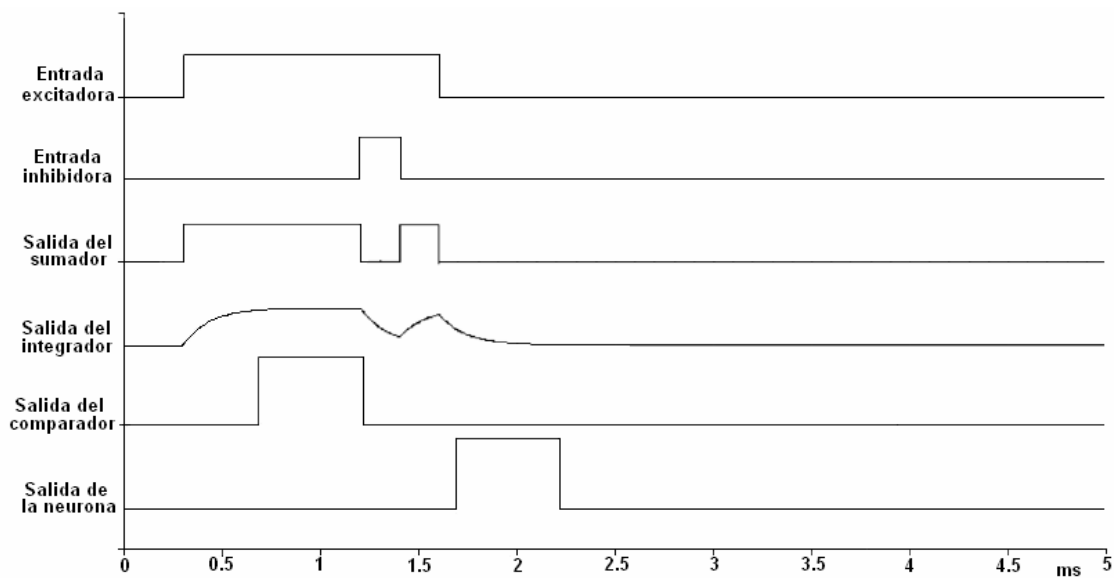


Figura 89. Respuesta de la neurona y algunos otros componentes a temperatura de 60° C.

En las figuras se puede observar que el la temperatura principalmente afecta la etapa de integración, ya que ante las mismas entradas al se obtienen salidas distintas que al ser comparadas con un nivel de umbral fijo de 0.4 V produce una salida que se aprecia diferente en cada una de estas salidas. Otra característica que se puede destacar de esta secuencia de figuras, es que el intervalo de retardo entre la respuesta del comparador y la salida de la neurona, aparentemente no se ve afectado por efectos de temperatura.

En la figura 90 se muestra el ciclo de histéresis generado como efecto de la memoria a corto plazo de la neurona para las señales de la gráfica 87.

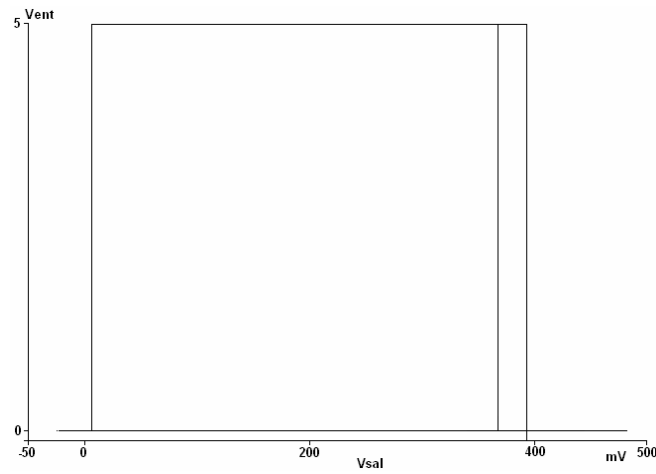


Figura 90. Ciclo de histéresis para las señales de la figura 18.

En la gráfica de la figura 91 se presenta el espacio fase del integrador para las señales de las figuras anteriores.

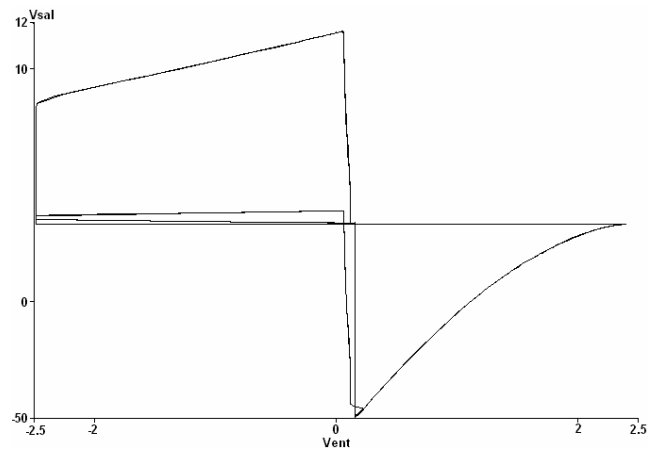


Figura 91. Espacio fase del integrador.

En la figura 92 se presenta otro efecto de memoria a corto plazo de la neurona.

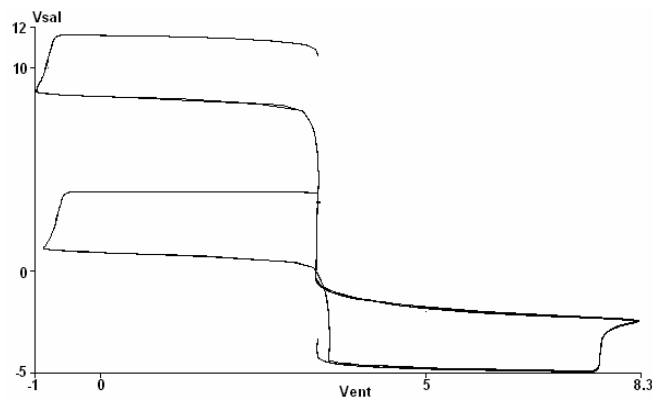


Figura 92. Efecto de memoria a corto plazo

8. PROCESADOR NEURONAL CON FUNCION ZONA MUERTA Y RETARDO

La descripción de un procesador analógico neuronal nos proporciona una gran gama de comportamientos dinámicos cuando se presentan funciones de activación zona muerta y retardos como elementos de su estructura. Este procesador neuronal muestra las características generalizadas de un modelo de neurona inspirado biológicamente. En el estudio de procesadores neuronales tales como el integrador con fugas, el integrador y disparo y el de conmutación la función de activación juega un papel muy importante para el tipo de respuesta deseada. Por ejemplo, no tiene caso generar una función de activación suave (sigmoide, base - radial, etc.) en un procesador con las características del integrador y disparo o el procesador de conmutación, debido a que sus respuestas en la mayoría de los casos son instantáneas. En particular el procesador neuronal se diseña con una función de activación escalón zona muerta e implantando un elemento de retardo para crear fenómenos que involucren memoria. Esto es interesante ya que se ha mostrado en trabajos anteriores que una neurona aislada analógica con diversas funciones de activación y retardos axónicos tiene comportamientos de memoria, aún sin la presencia de retardos.

En este trabajo se muestra el comportamiento dinámico de un procesador analógico neuronal, integrador con fugas con función de activación escalón zona muerta. El procesador presenta respuestas relacionadas con fenómenos de histéresis, debido a retardos axónicos en la transmisión. Esto a su vez produce características de memoria a corto plazo en el procesador neuronal debido a que el tiempo del estímulo de entrada con respecto al de salida no son los mismos, es decir hay un corrimiento en el tiempo (defasamiento) entre entrada y salida provocado por retardos en el procesador. Los modelos neuronales que hemos venido estudiando proporcionan una descripción de la relación entrada-salida, como el que se presenta en este trabajo y caracterizando su respuesta por medio del elemento de retardo.

El comportamiento dinámico es presentado para una señal de entrada periódica o estímulos externos: una señal senoide. Se analizan las variaciones en las respuestas obtenidas dadas por los retardos. Para llevar a cabo este trabajo fue necesario construir el modelo integrador con fugas y haber implantado la función de activación escalón zona muerta, además de construir un circuito de retardo.

Los resultados aquí mostrados nos permiten conocer a los procesadores analógicos neuronales con precisión, en particular al integrador con fugas y función de activación zona muerta. La caracterización del procesador neuronal a través de diferentes retardos permite modular los efectos de memoria al representar su plano fase.

8.1. PROCESADOR NEURONAL E INTEGRADOR CON FUGAS

De acuerdo a la representación del modelo generalizado de una neurona artificial [5], se describe el modelo de neurona integrador con fugas. Este modelo de neurona generalmente lo podemos describir como un sistema de múltiples entradas que mapea un espacio de $\mathcal{R}^n$ a una salida en $\mathcal{R}$, a través de una función no lineal. En la figura 93 se muestra el procesador neuronal, con el proceso de mapeo entrada-salida. Las operaciones de los elementos internos del procesador neuronal se presentarán más adelante.

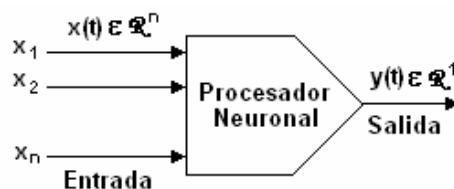


Figura 93. Procesador Neuronal.

El modelo integrador con fugas es ampliamente utilizado en las redes neuronales artificiales, debido a su posible interpretación fisiológica, simulación y a su implantación electrónica como herramienta de estudio. Las expresiones del modelo integrador con fugas para un procesador neuronal toman en cuenta a los elementos internos del procesador neuronal, sumador, integrador, función de activación y retardo.

$$\tau_i \frac{dm_i}{dt} = -m_i + S_i + I_i + m_0 \quad (100)$$

o bien, cuando se integra directamente se obtiene la expresión en forma de solución,

$$m(t) = m_0 + S - S e^{-t/\tau} . \quad (101)$$

Para condiciones iniciales de las entradas internas I_i nulas, y al potencial de reposo como $m(t_0) = m_0$, y donde S es la suma ponderada de las entradas, $m(t)$ es el potencial de acción, τ la constante de integración. Después de la integración, la expresión 101 se encuentra seguida de la función de activación Ψ para obtener la salida, que se expresa como:

$$y(t) = \psi(m(t)) \quad (102)$$

Como la respuesta de la neurona $y(t)$ se retarda en el tiempo, entonces la salida se obtiene un tiempo $t + t_0$ después, es decir:

$$y(t + t_0) = \psi(m(t)) \quad (103)$$

Estas expresiones contemplan el proceso neuronal como la suma ponderada de la entrada, integrada, seguida de la función de activación y retardada. La expresión 103 proporciona los efectos de memoria, al manipular el retardo.

8.2. DIAGRAMA GENERAL DEL PROCESADOR NEURONAL

Para entender mejor al procesador neuronal es necesario construir un diagrama a bloques que muestre sus elementos internos, con las operaciones correspondientes al modelo generalizado de neurona artificial. Así el modelo de neurona está constituido por cuatro bloques fundamentales que realizan las funciones centrales del proceso neuronal y permiten analizar su comportamiento dinámico. Estas funciones son: suma, integración, activación y retardo. Aunque en realidad se presentan como tres etapas dada la operación de agregación como lo muestra la figura 94. El retardo puede considerarse también parte de la activación, aunque en este caso se prefiere presentar un bloque específico para esta etapa, dada su importancia en el procesador neuronal al incrementar su magnitud.

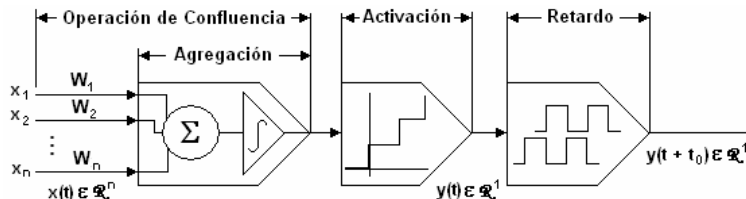


Figura 94. Diagrama del Procesador Neuronal con retardo.

En el diagrama anterior, se muestran los diversos elementos del procesador neuronal con función de activación Escalón Zona Muerta (EZM) y retardo. Este diagrama contiene los elementos del modelo generalizado de una neurona artificial, con su operación de confluencia (sináptica y

agregación) también llamada operación somática, su operación de activación y además el elemento de retardo. Se puede observar también que en el diagrama la parte de agregación tiene dos elementos, sumador e integrador, que facilita el diseño del modelo.

Para facilitar la presentación de la implantación electrónica del procesador neuronal, se divide en etapas tomando como base el diagrama de la figura 94.

8.3. CONFLUENCIA Y AGREGACION

El circuito esquemático para la etapa de confluencia consiste de dos elementos, el sumador de las entradas excitadoras e inhibitoras ponderadas y el elemento integrador. El circuito sumador consiste a su vez de un par de amplificadores operacionales (AO), uno para las entradas excitadoras y otro para las entradas inhibitoras en configuración seguidor de señal. Las ponderaciones de las entradas se llevan a cabo mediante resistencias variables (potenciómetros) conectadas a la entrada de cada AO. Esta configuración del circuito para la operación sináptica permite ponderar las entradas por separado. Las entradas excitadoras e inhibitoras ponderadas se suman en un tercer AO en configuración de sumador.

La segunda parte del circuito se refiere a un AO en configuración de integrador, que realiza el papel de integrar la suma ponderada de las entradas. Esta etapa integradora tiene una constante de tiempo τ fija, dada por el circuito RC. De acuerdo a la siguiente expresión se obtiene el potencial de integración,

$$V_{\text{intg}} = -\frac{1}{RC} \int V_{\text{Sum}} dt + C_1, \quad (104)$$

con C_1 igual a una constante de integración, y V_{Sum} la suma ponderada de las entradas. En la figura 3.3.3.

8.4. GENERACION DE LA FUNCION DE ACTIVACION ESCALON ZONA MUERTA (EZM)

La segunda etapa de la figura 94 muestra la operación de activación, la cual se lleva a cabo mediante una función no lineal. La función de activación escalón con zona muerta es una función lineal a trazos también llamada doble comparador. Esta función determina la forma de la respuesta conforme a los valores de umbral. Para esta función de activación se describirá su modelo matemático y su implantación electrónica por medio de amplificadores operacionales.

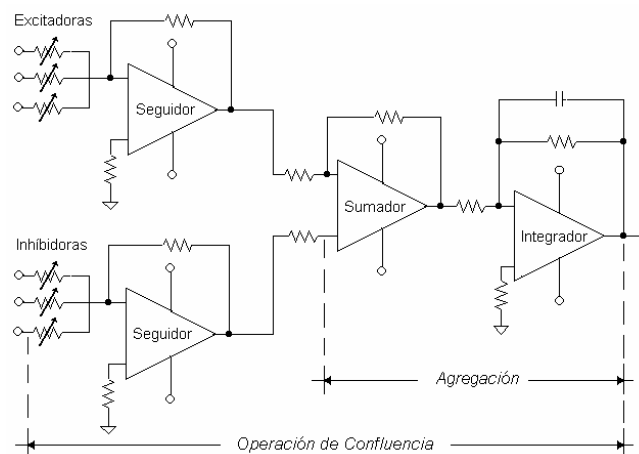


Figura 95. Circuito Sumador e Integrador.

En la zona muerta de la función de activación EZM, como su nombre lo indica, no existe respuesta alguna del procesador neuronal o permanece constante en un cierto nivel el cual puede ser un potencial de reposo o un primer umbral de activación de la neurona. La respuesta del procesador neuronal tendrá dos activaciones a partir de los niveles de umbral fijos de manera instantánea y el tamaño de la zona muerta estará determinado por la separación que hay entre estos dos umbrales. La activación de la respuesta del procesador neuronal es muy parecida a la del modelo de neurona McCulloch y Pitts pero ahora con dos umbrales, Fig. 96. Un aspecto importante que se debe mencionar es que cuando esa separación entre umbrales sea nula entonces la zona muerta desaparecerá, por consecuencia esta función se convertirá en el simple escalón o una función de activación todo o nada.

El modelo matemático que describe a la función de activación mostrada en la figura 96, está dado de la siguiente manera.

$$\Psi(m(t), \theta_1, \theta_2) = \begin{cases} 0 & \text{si } m(t) < \theta_1 \\ C & \text{si } \theta_1 < m(t) < \theta_2 \\ 1 & \text{si } m(t) \geq \theta_2 \end{cases}, \quad (105)$$

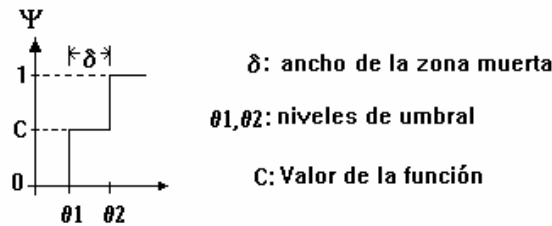


Figura 96. Función de activación escalón zona muerta.

donde $m(t)$ es el potencial de la neurona y C es el valor que toma la función Ψ cuando excede el primer nivel de umbral. Esta función puede verse también como un doble detector de umbral el cual se puede analizar por medio de un doble comparador de umbral, de esta manera es como se realiza la implantación electrónica del escalón zona muerta junto con otras etapas que se describirán a detalle en el circuito electrónico para tomar el máximo de dos señales comparadas.

Para el modelo electrónico se emplean dos comparadores que responden cuando el nivel de potencial integración exceda los niveles de referencia fijos que fungirán como los niveles de umbral θ_1 y θ_2 . Luego como se tienen dos señales cada una de un comparador, o sea V_{c1} y V_{c2} , éstas se superponen y se toma siempre la mayor de las dos señales; con esto se obtendrá una sola señal de salida a través de algunas etapas en el circuito las cuales se muestran en el diagrama esquemático de la figura 97. Para encontrar la señal de salida se realizarán algunas operaciones elementales, tales como suma, resta, valor absoluto y división; que son las operaciones para encontrar el valor máximo de dos señales.

La operación que realiza el circuito para encontrar el máximo de las dos señales obtenidas de los comparadores, puede expresarse como:

$$V_{comp} = \frac{|V_{c1} - V_{c2}| + |V_{c1} + V_{c2}|}{2}, \quad (106)$$

donde V_{comp} es la salida de la función de activación EZM. Así las dos señales comparadas se suman en un AO y se restan en otro AO, después a la diferencia se le aplica un circuito valor absoluto formado por dos AO y diodos. Luego se vuelven a sumar, con un divisor a la salida del circuito valor absoluta para encontrar el máximo de las dos señales. Esta señal forma la salida del procesador sin retardo. En el circuito se puede observar, que los niveles de referencia de los

umbrales de activación para regular el ancho de la zona muerta, se pueden manipular mediante resistencias variables.

Se emplean dos AO en configuración seguidor de señal para acondicionar las señales V_{c1} y V_{c2} de los comparadores.

8.5 CIRCUITO DE RETARDO AXONICO

Este circuito tiene la capacidad de retrasar en el tiempo la salida V_{comp} de la función escalón zona muerta. El circuito consiste de dos circuitos integrados temporizadores configurados como monoestables, tres compuertas lógicas, y un amplificador operacional para conformar la señal de salida retrasada.

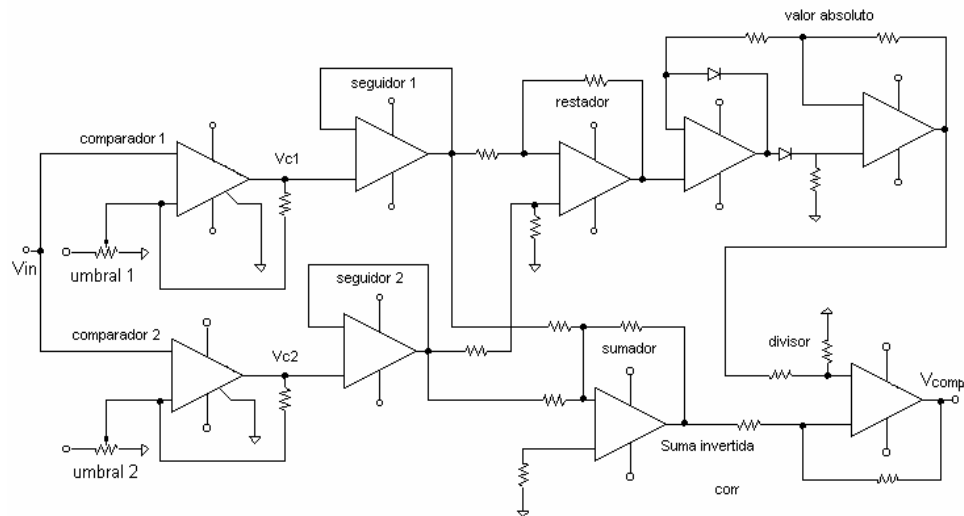


Figura 97. Diagrama esquemático de la función de activación escalón con zona muerta (EZM).

La variación en el retardo se lleva a cabo mediante el circuito RC a la entrada de cada oscilador monoestable, produciendo así cambios en el tamaño del retardo. Los circuitos empleados para la etapa de retardo son alimentados con +5[V], es decir para los monoestables y las compuertas. Sin embargo el AO es alimentado con +15[V] y -15[V], en este AO se emplea un potenciómetro para regular el nivel del voltaje de salida y un diodo para rectificar la misma señal. El diseño para esta etapa de retardo axónico se muestra en la figura 98.

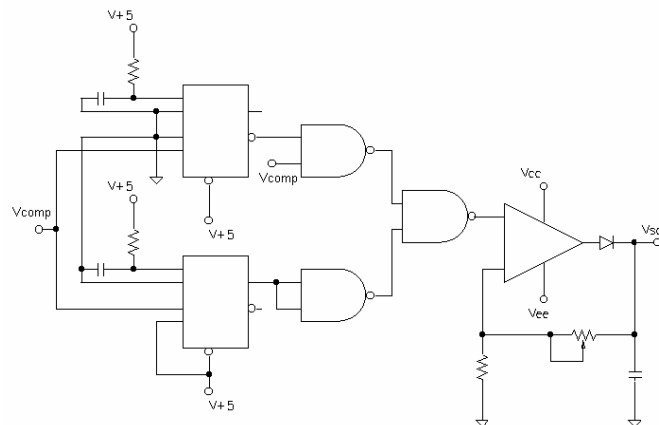


Figura 98. Circuito esquemático para la etapa de retardo.

8.6. PROCEDIMIENTO DE ANALISIS

Al procesador neuronal con función de activación EZM y retardo, se le presenta una señal cuadrada periódica de entrada de 1 [KHz] y amplitud 1.2 [V], para el estudio cualitativo del comportamiento dinámico. Esta señal de entrada será ponderada y sumada con un potencial fijo de reposo de la neurona igual a -0.05 [V], después se integra con una constante de tiempo $\tau = 0.5$, se le aplica la función de activación EZM al potencial de integración, y por último se aplica un retardo en el tiempo para obtener la salida. Se presenta la dinámica del procesador para cuando el retardo es nulo, o sea la entrada, el potencial de integración, las señales de los comparadores que responden a 0.4 [V] y 0.6 [V] correspondientes a los umbrales θ_1 y θ_2 de la función de activación EZM de la figura 3.3.4, y por supuesto también se presenta la salida. Así mismo se presenta una gráfica en donde la presencia de un retardo axónico hace que la respuesta del procesador se retrarde con respecto a la entrada externa. Después se varía el retardo axónico entre 0 y 1 en intervalos de 0.1, y se lleva a cabo la graficación de la representación plano-fase para cada caso, luego se hace un análisis de los resultados expuestos.

8.7. RESULTADOS

Los resultados de la dinámica del procesador se presentan de acuerdo al procedimiento descrito anteriormente. Se presenta una entrada externa de 1.2 [V] y 1 [KHz] al procesador neuronal y se integra para obtener el potencial de integración, con una constante de tiempo $\tau = 0.5$, figura 99.

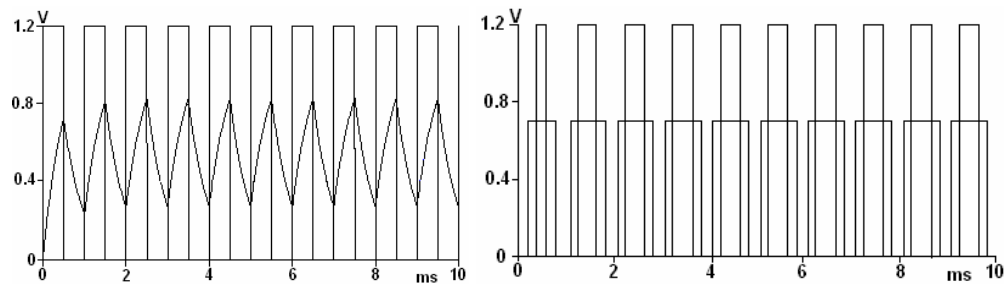


Figura 99. Entrada en verde, Potencial de Integración en azul (izquierda), y doble comparación para la función de activación EZM (derecha).

La gráfica de la derecha de la figura 99 representa las respuestas de los comparadores V_{C1} y V_{C2} del circuito presentado en la figura 98, los niveles de referencia de los comparadores fijan los valores de umbral θ_1 y θ_2 respectivamente de la función de activación EZM. Es decir, cuando el potencial de integración es igual o excede el valor de $\theta_1 = 0.4$ V el comparador 1 responde con una amplitud de 0.7 V y cuando el potencial de integración es igual o excede el valor de $\theta_2 = 0.6$ V el comparador 2 responde con una amplitud de 1.2 V. Para obtener la salida de la etapa de activación, se combinan estas dos señales de manera que se obtenga el máximo de ambas señales, como lo muestra la figura 100.

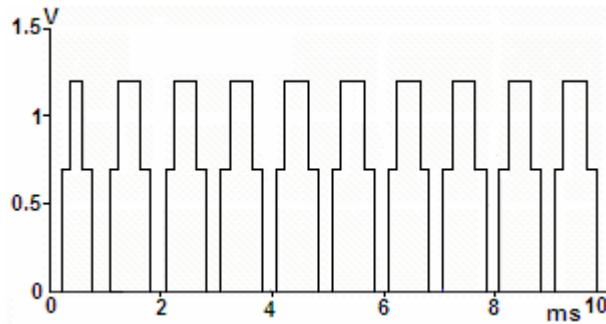


Figura 100. Salida del procesador con EZM y sin retardo.

Hay un tiempo muerto t_D que es cuando la salida del procesador neuronal permanece en un valor constante C , esto sucede mientras el potencial de integración no alcance el segundo nivel de umbral. Este tiempo t_D es el tiempo de duración de la zona muerta para la función de activación, es decir que la duración y el tamaño de la zona muerta dependen de los niveles de umbral.

Con la presencia de un retardo axónico, la respuesta del procesador neuronal aparece retrasada respecto a la señal de entrada, para ejemplificar se toma un retardo $t_0 = 0.5$ unidades de tiempo, ver figura 3.3.9. Si se considera la relación potencial-salida para el procesador, bajo condiciones de estado estacionario y retardo igual a 0.5, se presentará un fenómeno de histéresis, esto se puede observar en la figura 3.3.10 cuando $t_0 = 0.5$. Así, la influencia del retardo en el procesador neuronal con función de activación EZM muestra fenómenos de histéresis, caracterizados por su potencial de integración y salida, los cuales pueden cambiar de forma mediante el tamaño del retardo.

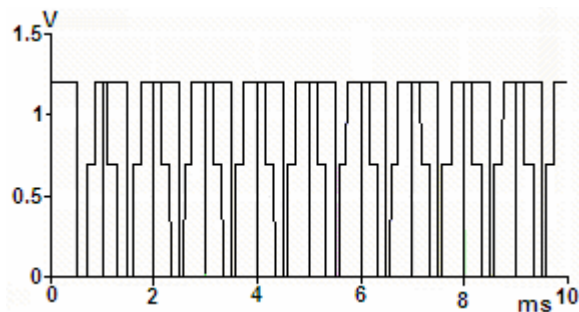


Figura 101. Entrada (verde) y Salida (azul) del procesador neuronal con un retardo axónico de 0.5.

El retardo observado entre la señal de entrada externa y su respuesta consiste principalmente de dos partes, una el retardo provocado por la operación de confluencia al ponderar y sumar las entradas y la otra parte consiste del retardo axónico. El retardo de la operación de confluencia depende, tanto de los parámetros neuronales, como de los parámetros de la entrada. Por otro lado, el retardo axónico es un parámetro libre con el cual se puede controlar la forma de los ciclos de histéresis generados por su potencial de integración y su salida.

Ahora se presenta la secuencia de la representación plano-fase del procesador cuando se incrementa el retardo axónico desde 0 hasta 1 en intervalos de 0.1.

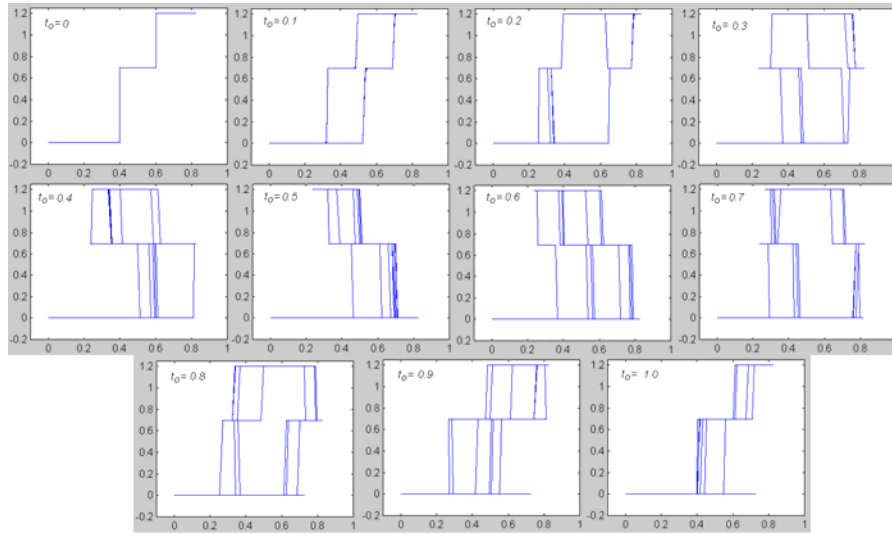


Figura 102. Secuencia del plano-fase variando el retardo en el procesador.

En esta secuencia de la representación plano-fase para cada valor de retardo, se aprecia un ciclo de histéresis que se va modulando conforme aumenta el retardo. Se puede observar que el ciclo de histéresis va cambiando de forma y dirección, además va delimitando dos regiones, una por arriba de la zona muerta y otra por debajo de ésta. El fenómeno de histéresis que se observa en el procesador neuronal depende del ancho de la respuesta y del tamaño de la zona muerta, este último parámetro depende directamente de los niveles de umbral de los comparadores. Lo cual indica que la forma de los ciclos de histéresis también puede ser manipulada mediante los niveles de umbral.

Otro resultado importante del procesador neuronal durante su análisis cualitativo, es que la forma de los ciclos de histéresis también puede ser afectada por la constante de tiempo τ en el integrador, como puede apreciarse en la figura 103 cuando se varía el valor de τ . Esto se presenta para las siguientes condiciones del procesador neuronal: un valor de retardo t_0 constante e igual a 0.5, las mismas características para la señal cuadrada periódica de entrada 1 [KHz] de frecuencia y 1.2 V de amplitud, y para valores de umbral fijos en $\theta_1 = 0.4$ y $\theta_2 = 0.6$.

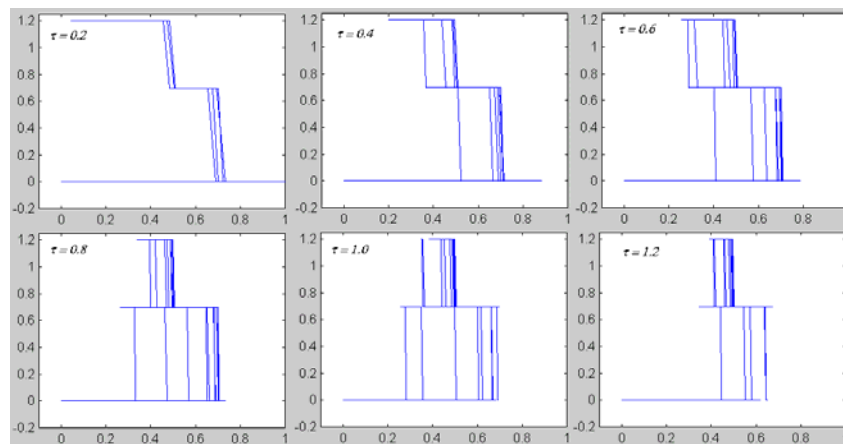


Figura 103. Secuencia del plano-fase variando la constante de tiempo τ en el integrador.

La secuencia del plano-fase con valores de τ iguales a 0.2, 0.4, 0.6, 0.8, 1.0 y 1.2, de la figura 103, presentan cambios en el ancho y forma del ciclo de histéresis para cada caso, aunque no de

dirección debido a que el retardo permanece en un valor constante, y la señal de salida no cambia de fase con respecto a la entrada. Se puede observar que al cambiar la constante de tiempo τ en la etapa de integración, produce un cambio en el tamaño de la zona muerta de la función de activación. Por ejemplo cuando τ es pequeña, $\tau = 0.2$, el potencial de integración tarda menos en llegar al segundo umbral θ_2 del EZM, esto produce que la zona muerta sea más pequeña, figura 104.

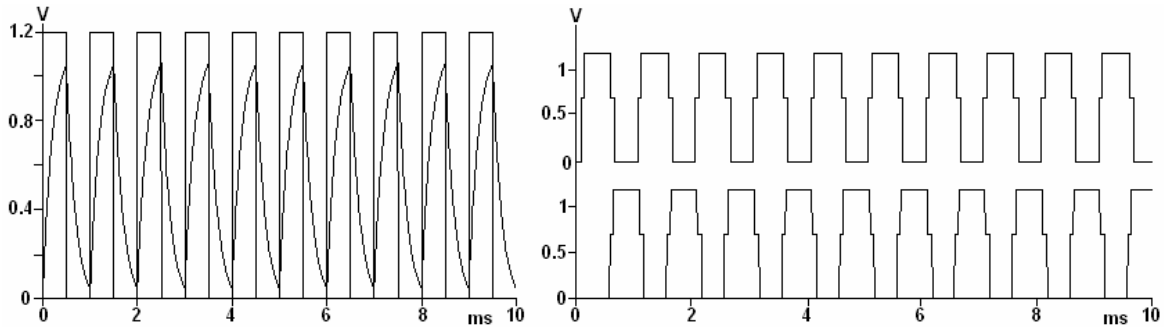


Figura 104. Comportamiento dinámico del procesador neuronal cuando $\tau = 0.2$.

Por otro lado cuando τ es grande, $\tau = 1.2$, el potencial de integración alcanza los niveles de umbral de la función de activación EZM en mayor tiempo, haciendo que la zona muerta sea mayor. Así cuando la entrada desaparece el potencial decrece exponencialmente sin pasar por debajo del primer umbral, dado que el potencial se recupera antes, ante el siguiente ciclo de entrada. Bajo estas circunstancias el procesador neuronal, después de la respuesta transitoria, mantendrá al potencial de integración por encima de $\theta_1 = 0.4$, y a su salida por encima del nivel de respuesta del primer comparador $V_{C1} = 0.7$ V, como puede apreciarse en la figura 105.

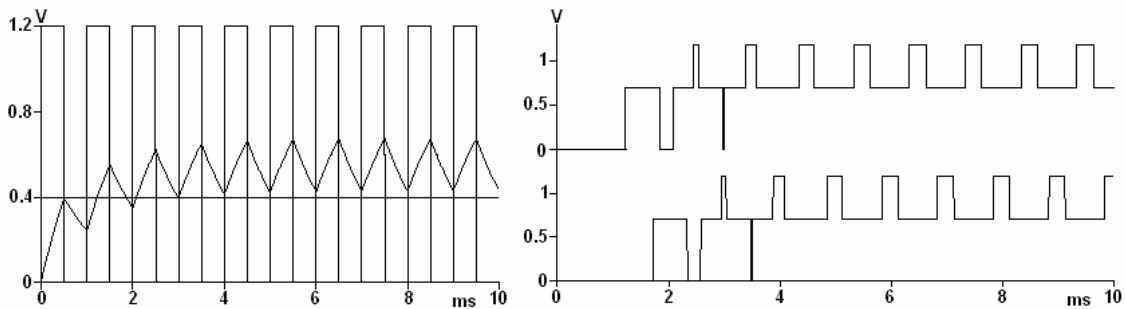


Figura 105. Comportamiento dinámico del procesador neuronal cuando $\tau = 1.2$

9. MODELO ELECTRÓNICO DE UNA NEURONA CON CARACTERÍSTICAS BIOLÓGICAS

El modelo de neurona consiste en los siguientes subsistemas: Un sumador de señales, la sinapsis F/V que actúa como la parte que convierte la secuencia de espigas en un potencial de acción. Estas partes conforman la sinapsis de entrada. Un proceso de integración en el soma. Una función de conversión de voltaje a frecuencia en el axón y un umbral de frecuencia del tipo ventana sintonizable por medio de potenciales internos o por medio de otras sinapsis, un generador de espigas y un selector de sinapsis. Estos últimos elementos conforman la sinapsis de salida de la neurona. El diagrama de la figura 106 nos muestra el modelo.

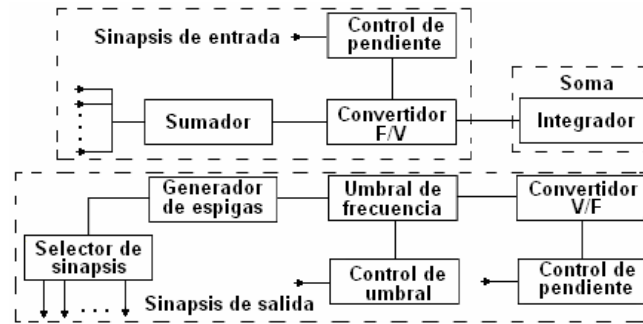


Figura 106. Diagrama de bloques del modelo de neurona

La señal de entrada tiene la posibilidad de interconectarse a n posibles sinapsis de salida de neuronas, e inclusive auto excitación o auto inhibición. Para este elemento de suma no existen pesos diferentes a la unidad, lo único que realiza el sumador es la suma algebraica de las ráfagas de pulsos de entrada. Es importante darse cuenta, como lo muestra la gráfica de la figura 107 que esta suma modifica la forma de la señal de entrada al convertidor F/V.

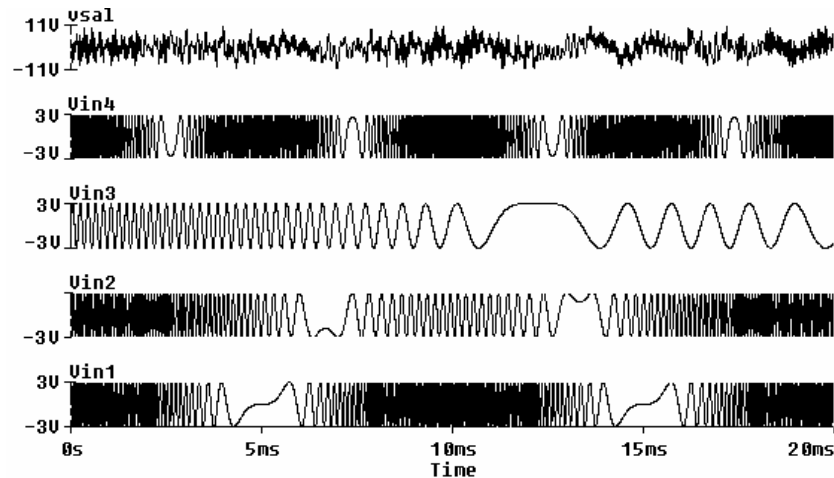


Figura 107. Modificación de las señales de entrada por la suma.

9.1. EL MODELO DE NEURONA

Sumadas algebraicamente todas las entradas a las sinapsis provenientes de otras o la misma neurona, pasamos a la etapa de convertir la frecuencia de la señal resultante a un potencial de acción que pueda ser integrado en el tiempo. La forma de conversión está dada por la ecuación: $V = K\omega$, donde $K = V/Hz$. La pendiente de esta conversión está dada por la K que podemos controlar con un potencial externo. Tenemos que: $RI = K\omega$ y de aquí:

$$I = \frac{K}{R} \omega$$

La frecuencia y la corriente son proporcionales y la constante es K veces la conductancia. La analogía con la neurona biológica está en ver el modelo como el equivalente a modificar la conductancia de la membrana del Soma. Luego modificar la K en nuestro modelo es modificar la conductancia de la membrana biológica. Si K es función de un voltaje exterior V_{ex} entonces podemos en forma simple suponerlo como $K = K_2 V_{ex}$ y por lo tanto el potencial será: $P = K_2 V_{ex} \omega$.

El modelo matemático que describe la sinapsis es el siguiente:

$$I_{sin} = g_{sin} g_{ins}(t)(V_m - E_{sin})$$

donde: g_{sin} es la conductancia de una sinapsis dada. E_{sin} es el potencial inverso de la membrana y g_{ins} es la conductancia en un tiempo de la membrana. Luego podemos escribir la ecuación diferencial para el modelo que será:

$$g_{sin} = \frac{\tau_D}{\tau_D - \tau_0} \sum_{k=1}^N [e^{(t_1-t)/\tau_D} - e^{(t_1-t)/\tau_0}]$$

donde: τ_0 constante de tiempo del pulso. τ_d constante de tiempo de decaimiento. N = número de sinapsis presinápticas. T_i tiempo de la n-ésima espiga presináptica.

Nuestra siguiente etapa es el soma en el cual se lleva a cabo el proceso de integración de los potenciales bajo la ecuación diferencial

$$\tau \frac{dm(t)}{dt} + m(t) - m_0 = P(t)$$

donde $m(t)$ es la actividad de la neurona al tiempo t , τ es la constante de tiempo característica, m_0 es la actividad en reposo y $P(t)$ es un término de forzamiento que representa la señal externa a la entrada de la neurona. Este modelo se ha empleado para describir diferentes fenómenos biológicos, por ejemplo ver [1] y [2]. La señal sináptica la podemos expresar de la siguiente forma:

$$S_s = \frac{1}{2\pi} \sum_{n=1}^k A_n \text{senn}(\text{sen} \omega t)t + B_n \text{Cos}(\text{sen} \omega t)t$$

Si tenemos n entradas sinápticas la salida del sumador será:

$$S_s = \frac{1}{2\pi} \sum_{n,k=1}^l A_{nk} \text{senn}(\text{sen} \omega_k t)t + B_n \text{Cos}(\text{sen} \omega_k t)t$$

como se ve en la figura 108.

El convertidor F/V está dado por $V = k_1 F$, por lo que la salida del convertidor será:

$$S_{F/V} = \frac{1}{2\pi} \sum_{n=1}^m A_n \text{senn}(\text{sen} \omega_k K_k t)t + B_n \text{Cos}(\text{sen} \omega_k K_k t)t$$

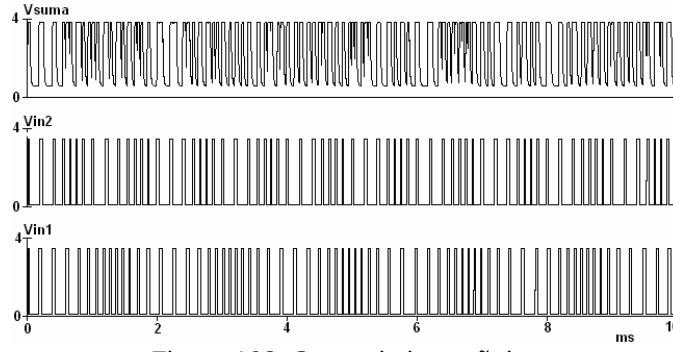


Figura 108. Suma de las señales.

Si integramos el potencial de la salida del convertidor tendremos el potencial de acción de la neurona, así que integrando en el tiempo tendremos:

$$P_A = \frac{1}{2\pi} \int_{t_0}^t \left(\sum_{n=1}^m A_n \text{senn}(\text{sen} \omega_k K_k t) + B_n \text{Cos}(\text{sen} \omega_k K_k t) \right) dt$$

En nuestro caso la pendiente se puede modificar por medio de un potencial externo de la forma $k_1 = rV_{ext}$, luego:

$$P_A = \frac{1}{2\pi} \int_{t_0}^t \left(\sum_{n=1}^m A_n \text{senn}(\text{sen} \omega_k r_k V_{extk} t) + B_n \text{Cos}(\text{sen} \omega_k r_k V_{extk} t) \right) dt$$

Este lo podemos ver en la figura 109.

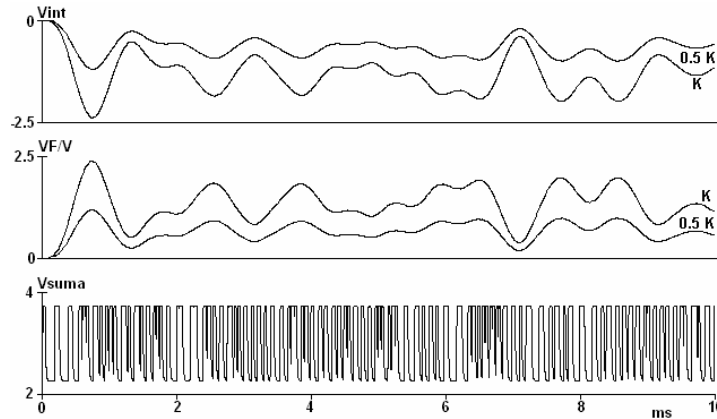


Figura 109. Conversión V/F

Al potencial en la figura 109 marcada como Vint la llamaremos el potencial de acción de la neurona. Este potencial de Acción (P_a) pasará al convertidor voltaje frecuencia, para tener la salida en spikes de la sinapsis de salida de la neurona. El convertidor V/F esta dado por la relación:

$$F = A_s P_a$$

Por lo que la salida por lo que la salida del convertidor estará dada en la forma:

$$S_{V/F} = \frac{1}{2\pi} \sum_{i=1}^p A_i \text{senn}(K_s P_a) t + B_n \text{Cos}(K_s P_a) t$$

Esto lo muestra la figura 110.

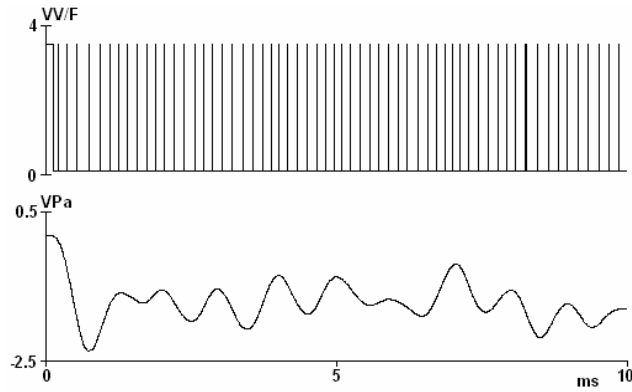


Figura 110. Conversión del potencial de acción.

La pendiente del convertidor se puede modificar mediante un potencial externo mediante la forma: $K_3 = uV_{EXT}$, por lo que la expresión para la salida de la sinapsis será:

$$S_{V/F} = \frac{1}{2\pi} \sum_{i=1}^p A_i \text{seni}(U_i V_{ext} Pa)t + Bi \text{Cos}(U_i V_{ext} Pa)t$$

que es la salida en spikes de la neurona.

Dada la señal de respuesta de la sinapsis pasaremos al umbral de frecuencias que está dado por un filtro de ranura, con lo que podemos elegir un pasa banda con una frecuencia central y un ancho de banda definido, dado por:

$$f_s = \begin{cases} 0 & \text{si } t_s < t_c \\ 0 & \text{si } t_s > t_c \end{cases}$$

Seleccionar para la salida sináptica una frecuencia central $\pm \omega$ significa elegir un umbral selectivo que define que frecuencia pueden pasar y cuales no, por lo que no es un sistema todo o nada responde a una $\omega \pm \omega$ y sólo a éstas, como lo muestra la figura 111.

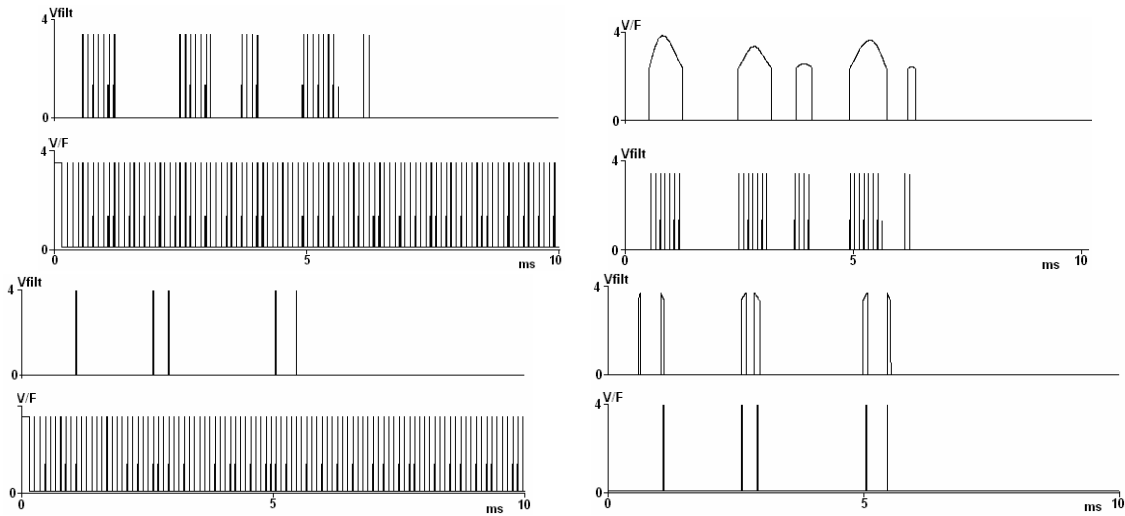


Figura 111. Selección del umbral de frecuencia.

Nuestro modelo de neurona trata de simular artificialmente varias de las características de las neuronas biológicas. Si la comunicación entre neuronas se da vía los neurotransmisores, entonces estos son soltados de manera que despolaricen la membrana del soma de la otra neurona de una forma proporcional al potencial de acción. No podemos pensar que la forma de soltar neurotransmisores sea simplemente un potencial continuo como lo que se presenta en las neuronas artificiales convencionales, sino que el flujo de neurotransmisores debe ser en forma cuantizada y a diferentes frecuencia de soltar los químicos en el medio de la sinapsis. Este es el motivo de la selección de los convertidores V/F como sinapsis de salida es muy cercana a la forma en la cual se ha registrado el fenómeno. Si los neurotransmisores polarizan y despolarizan la membrana se genera una corriente dada su conductancia, lo que genera el potencial de acción. Este mecanismo se puede modelar por medio del convertidor F/V, así el potencial de acción será proporcional a la conductancia de la membrana. La pendiente del convertidor tiene que ver con la magnitud del potencial generado a partir de la frecuencia o a la frecuencia generada a partir del potencial. Esto es equivalente a los pesos en los modelos convencionales por lo que al permitir que la pendiente se pueda modificar por un potencial externo, es posible en nuestro modelo decir que el potencial externo modifica los pesos en los modelos convencionales. Es claro que en los modelos convencionales el cambio de pesos es equivalente a modificar el valor umbral, pero en nuestro modelo esto es claramente diferente al tener un umbral de frecuencia como el mostrado en la figura 111, lo que nos permite cambiar el umbral por medio de señales externas, como puede ser otra sinapsis.

Los retardos en la sinapsis por la velocidad del flujo de neurotransmisores también son simulados por las conversiones V/F y F/V, ya que la velocidad de transmisión de los neurotransmisores es finita, igual que la velocidad de conversión.

Los retardos axónicos también son simulados y se dan en forma de múltiplos enteros de una unidad básica. En la figura 112, se muestra el circuito esquemático de la neurona electrónica.

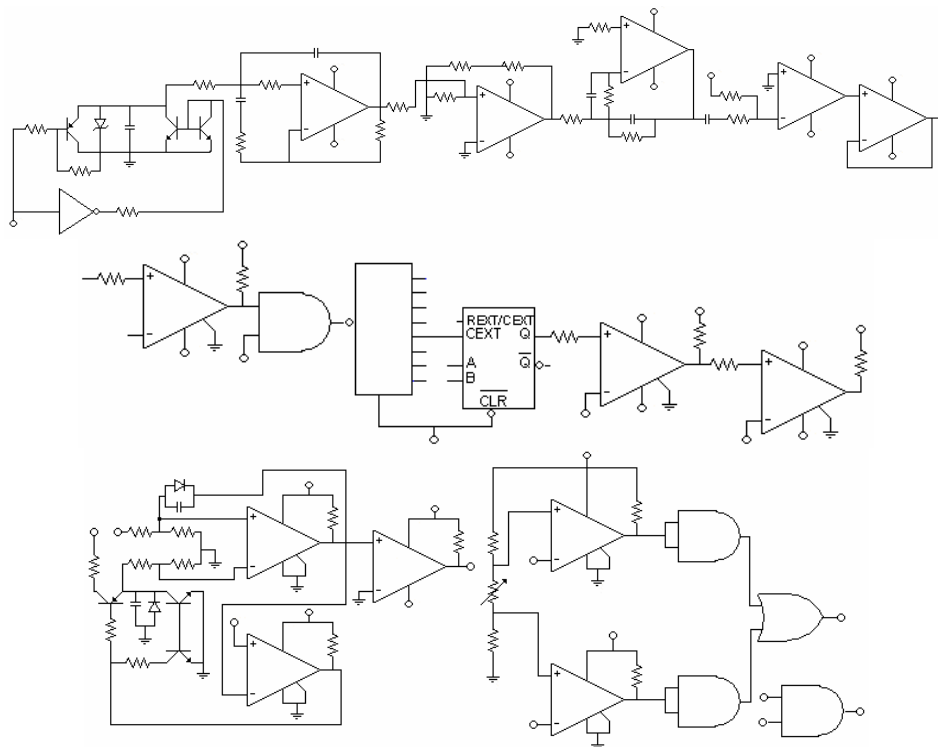


Figura 112. Diagrama electrónico de la neurona.

10. MODELO DE NEURONA CON UMBRAL DE FRECUENCIAS

Se denomina procesador elemental o neurona a un dispositivo simple de cálculo que a partir de un vector de entrada proporciona una única respuesta o salida. Los elementos que constituyen la neurona son los siguientes:

- Conjunto de entradas
- Pesos sinápticos que representan la intensidad de interacción entre las neuronas presinápticas y las neuronas postsinápticas
- Regla de propagación que proporciona el valor del potencial postsináptico de la neurona en función de sus pesos y entradas
- Función de activación que proporciona el estado de activación actual en función de su estado anterior y de su potencial postsináptico actual
- Función de salida, que proporciona la salida actual de la neurona en función de su estado de activación

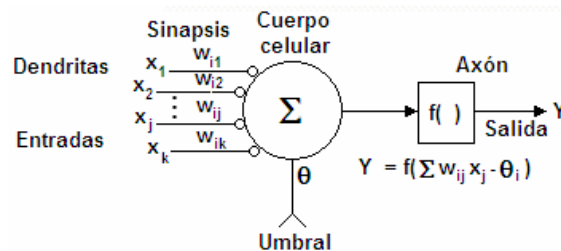


Figura 113. Modelo de la neurona estándar

10.1. EL MODELO DEL INTEGRADOR CON FUGAS

El modelo clásico de operación de la neurona biológica propuesto por Hodgkin y Huxley, considera que la membrana celular actúa como un capacitor, en el que a cada una de las especies iónicas que entran y salen a través de la membrana de la neurona equivalen a una corriente eléctrica. Por otra parte, la membrana presenta diferentes grados de oposición para cada tipo de ión, asignándole a esta oposición el equivalente a una resistencia eléctrica.

La capacitancia eléctrica asociada a la membrana celular integra dichas corrientes y la tensión así obtenida es finalmente convertida en trenes de pulsos de una determinada frecuencia. En definitiva, se llega a una conversión de voltaje a frecuencia, de manera que el nivel de activación de la neurona queda codificado en su frecuencia de disparo.

En la representación de un modelo de neurona artificial se ha simplificado el tren de pulsos de salida como un voltaje continuo durante el periodo de interés. Por otra parte, la membrana de la neurona se comporta como un capacitor que al recibir corrientes procedentes del exterior las integra en el tiempo, generando una respuesta de tipo no lineal, quedando descrito este comportamiento en la siguiente ecuación:

$$C \frac{dU}{dt} = -F + I$$

Donde U es el potencial de membrana, C su capacitancia, F representa las corrientes de fuga en la membrana de la neurona e I la suma de las corrientes sinápticas debidas a la acción de las entradas que recibe la neurona.

Considérese también que la acción de las demás neuronas sobre la neurona de interés es lineal y

que la acción de cada una de ellas viene dada por ciertos acoplamientos W_{ij} de la sinapsis de entrada que nos dan una medida de la intensidad de interacción entre ese par de neuronas i y j . Por otra parte se denota s_i a la aportación dada por el resto de las corrientes provenientes del entorno. Así considerado, se puede escribir la aportación total en corriente que la neurona recibe de la siguiente forma:

$$I_i = \sum_{j=1}^n w_{ij} V_j + s_i$$

Donde V_j son los potenciales generados por las j neuronas del exterior. Se puede observar que el elemento W_{ij} representa conductancias eléctricas. Por otra parte, se supone que las corrientes de fuga son función exclusiva de la neurona y_i , de manera que si una neurona presenta una mayor actividad de salida (mayor frecuencia de disparo), presentará mayores pérdidas, siendo representada esta fuga como una dependencia no lineal dada por la expresión:

$$F = g(y_i)$$

Siendo $g(\cdot)$ una función monótona creciente que se considera que tiene inversa. De este modo, el modelo dinámico de la neurona queda dado por:

$$C \frac{dU}{dt} = -g(y_i) + \sum_{j=1}^n w_{ij} V_j + s_i \quad (107)$$

De la ecuación anterior podemos observar que la representación es muy similar al modelo analógico de Hopfield basado en amplificadores. Si se considera en la ecuación 107 que las entradas varían lentamente, considerándolas estables durante un periodo de tiempo, puede utilizarse la aproximación

$$\frac{dU_i}{dt} \approx 0, \text{ quedando: } g(y_i) = \sum_{j=1}^n w_{ij} V_j + s_i$$

Si deseamos calcular la salida de la neurona, se tiene:

$$y_i = g^{-1} \left(\sum_{j=1}^n w_{ij} V_j + s_i \right) = f \left(\sum_{j=1}^n w_{ij} V_j + s_i \right) \quad (108)$$

Donde $f(\cdot)$ es igual a $g^{-1}(\cdot)$. La ecuación 3.5.2 es conocida como el modelo estático de la neurona, que resulta similar al modelo formal de la neurona estándar. De esta forma hemos visto que el modelo convencional (modelo estático) de la neurona artificial resulta ser una simplificación de modelos más elaborados y fieles a la realidad biológica. En el modelo de neurona artificial mostrado, se ocultan multitud de detalles, teniéndose en cuenta únicamente los rasgos esenciales de la operación de la neurona biológica, para así disponer de un modelo más sencillo que permita operarlo adecuadamente en colectividades de neuronas.

10.2. REALIZACIÓN DE NEURONAS ARTIFICIALES

Dentro de las opciones podemos encontrar desarrollos de tipo analógico que nos permiten contar con dispositivos neuronales que presentan comportamientos de un alto valor en cuanto a sus prestaciones de experimentación y un gran auxiliar en el análisis de las neuronas, ya que la dificultad y aún la posibilidad de aplicar en ocasiones herramientas matemáticas complejas nos llevan a buscar el camino de la experimentación mediante la construcción física de neuronas artificiales a través de circuitos electrónicos. Estas neuronas pueden ser las denominadas hacia

adelante (feedforward), las cuales funcionan como aproximadores universales; sin embargo carecen de memoria dinámica ya que sus salidas sólo dependen de la entrada actual y de sus parámetros internos, aunque también pueden ser desarrolladas en arquitecturas recurrentes o dinámicas (DN). La experimentación de los modelos recurrentes ya sean simples o complejos es una de las claves del campo debido a la complejidad de los cálculos involucrados en las simulaciones y se presentan como una alternativa al aprovechar la ventaja inherente del paralelismo de las redes neuronales. Un fenómeno de sumo interés no sólo desde el punto de vista biológico, es la posibilidad de realizar en estas neuronas una codificación del tipo frecuencia-voltaje y al mismo tiempo realizar el acoplamiento de comportamientos con periódicos diferentes, pudiendo de esta forma llevar a cabo experimentos que no serían factibles de llevar a cabo en una computadora digital y que presentan, bajo este esquema de codificación, comportamientos completamente diferentes a los encontrados en los modelos clásicos simplificados, como un ejemplo de lo anterior se muestra en la figura 114 un esquema de neurona con codificación en frecuencia .

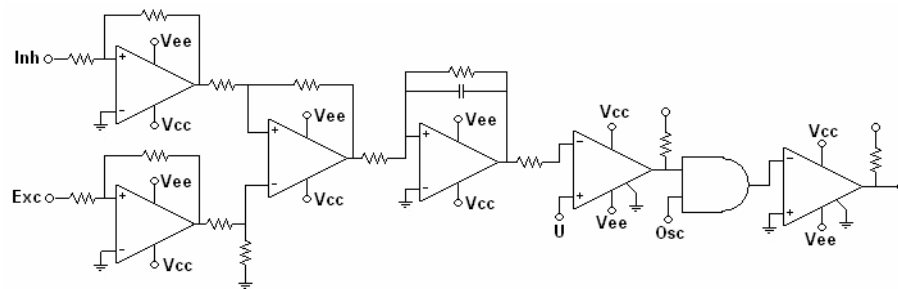


Figura 114. Diagrama esquemático de una neurona electrónica con codificación en frecuencia

Otro fenómeno de sumo interés para desarrollar neuronas artificiales bajo la implantación de circuitos electrónicos es el de memoria a corto plazo que presentan las DN, ya que estos presentan intrínsecamente procesos de histéresis, como la que se presenta en la realimentación positiva en los amplificadores operacionales o a través de los amplificadores de transconductancia (OTA), que presentan perfiles de histéresis de tipo sigmoideo. En la figura 115 se presenta el circuito de una neurona que presenta el fenómeno de memoria a corto plazo.

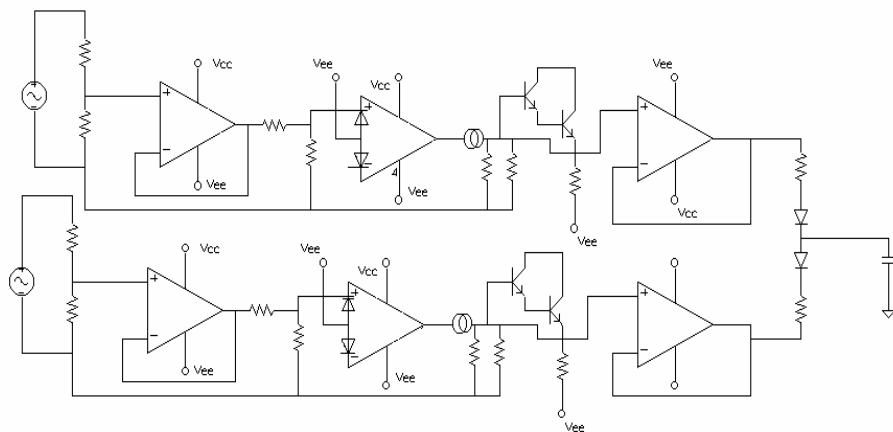


Figura 115. Diagrama esquemático de una memoria a corto plazo

Pese a que la implantación de funciones complejas a través de esquemas analógicos requiere comúnmente menos componentes que los requeridos por otras implantaciones, éstas presentan la desventaja de la complejidad del análisis de sus comportamientos, lo que ha causado que sean

menos utilizadas en la práctica, sin embargo, dada la dificultad de simularlas en computadoras digitales y la complejidad de los métodos matemáticos requeridos para su estudio, creemos necesario presentar alternativas físicas que refuercen el desarrollo de esta rama de la ingeniería neuronal.

10.3. MODELO DE LA NEURONA ARTIFICIAL PROPUESTA

Nuestro modelo consta de los siguientes elementos funcionales:

- Sumador
- Integrador
- Convertidor frecuencia voltaje
- Convertidor voltaje frecuencia
- Circuito discriminador de umbral de frecuencia
- Circuito de retardo
- Circuito formador de perfil de salida

El sumador tiene la función de formar la entrada de las señales excitadoras e inhibidoras que llegan a la neurona. El convertidor frecuencia-voltaje demodula las señales para el sumador de entrada. El integrador proporciona el potencial de la neurona y la dinámica de la misma. El par convertidor de voltaje-frecuencia y el discriminador de umbral de frecuencia generan las ráfagas de salida moduladas de acuerdo a los comportamientos determinados por sus parámetros. El circuito de retardo permite hacer desplazamientos en tiempo de las señales generadas y el formador de perfil permite hacer variaciones en la forma de la señal de salida.

Los circuitos que conforman la neurona son de tipo análogo y nos proporcionan una respuesta continua modificada por los siguientes parámetros:

- Los que individualmente regulan los pesos.
- Las pendientes de conversión de voltaje y de frecuencia.
- El umbral de frecuencia.
- La forma y desplazamiento que se desee seleccionar.
- La forma en que la salida de la neurona se convierte en la entrada de cualquier otra neurona con el fin trabajar pequeñas redes de neuronas (sinapsis).

10.4. SUMADOR

El circuito sumador dado por la figura 116 opera de la siguiente manera: el efecto de las N entradas presentes en las resistencias $R_1, R_2, \dots, R_n$; puede ser calculado aplicando el principio de superposición alrededor de la entrada V_1 , considerando nulas todas las entradas adicionales a excepción de la entrada mencionada observamos que: $V_1 = I_1 R_1$ y dado que la corriente a la entrada V_+ del amplificador es $\cong 0$ entonces la corriente a través de la resistencia de realimentación R es igual a I_1 dando como resultado la expresión $I_R = I_1$, sustituyendo y despejando I_R tenemos que $I_R = (V_1/R_1)$. Además observemos que $V_{sal} = -I_R R$. Finalmente sustituyendo el valor de I_R , obtendremos la relación entre los voltajes de salida V_{sal} y entrada V_1 : $V_{sal} = (-R/R_1)V_1$. Aplicando este razonamiento para cada voltaje de entrada V_i , obtendremos la contribución de cada uno de ellos al voltaje de salida V_{sal} :

$$V_{sal} = \sum_{i=1}^n V_i (-R/R_i)$$

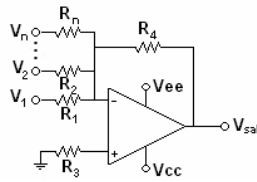


Figura 116.. Diagrama del circuito sumador

Lo que nos muestra que el circuito cumple con la función propuesta. A continuación se muestran las gráficas de operación del circuito.

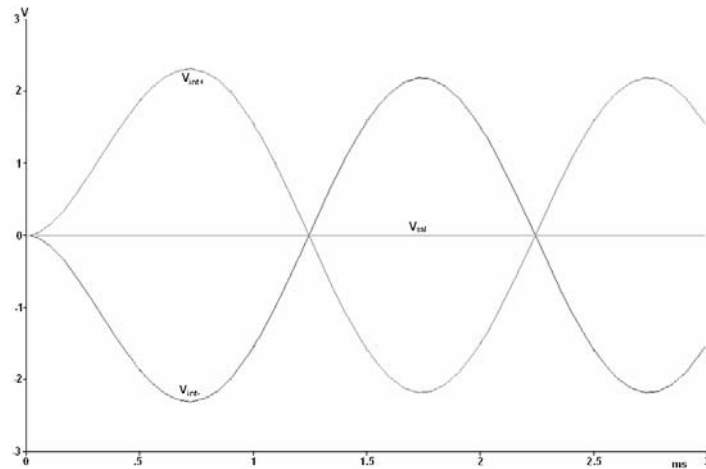


Figura 117. Verificación de la operación del sumador: Inverso aditivo

Inverso aditivo. Como se muestra en la figura 117 dos señales senoidales, $\sin(\omega t)$ y $\cos(\omega t)$, son introducidas a un circuito sumador obteniéndose a la salida un nivel de voltaje de 0V (línea horizontal), con lo cual se verifica el comportamiento $a-a=0$ del circuito sumador.

Suma de dos señales iguales. Como se muestra en la figura 118, la señal senoidal $\sin(\omega t)$ es introducida dos veces al sumador, obteniéndose a la salida la misma señal amplificada dos veces, $2 \sin(\omega t)$, comprobándose la propiedad aditiva del sumador.

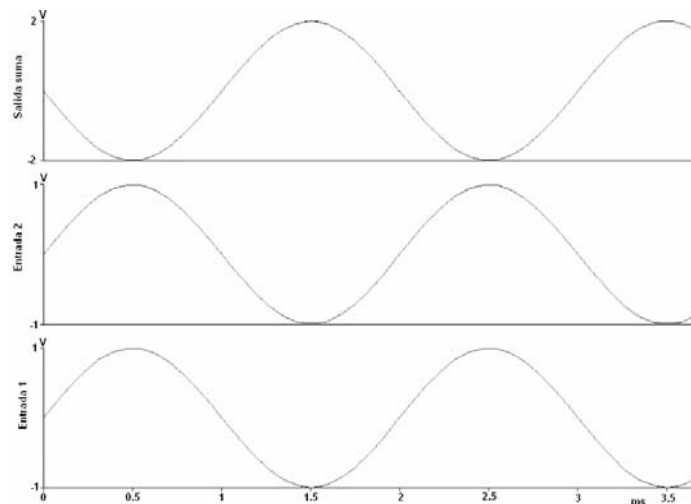


Figura 118. Suma de dos señales iguales

10.5. MODULADOR

Considere una señal arbitraria $f(t)$ acotada y continua, que será la entrada a nuestro circuito modulador. Si a esta señal se le añade un valor de desplazamiento (offset) de tal forma que el valor mínimo de la misma ésta por encima de un determinado valor k , y por debajo de otro valor K de tal forma que la señal no lo sobrepasa en ningún instante t . Ahora consideremos una señal de comparación dada por la función rampa (mt) donde m es un valor fijo y arbitrario y t es la variable asociada al tiempo. Si además se define que la señal de entrada a modular tiene un ancho de banda finito (en nuestro caso entre 0 y 1000 Hz), entonces se puede encontrar una constante m de tal forma que $k < mt=f(t) < K$ y cumpliéndose adicionalmente que la relación entre los anchos de banda (BW) de las señales $BW(mt)/BWf(t) > 2$ entonces podemos generar a partir de la comparación de estas señales otra señal pulsante $AM(t)$ de tal forma que las separaciones entre los pulsos de esta última son proporcionales a la amplitud de la señal muestreada, esto es $\tau_{f(t)}$ (siendo τ el tiempo entre los pulsos de $M(t)$ y A una constante de proporcionalidad), logrando por ello un proceso de modulación intrínseco en donde se relacionan la frecuencia de la señal $M(t)$ y la amplitud de la señal $f(t)$, finalmente, una vez obtenido el proceso de modulación en ese intervalo de tiempo, se deberá llevar a la señal rampa de comparación a un valor inicial con el fin de repetir el proceso.

Una cualidad deseable en el circuito a desarrollar, es que se puedan realizar variaciones en las señales generadas sin la necesidad de cambiar componentes físicos en el circuito, pudiendo hacer ajustes dinámicos en las mismas, con lo que se podría enfocar alguna de las características de la señal de entrada o poder realizar ajustes en nuestra neurona, de tal forma que pueden reflejar en estas variaciones procesos de aprendizaje o de actividad de la neurona. De lo anterior podemos generar el siguiente diagrama de bloques de la figura 118. De esto podemos proponer un circuito que realice las funciones descritas, constituido por los circuitos que acoplan la señal de entrada, uno que genere la señal rampa que se utilizará en el proceso de comparación, la etapa de comparación que nos proporcione una señal de salida y una señal de control que reinicie al generador de rampa una vez que se ha cumplido con la condición $f(t) = mt$, obteniendo de esta manera tanto la forma, como la condición temporal deseadas a la salida del circuito. A continuación se muestra el circuito propuesto:

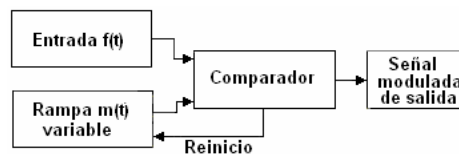


Figura 118. Diagrama de bloques

Del diagrama anterior podemos observar que la señal de entrada a esta etapa es alimentada a la entrada positiva del circuito amplificador superior (en configuración comparador), en tanto la señal rampa (como se describirá más adelante) es alimentada en la correspondiente entrada negativa (positiva) del mismo comparador, para que de esta forma se obtenga la conformación de la señal pulsante deseada.

El comportamiento del comparador esta dado por la siguiente función:

$$\begin{aligned} V_{ent} > V_{ramp} & \quad V_{sc} = V_{satA} \quad y \quad V_{ramp} \rightarrow K \\ V_{ent} \leq V_{ramp} & \quad V_{sc} = V_{satB} \quad y \quad V_{ramp} \rightarrow V_d \end{aligned}$$

La zona sombreada que se muestra en la figura es el lugar donde se pueden dar las transiciones de alto a bajo en función del valor de la señal de entrada y la señal rampa generada. En tanto el circuito comparador inferior es el elemento que realiza el reinicio del generador de rampa, basándose en una señal de referencia arbitraria y la señal de salida del comparador superior,

aplicando la salida del comparador de reinicio al transistor Q4, el cual realiza la acción de descarga del capacitor C6 completando el ciclo de operación de este circuito. La señal rampa que se inyecta al comparador superior es generada por un flujo de corriente constante y arbitraria a través del capacitor C6, obteniéndose de ello la ecuación:

$$I_{C6} = C_6 (dv_{C6} / dt)$$

$$I_{C6} / C_6 = (dv_{C6} / dt)$$

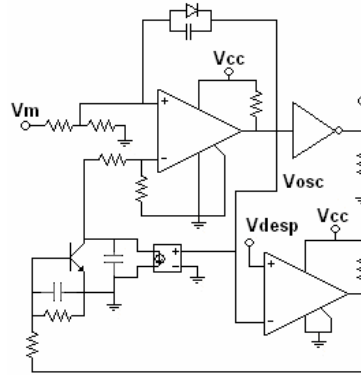


Figura 119. Circuito modulador

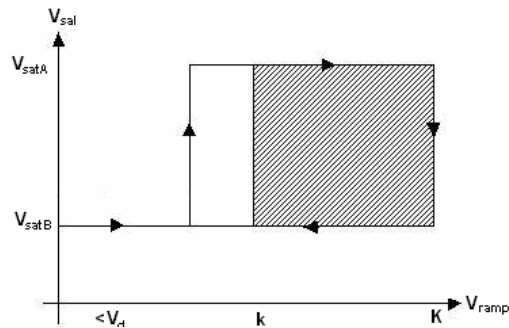


Figura 120. Comportamiento del comparador

Si $I_{C6} / C_6 = m$, entonces:

$$m \int dt = \int dv_{C6} \text{ y } mt = v_{C6}$$

siendo los parámetros de ajuste posible los valores de corriente I_{C6} y el capacitor C_6 .

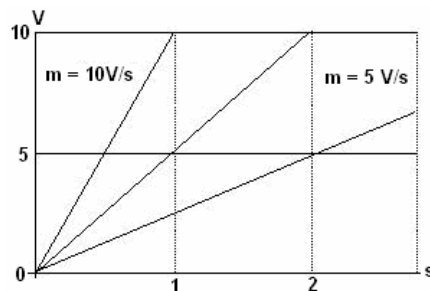


Figura 121. Ajuste de la rampa de conversión del modulador v-f

Obteniéndose de esta forma la señal rampa propuesta, con la posibilidad de ajustar la relación V-F deseada. En la figura 122 se muestra el comportamiento del circuito ante una entrada senoide.

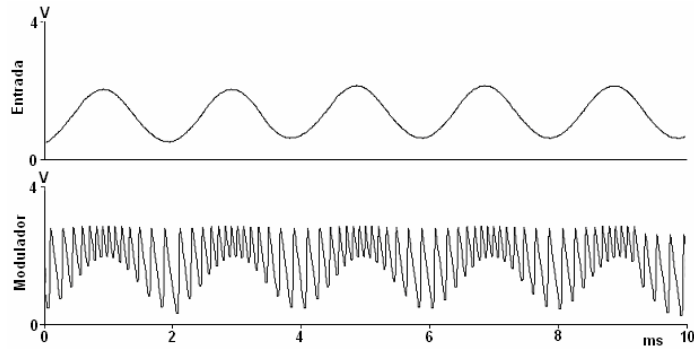


Figura 122. Modulador

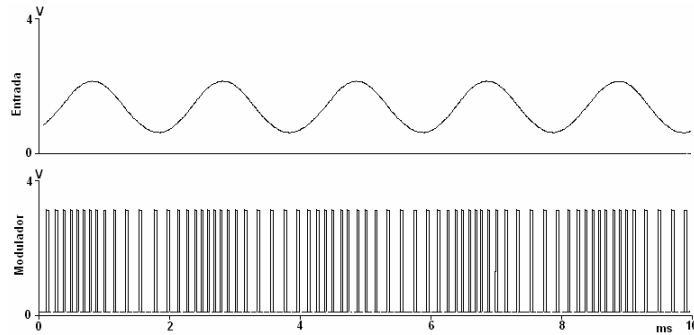


Figura 123. Salida del modulador.

10.6. INTEGRADOR

El circuito integrador se muestra en la figura 124:

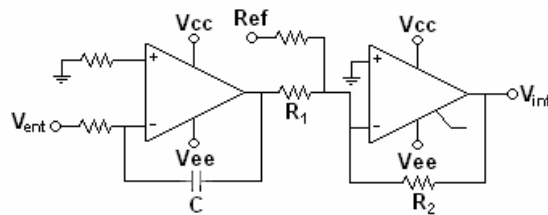


Figura 124. Circuito integrador

La integración de la señal se da en el amplificador de la izquierda, observando que las relaciones de corriente en la terminal de realimentación del mismo están dadas por la siguiente ecuación:

$$I_{R72} = \frac{V_{ent}}{R_{72}} = I_{c17} = C_{17} \frac{dv_{sal}}{dt}$$

Despejando V_{sal} se tiene:

$$v_{sal} = -\frac{1}{R_{72}C_{17}} \int_0^t v_{ent} dt$$

Realizándose después de esto la inversión de la señal de salida dada por la expresión asociada al circuito amplificador de la derecha. Desarrollando la ecuación en el nodo formado por R79 y R80, tenemos:

$$v_{int} = \frac{I_{R1}}{R_1} = -\frac{I_{R2}}{R_2}$$

Como $I_1 = I_2$ se observa que

$$v_{int} = -\frac{R_2}{R_1} v_{sal},$$

sustituyendo la relación de corrientes se tiene que:

$$v_{int} = \left[\left(-\frac{R_1}{R_1} \right) \left(-\frac{1}{R_1 C} \int_0^t v_{ent} dt \right) \right]$$

Quedando a la elección del diseñador la determinación del factor de amplificación dado por los valores de resistencia y capacitancia. En la figura 125 se muestran las señales obtenidas a la salida del circuito, con los valores de prueba propuestos.

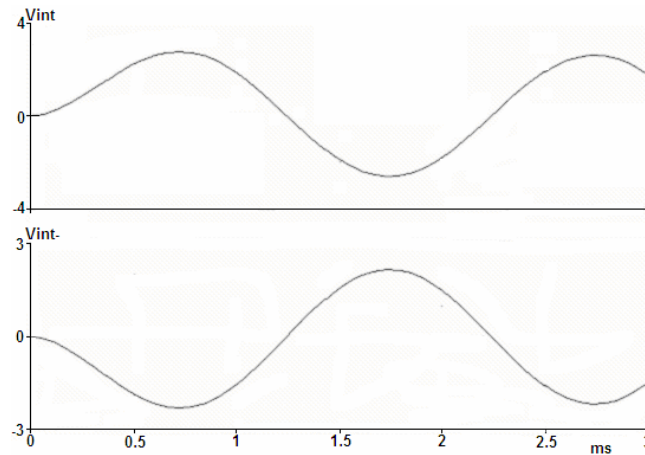


Figura 125. Integrador.

Al circuito se le aplica una señal cuadrada y la respuesta del integrador (señal cuasi-triangular de la gráfica), que se observa a la salida de este circuito corresponde con la integral de la señal de entrada, como se muestra en la figura 126.

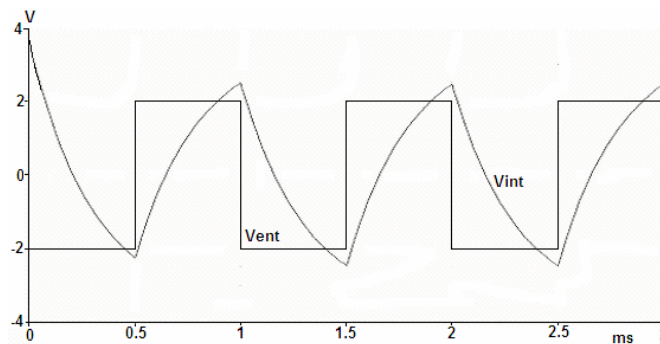


Figura 126. Integrador

10.7. DEMODULADOR FRECUENCIA-VOLTAJE

Este circuito regenera la señal a partir de la información transmitida por la neurona realizando el proceso de reconversión de las señales transmitidas de forma tal que las secuencias de pulsos enviadas a través de las sinapsis son convertidas proporcionalmente a sus correspondientes señales iniciales y recuperadas por medio de un circuito formador de señal. En la figura 127 se muestran las señales de entrada y salida de este circuito.

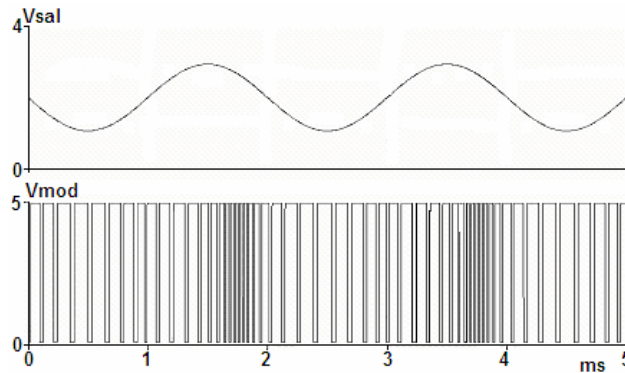


Figura 127. Demodulador f-v. En la figura se muestra la señal recuperada (señal senoide), a partir de la secuencia de pulsos (parte inferior de la gráfica)

10.8. RETARDO AXÓNICO

Esta etapa generará un retraso sobre las ráfagas de pulsos a la salida del convertidor voltaje frecuencia, con el fin de generar un defasamiento de la señal a la salida de la neurona, para ello incluiremos un circuito que realiza la función de registro de corrimiento y que conforme avanza la secuencia de pulsos en la señal de salida, va introduciendo y recorriendo los pulsos en el registro, obteniendo con ello el retardo propuesto en la señal a la salida del axón de la neurona, éste circuito se muestra en la figura 128.

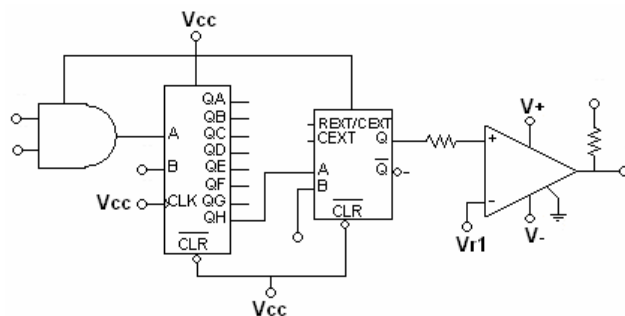


Figura 128. Circuito de retardo

Este circuito recibe a la secuencia de pulsos a la salida del convertidor v-f y conforme llega un nuevo pulso a la entrada del mismo, ocasiona que el pulso anterior avance una posición en el registro de corrimiento y así sucesivamente.

10.9. PERFILES PARABÓLICOS O TRIANGULARES.

Una posibilidad adicional a desarrollar en nuestro circuito y aproximarnos aún más a los comportamientos de las neuronas biológicas, es una modificación en la forma de la secuencia de

pulsos de salida, pudiendo incluir en ella secuencias de ráfagas de perfil parabólico y triangular entre otros, para ello incluimos un punto de modulación a la salida del circuito de retardo, según se muestra en la figura 129.

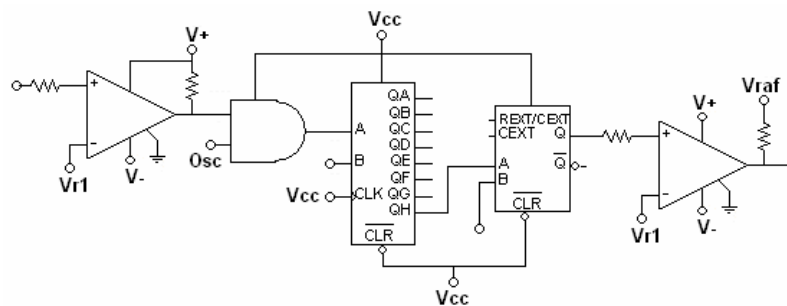


Figura 129. Circuito de retardo con un punto de modulación a la salida

Como se muestra en la figura 130, el amplificador de salida ahora realiza una modulación de las ráfagas de salida, pudiéndose obtener entre otros perfiles senoides o triangulares, a continuación se muestran algunas de las salidas obtenidas del circuito.

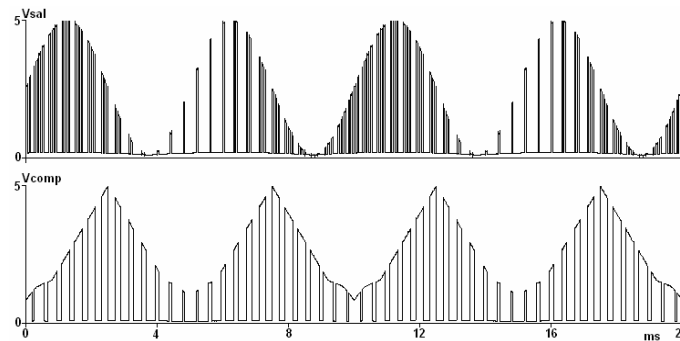


Figura 130. Modulación de los pulsos de v-f de salida, ráfagas parabólicas y ráfagas triangulares

De la lectura de las descripciones anteriores es posible observar que es conveniente hacer un reacomodo de los bloques funcionales propuestos en el capítulo uno de este trabajo, mostrándose en la figura 131 el nuevo arreglo propuesto, ya que de esta forma podemos esperar del circuito global un comportamiento conocido.

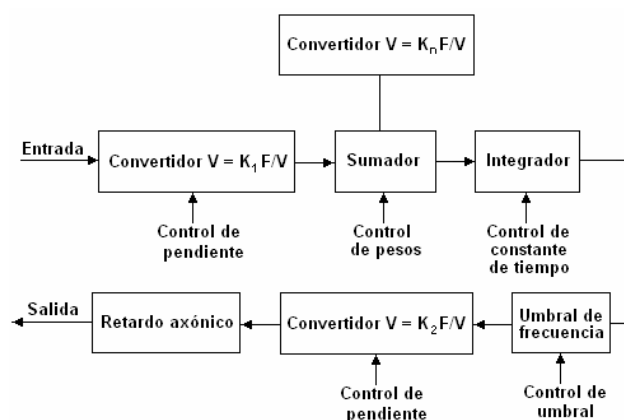


Figura 131. Diagrama de bloques de la neurona con sinapsis voltaje frecuencia y retardo axónico

De esta forma finalizamos el trabajo mostrando en la figura 132 el diagrama completo del circuito de la neurona artificial ampliada.

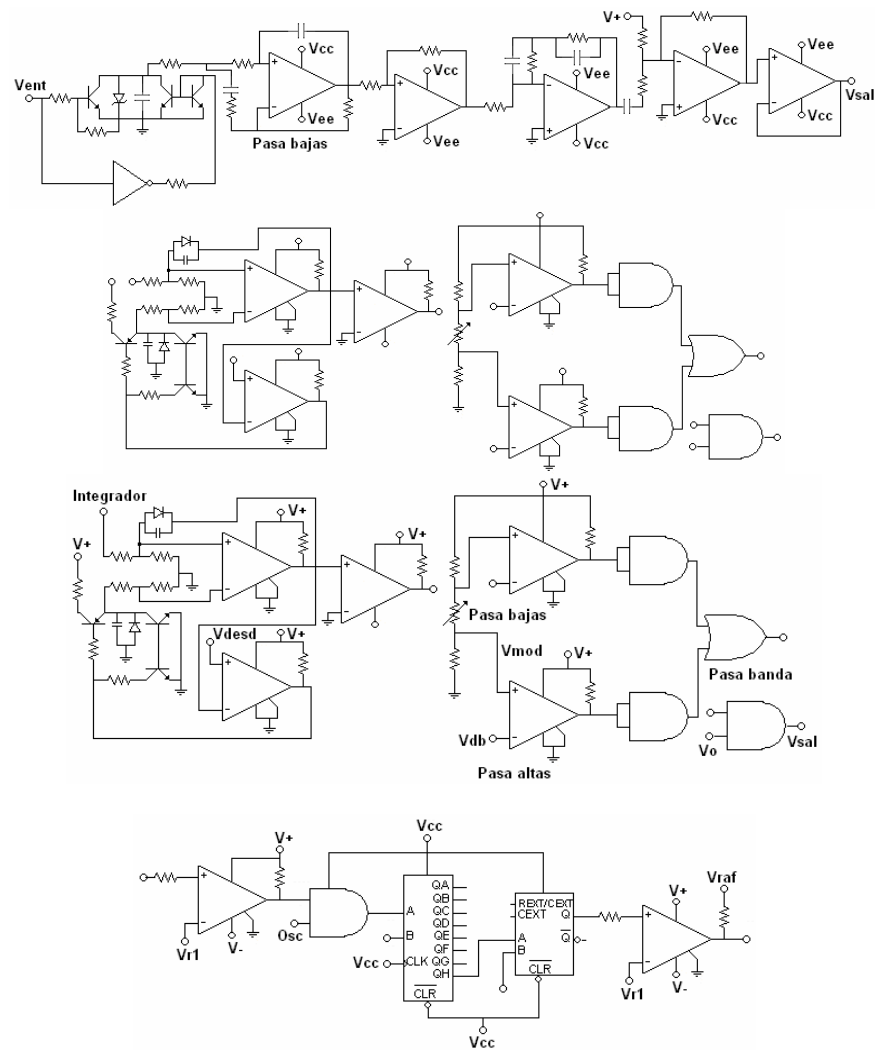


Figura 132. Diagrama completo del circuito de la neurona artificial ampliada

11. DISEÑO ELECTRÓNICO DE UNA NEURONA CON SINAPSIS VOLTAJE FRECUENCIA, FUNCIÓN DE RESPUESTA DE UMBRAL DE FRECUENCIA Y RETARDO AXONICO

Los modelos matemáticos y físicos actuales de sistemas de neuronas artificiales, están formados por unidades funcionales que presentan propiedades simplificadas de aquellas que se observan en las neuronas biológicas. Debido a esto, algunos neurocientíficos pusieron en entredicho la utilidad del estudio de los sistemas de neuronas artificiales para la comprensión de los sistemas biológicos.

De manera similar, algunos científicos e ingenieros en cómputo también pusieron en entredicho la utilidad de los datos biológicos para generar nuevos sistemas computacionales. Sin embargo, y a pesar de los argumentos anteriores, en ambas disciplinas se considera que los modelos matemáticos que permiten describir las principales propiedades fisiológicas de las neuronas y que se incorporan en sistemas artificiales capaces de procesar las señales complejas (aunque éstas no necesariamente serán de interés biológico) constituirán los puentes entre las neurociencias computacionales y la ingeniería neuronal.

En la literatura de las redes neuronales así como en muchos de los experimentos logrados en nuestro laboratorio, hemos encontrado que se presenta una conducta diferente en los circuitos de la neurona cuando se inyecta a estos, señales excitadoras o de potencial constante. En nuestros circuitos y experimentos podemos encontrar las respuestas de tipo oscilatorio de las neuronas, correspondiendo estas formas de respuesta a los propios parámetros de la neurona, o a la forma de estructura que las redes tienen.

Las interacciones de sinapsis son esenciales para los modelos de las redes neuronales de todos los niveles de complejidad. La interacción de sinapsis en realidad propone una tarea particular, desde que el objetivo no sólo es capturar el ser de mecanismo de la sinapsis, sino también para hacer simulaciones de redes grandes. En cada sinapsis se establece una relación, o codificación, entre los trenes de pulsos correspondientes.

Del estudio de sistemas nerviosos pequeños se ha puesto evidente que el funcionamiento de redes neuronales depende de diversas propiedades de células, sinapsis, y redes. Las propiedades celulares incluyen cosas como que cada neurona aporta entradas sinápticas y genera un modelo de pulsos de salida. Las propiedades de la sinapsis incluyen características como señal, intensidad, y curso de tiempo. Finalmente, el modelo de conectividad dentro de una red define interacciones permisibles y mantiene el substrato del funcionamiento de la red. Algunos de las señales electromiográficas de sinapsis se muestran en la figura 133.

El modelo matemático que describe la sinapsis nerviosa es lo siguiente:

$$I_{\text{sin}} = g_{\text{sin}} g_{\text{sin}}(t)(V_m - E_{\text{sin}})$$

donde:

g_{sin} = el máximo de conductancia para un sinapsis dada.

E_{sin} = el potencial de la membrana inverso.

$g_{\text{sin}}(t)$ = la conductancia temporal de la sinapsis.

$$g_{\text{sin}}(t) = \frac{\tau_d}{\tau_d - \tau_0} \sum_{i=1}^N \left[e^{(t_i - t)/\tau_d} - e^{(t_i - t)/\tau_0} \right]$$

donde:

τ_0 = constante de tiempo del pulso.

τ_d = constante de tiempo de decaimiento.

N = número de pulsos presinápticos.

t_i = tiempo del i -ésimo pulso presináptico.

poder variar las pendientes de los convertidores, poder modificar la constante de tiempo del integrador y poder controlar el valor de umbral en frecuencia, lo que permite una gran gama de posibilidades de experimentos en arreglos de redes pequeñas. Es interesante el análisis de la memoria en el sistema.

Un paso importante en el diseño es el umbral por medio de la frecuencia en lugar del nivel de excitación, dado el tipo de sinapsis que diseñamos, así como la inclusión de un retardo axónico en la neurona. Es importante en el diseño que las pendientes de conversión puedan ser modificadas por elementos de una red, ya que se puede ver como efectos de peso sumados a los incluidos en el sumador, pero que actúan sobre la frecuencia de las señales de entrada en lugar de sus amplitudes, lo que ofrece posibilidades parecidas a las de las neuronas fisiológicas reportadas.

11.1. EL CONVERTIDOR VOLTAJE FRECUENCIA

La operación de este bloque se puede entender mejor si nos remitimos a los principios de operación de los convertidores Voltaje-Frecuencia. En la figura 135 se muestra el diagrama esquemático del convertidor.

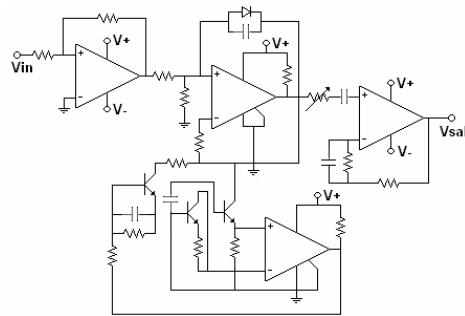


Figura 135. Diagrama esquemático del convertidor Voltaje-frecuencia.

El factor de conversión para el circuito es:

$$\frac{V_{\text{mod}} t_1}{R_5 C_1}$$

y la frecuencia es:

$$\frac{1}{t_1 + t_p},$$

donde t_1 y t_p se muestran en la figura 136.

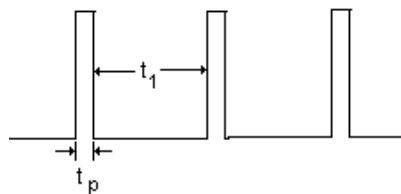


Figura 136. Relación entre t_1 y t_p en los pulsos de salida del convertidor V/F.

La linealidad del circuito es buena a bajas frecuencias cuando $t_1 \ll t_p$, pero es pobre a altas frecuencias. En nuestro caso como se manejan señales con frecuencias del orden de 1 KHz esta limitante no presenta problemas. Como t_p está determinado por el tiempo de levantamiento del integrador y por el tiempo de cambio del comparador es constante.

11.2. EL CONVERTIDOR FRECUENCIA VOLTAJE

El convertidor de frecuencia a voltaje simplemente es una cascada de dos filtros pasa bajos acoplados con diferentes constantes de integración. En la figura 137 se muestra diagrama esquemático del filtro.

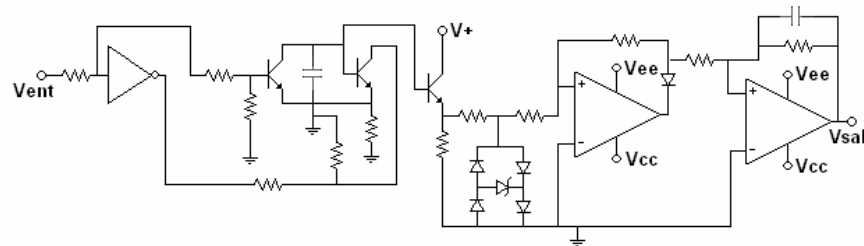


Figura 137. Diagrama esquemático del Convertidor Frecuencia-voltaje.

11.3. INTEGRADOR

En la figura 138 se muestra el diagrama esquemático del circuito integrador de nuestra neurona.

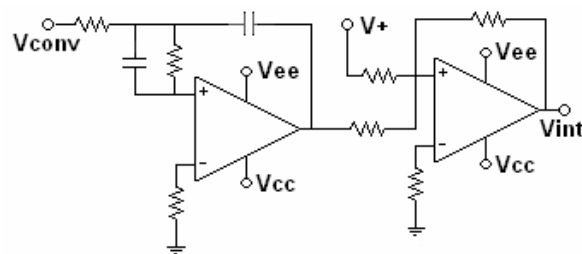


Figura 138. Esquemático del Integrador.

11.4. UMBRAL DE FRECUENCIA

En la figura 139 se muestra el circuito del umbral de frecuencia.

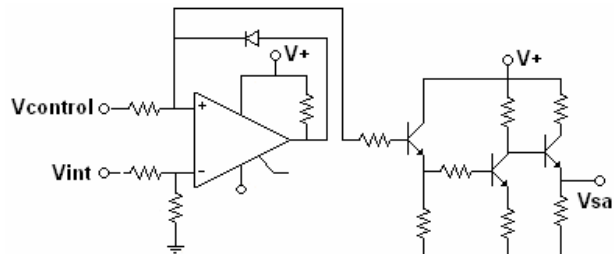


Figura 139. Esquemático del circuito de umbral de frecuencia

En la figura 140 se muestra la respuesta del circuito a un potencial de integración.

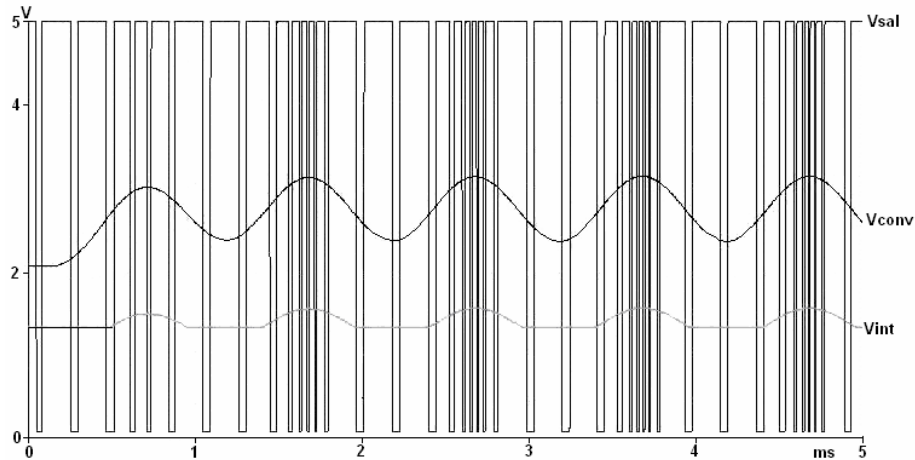


Figura 140. Oscilogramas de la señal del potencial de integración, de la señal del umbral y la respuesta en frecuencia del umbral.

11.5. MODELO DE NEURONA

El diagrama de la neurona con este tipo de sinapsis se muestra en la figura 141. Como se ve está formada por un sumador de entrada que actúa como entrada de los pulsos de las otras posibles sinapsis en agregación. Después continuamos con el convertidor F/V, al que le continúa el integrador, y después el umbral de frecuencia, para terminar con el convertidor V/F. Una vez que se ha logrado todo el paso de la neurona se encuentra el filtro pasa altos que actúa como umbral.

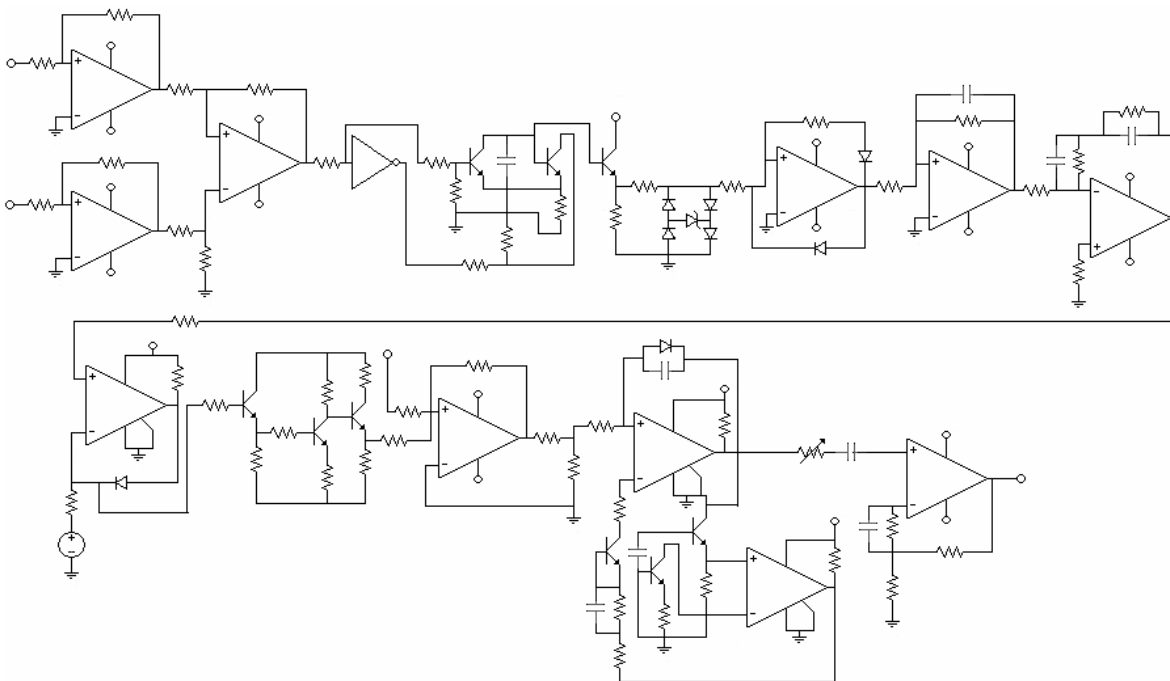


Figura 141. Diagrama esquemático de la neurona completa

En la figura 142a se muestra la entrada la salida voltaje frecuencia y la sinapsis frecuencia voltaje de la neurona, y en la figura 142b lo mismo pero con diferente constante de tiempo.

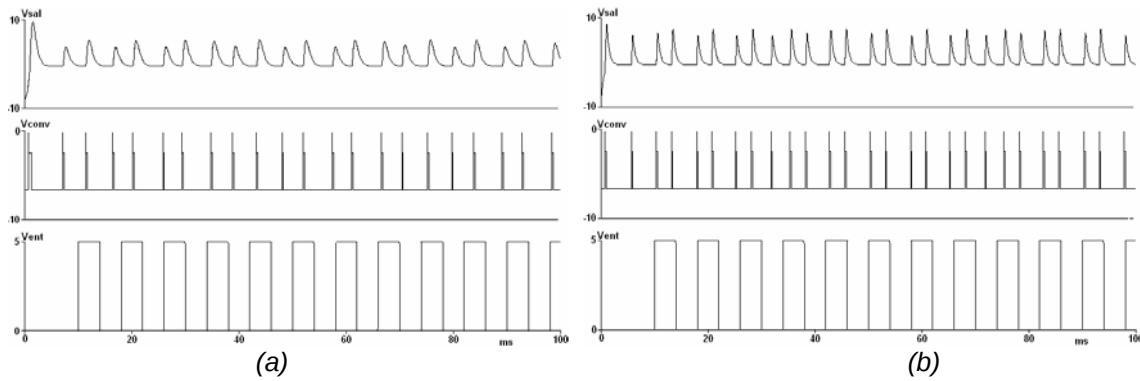


Figura 142. Gráficas de la entrada, del V/F y del F/V para dos constantes de tiempo. a) $1\mu s$ b) $5\mu s$

En la figuras 143a y 143b se muestran las gráficas para otras constantes de tiempo

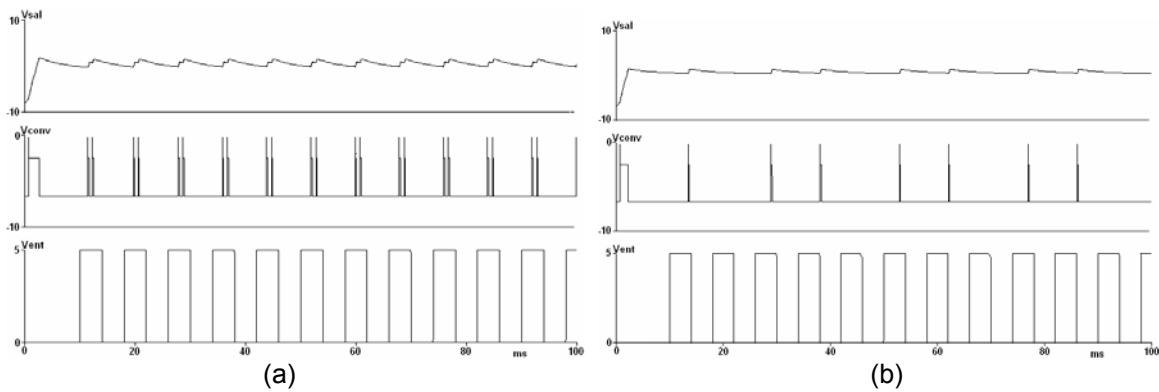


Figura 143. Gráficas de la entrada, del CVF y del CFV para dos constantes de tiempo. a) μs b) $.05\mu s$

En las figuras 144a y 144b se muestran las gráficas de una entrada de baja frecuencia, de una entrada de alta frecuencia con constante de tiempo de $1\mu s$.

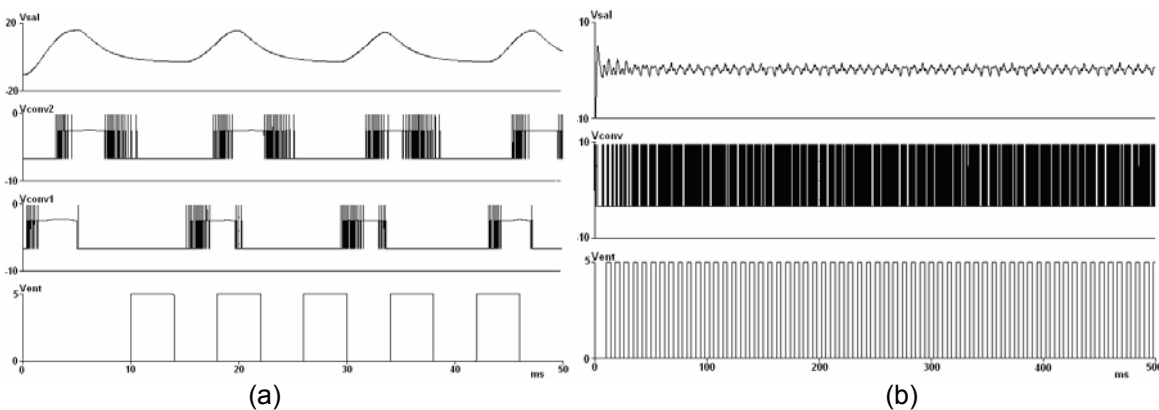


Figura 144. a) Entrada de baja frecuencia y b) entrada de alta frecuencia. En la figura 145a se muestra las respuestas de las sinapsis del acoplamiento de dos neuronas. En la figura 145b se muestra el efecto del retardo en la sinapsis.

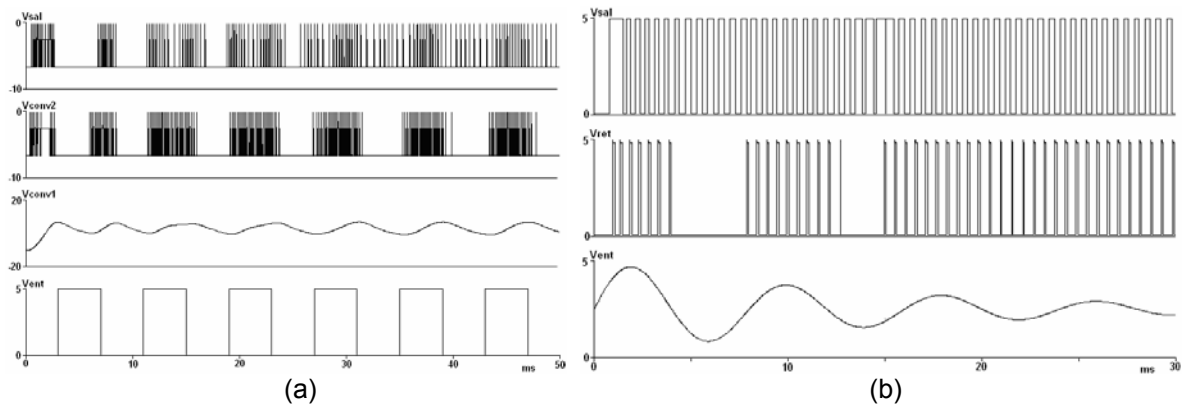


Figura 145. (a) Salida del acoplamiento de dos neuronas (b) efecto del retardo en la sinapsis.

En las figuras 146a y 146b se muestran dos planos fases de las entradas salidas de las sinapsis.

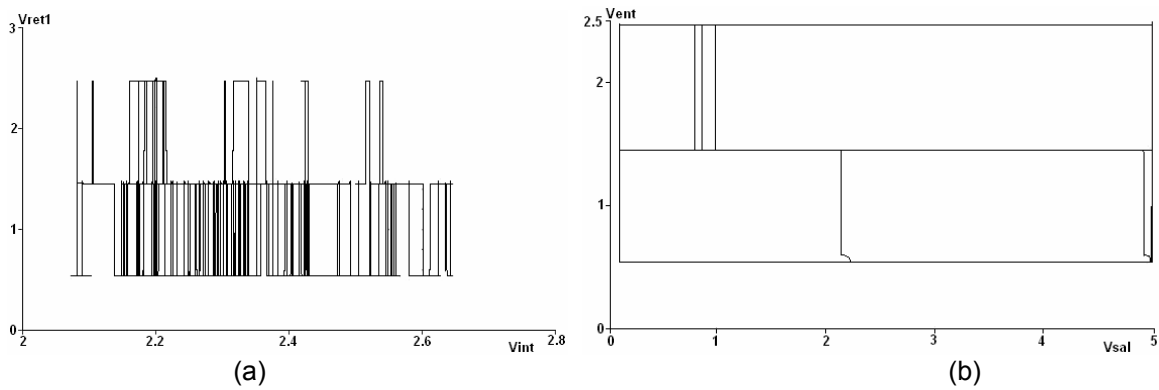


Figura 146. a) Señal de entrada contra potencial neuronal. b) Señal de entrada contra señal de salida.

En la figura 147a se muestran las señales de entrada, del paso integrador y de la salida de la neurona, y en la figura 147b se muestra el efecto de cambio de frecuencia del convertidor V/F.

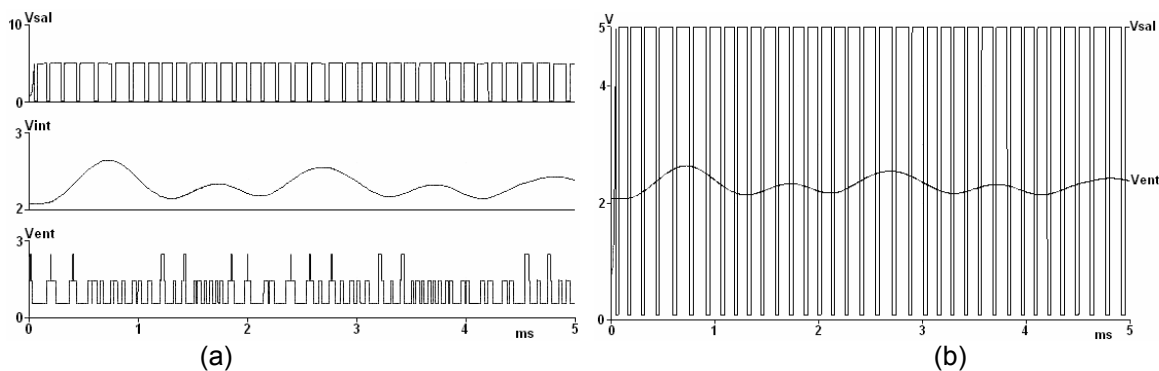


Figura 147. a) Señales de entrada, del paso integrador y de la salida de la neurona. b) variación de la frecuencia como función del voltaje en el convertidor V/F.

En la figura 148 se muestran efectos de memoria a corto plazo. En la figura 148a se muestra el voltaje de una entrada contra la salida de la sinapsis y en la figura 148b se muestra la señal de otra entrada de diferente valor.

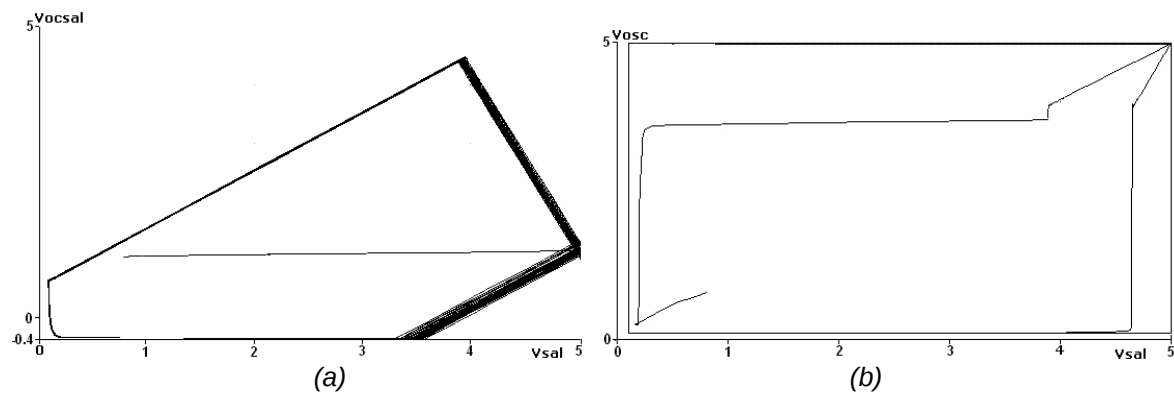


Figura 148. Efectos de memoria a corto plazo

12. DOS NUEVOS MODELOS DE NEURONA BORROSA INTEGRADORA

Una neurona se puede describir como un procesador matemático el cual recibe como señal de entrada un vector n-dimensional $x(t) \in R^n$ y produce una salida axónica escalar $y(t) \in R^1$. Matemáticamente, el proceso neuronal Ne se puede describir como una operación de mapeo del vector neuronal de entrada $x(t) \in R^n$ a la salida neuronal escalar $y(t) \in R^1$ como:

$$Ne: x(t) \in R^n \rightarrow y(t) \in R^1 \quad (107)$$

Donde

$$x(t) = [x_1(t), x_2(t), \dots, x_i(t), \dots, x_n(t)]^T \in R^n.$$

De manera similar,

$$y(t) = Ne[x(t) \in R^n] \in R^1 \quad (108)$$

La figura 149 muestra una neurona típica con las operaciones matemáticas de las ecuaciones anteriores.

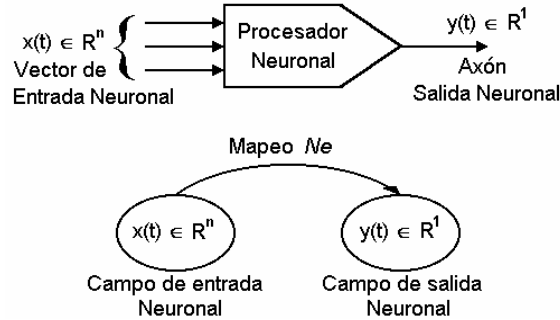


Figura 149. Modelo de una neurona

Una neurona, como la descrita anteriormente, proporciona dos operaciones matemáticas distintas distribuidas sobre la sinápsis y el soma. Estas dos operaciones matemáticas neuronales se llaman i) operación sináptica y ii) operación somática, estas operaciones se describen posteriormente.

12.1. LOS OPERADORES MAX, MIN y NEG

Así como en la lógica binaria todas las operaciones lógicas (O - exclusiva, No -Y, etc.) se derivan de las operaciones básicas Y, y Complemento, en la lógica borrosa ocurre lo mismo sólo que en este caso los conjuntos son difusos y los valores de verdad son funciones de membresía. Sean A y B subconjuntos difusos de U, $\forall u \in U$, se definen las siguientes operaciones:

El complemento (o negación) de A se denota como A' y se define:

$$A' \triangleq \int_U (1 - \mu_A(u)) / u$$

$$\mu_{A'}(u) = 1 - \mu_A(u)$$

La unión de los conjuntos difusos A y B se denota como $A+B$ (o como $A \cup B$) y se define:

$$A+B \triangleq \int_U (\mu_A(u) \vee \mu_B(u)) / u$$

$$\mu_{A \cup B}(u) = \text{Max}[\mu_A(u), \mu_B(u)]$$

donde $\vee$ es el símbolo para el operador Max.

La intersección de A y B se denota como $A \cdot B$ (o como $A \cap B$) y se define:

$$A \cap B \triangleq \int_U (\mu_A(u) \wedge \mu_B(u)) / u$$

$$\mu_{A \cap B}(u) = \text{Min}[\mu_A(u), \mu_B(u)]$$

donde $\wedge$ es el símbolo para el operador Min.

12.2. OPERADORES T

Las operaciones lógicas (unión, intersección y negación), tratadas anteriormente también pueden realizarse utilizando conectores tales como OR, AND (o sus formas generalizadas basadas en una norma triangular u operadores T) y la negación.

Sean x_1 y x_2 expresadas en el intervalo $[0,1]$, entonces la operación AND (operador - T) se define como un mapeo T tal que:

$$T: [0,1] \times [0,1] \rightarrow [0,1]$$

dada por

$$y_1 = [x_1 \text{ AND } x_2] \triangleq [x_1 T x_2] = T[x_1, x_2]$$

Similarmente, la operación OR generalizada (conorma - T) se puede definir como un mapeo S tal que:

$$S: [0,1] \times [0,1] \rightarrow [0,1]$$

dada por

$$y_2 = [x_1 \text{ OR } x_2] \triangleq [x_1 S x_2] = S[x_1, x_2]$$

La negación **N** en $x_1 \in [0,1]$ se define como un mapeo $N: [0,1] \rightarrow [0,1]$ con las siguientes propiedades:

$$y_3 = N[x_1] = 1 - x_1$$

Por lo tanto,

$$N(0) = 1, N(1) = 0,$$

y

$$N(N(x)) = x.$$

Ahora, se darán algunas propiedades importantes de los operadores T y S.

1. $T(0,0) = 0, T(1,1) = 1, T(1,x) = x, T(x,y) = T(y,x)$
2. $S(0,0) = 0, S(1,1) = 1, S(0,x) = x, S(x,y) = S(y,x)$

También, los teoremas de De Morgan se enuncian como sigue:

$$T(x_1, x_2) = 1 - S(1 - x_1, 1 - x_2) \text{ y } S(x_1, x_2) = 1 - T(1 - x_1, 1 - x_2)$$

12.3. NEURONA INTEGRADORA DIFUSA TIPO GUPTA

En el desarrollo del modelo de una neurona difusa basada en la morfología neuronal, se utilizan las operaciones sináptica y somática combinadas.

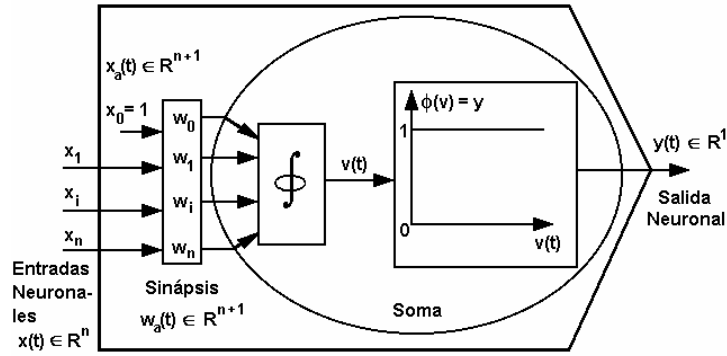


Figura 150. Neurona integradora difusa tipo gupta

Sea el vector aumentado de entradas neuronales y pesos sinápticos representado por:

$$x_a(t) \in [0,1]^{n+1}, \text{ y } w_a(t) \in [0,1]^{n+1}$$

12.4 OPERACIÓN SINÁPTICA

$$z_i(t) = w_i(t) \text{ AND } x_i(t), \quad i = 1, 2, \dots, n \in [0,1]$$

donde el operador **AND** es generalizado.

12.5 OPERACIÓN SOMÁTICA DE AGREGACIÓN

$$v(t) = \bigvee_{i=0}^n [w_i(t) \text{ AND } x_i(t)] \in [0,1]$$

donde el operador **OR** es generalizado.

12.6 OPERACIÓN SOMÁTICA NO LINEAL CON UMBRAL

$$y(t) = \phi[v(t)] \in [0,1]$$

donde el mapeo no lineal $\phi[\cdot]$ puede ser una función de activación tipo escalón o alguna otra función equivalente.

12.7. DISEÑO GENERAL DE LA NEURONA DIFUSA

De acuerdo con Gupta las operaciones neuronales básicas son: una operación sináptica, una operación somática de agregación y una operación somática no lineal con umbral. Con estas tres operaciones se puede conjuntar una neurona la cual puede ser difusa.

La operación somática de agregación se puede ver como una integral definida por Gupta como una OR difusa generalizada y la operación somática no lineal con umbral como una función que produce la respuesta difusa de la Neurona Difusa.

Al Integrador Difuso tipo Gupta (IDG) u OR difusa generalizada de N entradas lo constituyen N-1 compuertas OR difusas (Operadores Max) conectadas en cascada, y realiza la operación somática de

agregación. La Función de Activación (FA) con umbral realiza la operación somática no lineal con umbral.

Después del IDG, se tiene que generar la respuesta de la neurona difusa mediante una función de activación y un valor de umbral determinado. Para obtener dicha respuesta, se propone utilizar una función de activación (tipo escalón), por lo tanto la respuesta difusa de la neurona difusa va a estar constituida por pulsos de una misma amplitud y proporcionales en frecuencia a la amplitud de la señal de salida del IDG.

Todas las señales utilizadas en este trabajo son señales unipolares. En el caso de señales de voltaje se dice que son señales unipolares aquellas que toman valores de cero a un valor n positivo de voltaje, en nuestro caso corresponde a valores comprendidos en el intervalo de $[0,5]$ volts. La frecuencia máxima de todas las señales utilizadas en los circuitos de este trabajo es de 1 KHz.

En la figura 151 se muestra el Diagrama de Bloques de la Neurona Difusa.

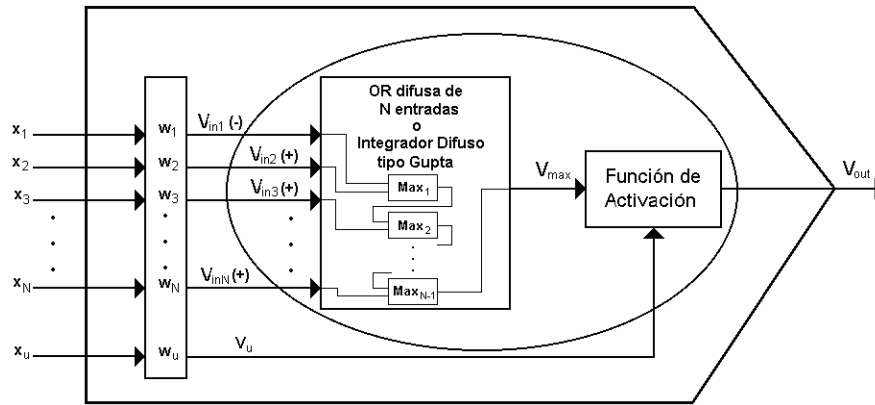


Figura 151. Diagrama de Bloques de la Neurona Difusa.

Para el diseño del microcircuito de la Neurona Difusa, se hacen las siguientes consideraciones:

$$w_1(t) = w_2(t) = w_3(t) = \dots = w_N(t) = w_u(t) = 1 \quad \forall t$$

donde: $w_1(t) \dots w_N(t)$ son los pesos sinápticos de las señales de entrada $x_1(t) \dots x_N(t)$ respectivamente. $w_u(t)$ es el peso sináptico asignado a la señal de entrada Umbral $x_u(t)$.

En el diagrama de bloques de la Neurona Difusa también se observa lo siguiente:

$$\begin{aligned} V_{in1}(t) &= x_1(t) \cdot w_1(t) = x_1(t) \text{ AND } w_1(t) \\ &\vdots \\ V_{inN}(t) &= x_N(t) \cdot w_N(t) = x_N(t) \text{ AND } w_N(t) \end{aligned}$$

Y para la señal de entrada Umbral:

$$V_u(t) = x_u(t) \cdot w_u(t) = x_u(t) \text{ AND } w_u(t)$$

Por lo tanto para el Diseño del circuito electrónico de la Neurona Difusa se considera que a las señales de entrada (señales analógicas) del circuito de la Neurona Difusa ya se les ha efectuado la operación sináptica, es decir:

$$u_i(t) = w_i(t) \cdot x_i(t) = w_i(t) \text{ AND } x_i(t)$$

por lo tanto las señales de entrada $V_{in1}(t)$ y $V_{in2}(t)$ al circuito electrónico, son equivalentes a las $u_i(t)$ respectivamente.

12.8. DISEÑO DEL MICROCIROUITO DE LA NEURONA DIFUSA UTILIZANDO ALTERA

Se presenta el diseño del microcircuito de la Neurona Difusa mediante compuertas lógicas digitales para poder implantar este diseño en ALTERA. El diseño del microcircuito de la Neurona Difusa consta de: el sumador/integrador difuso (IDG u Operador Max), la función de activación tipo escalón (FA) y los convertidores analógicos/digitales (A/D) y digitales/analógicos (D/A).

Para poder utilizar ALTERA, primero es necesario convertir las señales analógicas de entrada V_{in} en señales digitales mediante un convertidor A/D y realizar todo el proceso neuronal difuso de manera digital, posteriormente a la salida se tiene que convertir la respuesta difusa (en este caso señal digital) de la Neurona Difusa en una señal analógica mediante un convertidor D/A y obtener de esta forma la señal de salida V_{out} de la Neurona Difusa.

El número de bits está determinado por la resolución que se requiera en las señales de entrada y salida de la Neurona Difusa. Como se dijo anteriormente, todas las señales que se van a procesar en la Neurona Difusa son unipolares [0,1] y en este caso corresponde a un intervalo de 0 a 5 Volts, por lo tanto la resolución de la neurona con respecto al número de bits se presenta en la siguiente tabla:

No. de Bits (n+1)	2^{n+1}	Resolución
8	256	19.61 mV
10	1024	4.89 mV
12	4096	1.22 mV
16	65536	76.3 μ V

Tabla 12.

12.8. ANÁLISIS, SIMULACIÓN Y PRUEBAS DEL DISEÑO DEL CIRCUITO ELECTRÓNICO DE LOS BLOQUES IDG Y FA DE LA NEURONA DIFUSA

El diagrama de bloques de la Neurona Difusa con una OR difusa generalizada (Operador Max) de N entradas y los diseños teóricos de los circuitos electrónicos con compuertas lógicas digitales de los bloques IDG (Integrador Difuso tipo Gupta) y FA (Función de Activación) que conforman a la Neurona Difusa, son diseños generalizados porque son para N señales de entrada y para n+1 bits de resolución. Estos parámetros de diseño de la Neurona Difusa estarán definidos por los requerimientos de las aplicaciones prácticas de la Neurona Difusa.

El circuito electrónico del Operador Max para dos señales de entrada V_{in1} y V_{in2} , obtiene el máximo de las dos señales de entrada para cada instante dado, esto es:

$$V_{max} = \text{Max}(V_{in1}, V_{in2})$$

o de manera digital

$$V_{max7...V_{max0}} = \text{Max}(V_{in17...V_{in10}}, V_{in27...V_{in20}})$$

El funcionamiento del circuito electrónico del Operador Max se puede expresar de la siguiente forma:

$$\text{Si } V_{in1} \geq V_{in2} \text{ entonces } V_{max} = V_{in1}$$

y

$$\text{Si } V_{in1} < V_{in2} \text{ entonces } V_{max} = V_{in2}$$

o de manera digital

Si $(V_{in17}...V_{in10}) \geq (V_{in27}...V_{in20})$ entonces $V_{max7}...V_{max0} = V_{in17}...V_{in10}$

y

Si $(V_{in17}...V_{in10}) < (V_{in27}...V_{in20})$ entonces $V_{max7}...V_{max0} = V_{in27}...V_{in20}$

El funcionamiento del circuito electrónico de la FA se puede expresar de la siguiente forma:

Si

$V_{triang} \geq V_{max}$ entonces $V_{out} = 0 \text{ V}$

y si

$V_{triang} < V_{max}$ entonces $V_{out} = 5 \text{ V}$

en donde V_{triang} es la señal de entrada Umbral (V_u). De manera digital:

Si $(V_{triang7}...V_{triang0}) \geq (V_{max7}...V_{max0})$ entonces $V_{out7}...V_{out0} = 0...0$

y

Si $(V_{triang7}...V_{triang0}) < (V_{max7}...V_{max0})$ entonces $V_{out7}...V_{out0} = 1...1$

De acuerdo con las expresiones anteriores, sólo cuando $V_{max} > V_{triang}$ se produce un 1...1 (5 V analógico) y un 0...0 (0 V analógico) en cualquier otro caso, generando así escalones o pulsos cuadrados (V_{out}), estos pulsos serán la respuesta difusa de la Neurona Difusa.

En la figura (5.1.3) se muestra el Diseño General de la Neurona Difusa. El diseño del circuito electrónico de los bloques IDG (Integrador Difuso tipo Gupta) y FA (Función de activación) de la Neurona Difusa se presenta a continuación, así como los resultados de la simulación en Altera de la Neurona Difusa para dos señales de entrada senoidales defasadas 180° entre sí, y una señal de umbral para la FA de forma triangular de 10 veces la frecuencia de las señales de entrada.

En los resultados obtenidos de la simulación de la Neurona Difusa en Altera aparecen unas “XXX” que para este circuito en particular, corresponden a un 0 (cero). También se puede apreciar en la siguiente figura los resultados obtenidos de la Neurona difusa pero convertidos de D/A donde se puede apreciar más claramente el funcionamiento de la Neurona Difusa, ya que se puede observar en esta figura que el primer resultado obtenido es el máximo de las dos señales de entrada a la Neurona Difusa correspondiente a la integral/suma difusa de las señales de entrada. Esta suma es difusa porque la suma no difusa de dos senoides desfasadas 180° de la misma amplitud (0 a 5 Vpp) y frecuencia es 5 V para todo tiempo t y en cambio la suma difusa de estas señales es el valor máximo de las dos señales de entrada para todo tiempo t . Posteriormente, se obtiene la respuesta de la Neurona Difusa (V_{out}) constituida por pulsos de una misma amplitud y proporcionales en ancho de pulso y duración a la integral difusa (V_{max}) de las señales de entrada (V_{in1} y V_{in2}).

En conclusión se puede decir que se obtuvo el diseño del circuito electrónico de una Neurona Difusa que realiza procesos neuronales difusos.

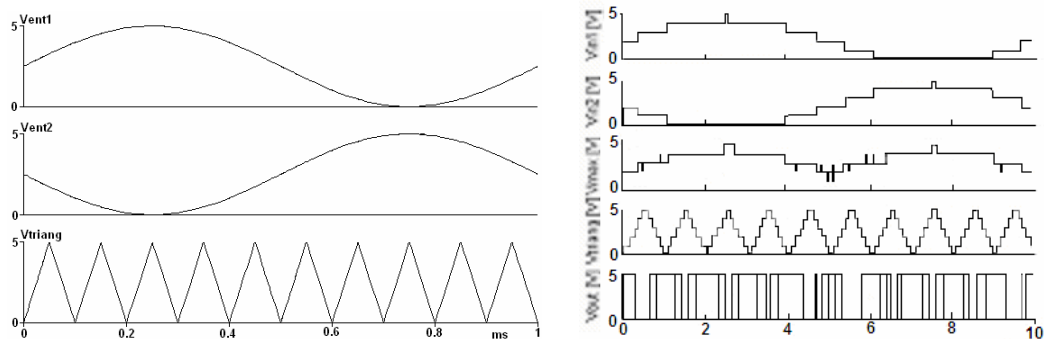


Figura 152. Señales de Entrada y salida convertidas de digitales a analógicas

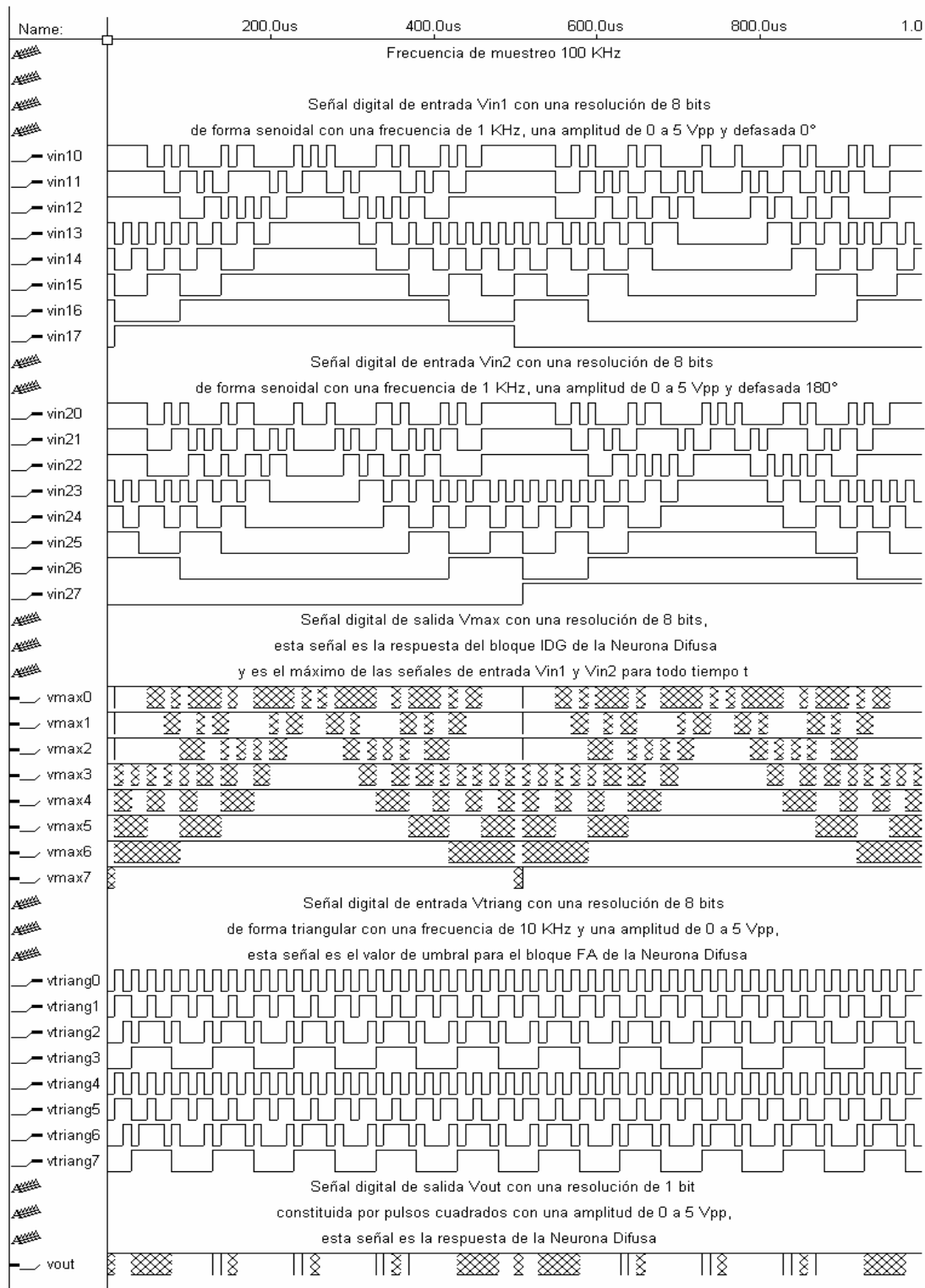
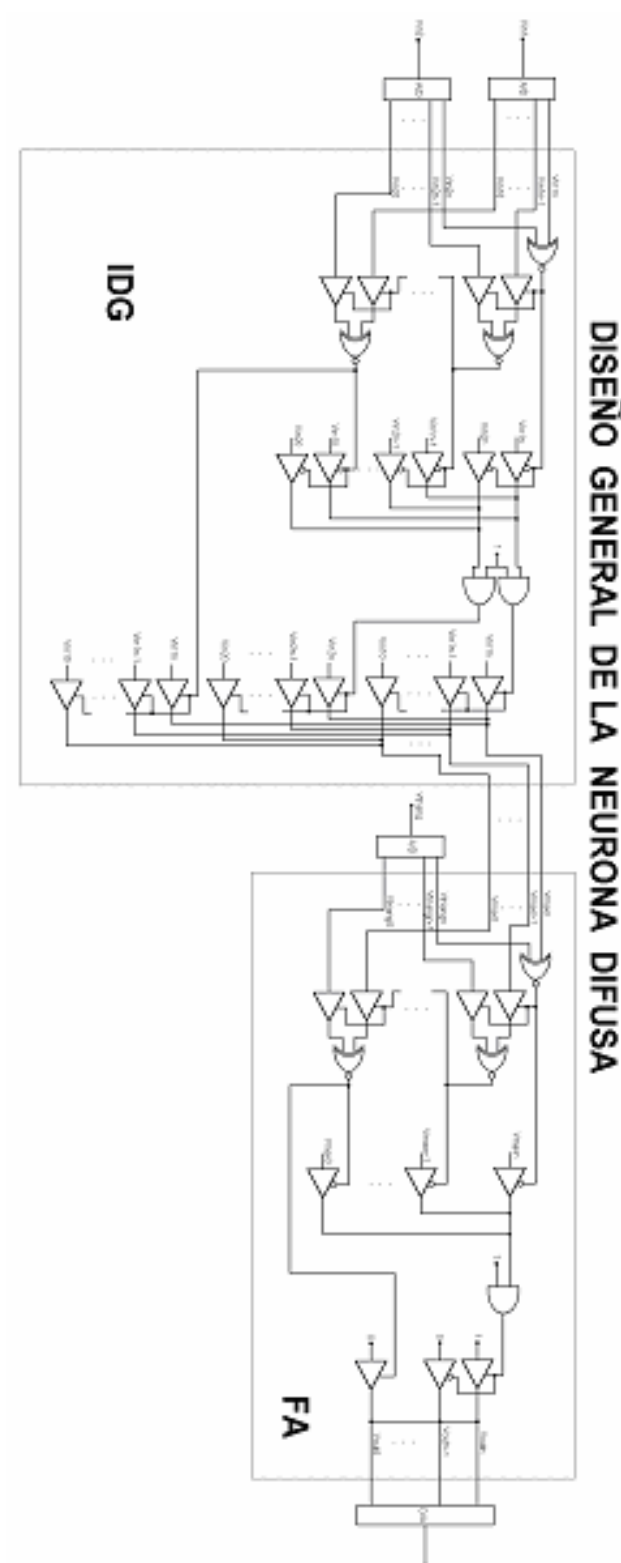


Figura 153. Resultados obtenidos de la simulación del circuito electrónico



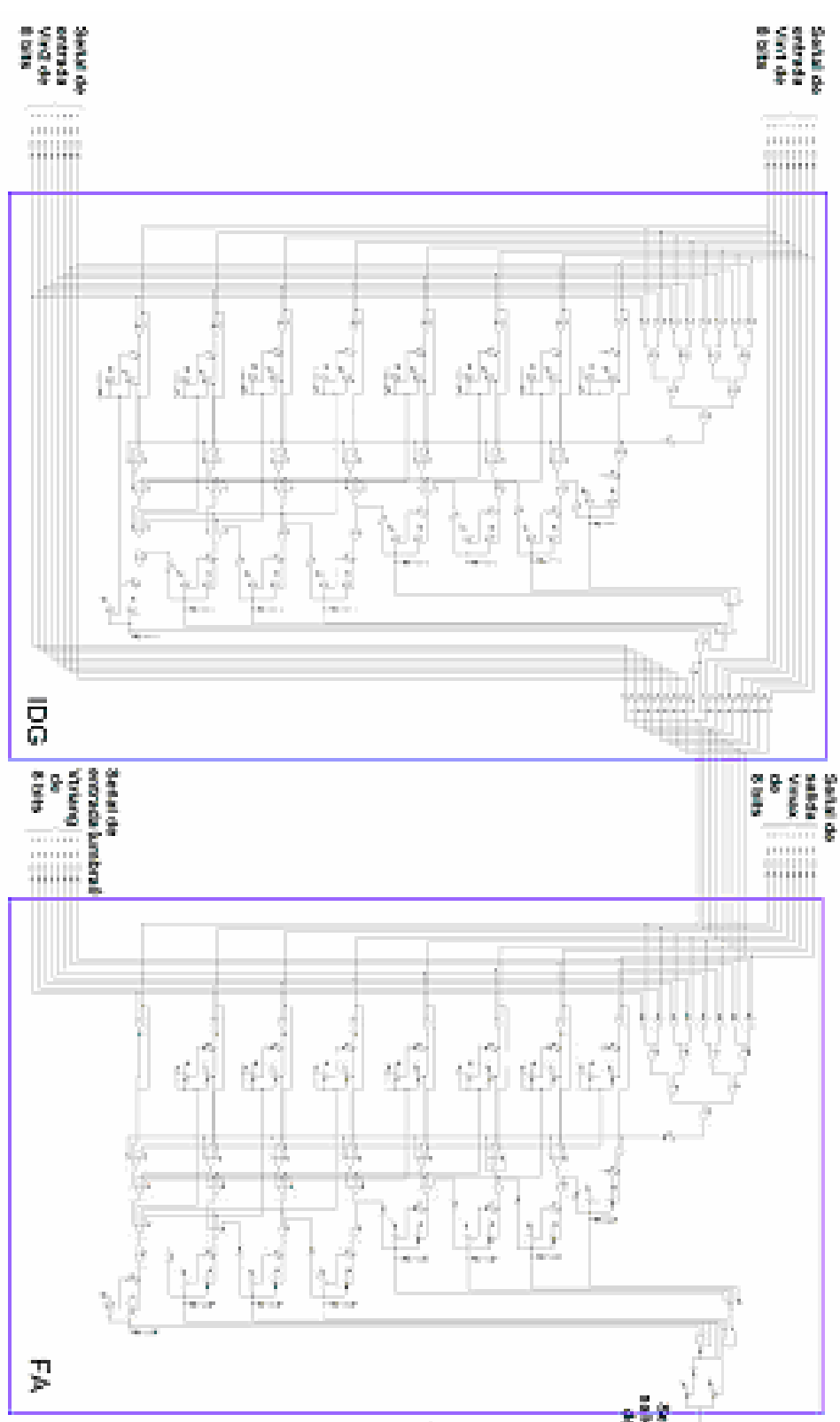


Figura 154. Diseño del Circuito electrónico de los bloques Idg y Fa de la Neurona difusa

13. MODELO DE NEURONA CON SELECCIÓN BORROSA DE UMBRAL

Desarrollaremos una propuesta de neurona que aproveche las capacidades ya probadas de la neurona artificial y a partir de ésta añadir ciertos bloques funcionales que incrementen el número de operaciones básicas asociadas a las neuronas biológicas, entre ellas se incluirán un manejo de señales variantes en frecuencia en lugar de los bloques que solamente manejan señales de tipo continuo, que contengan parámetros libres adicionales que permitan establecer los intervalos de conversión voltaje-frecuencia y frecuencia-voltaje, consecuentemente se incluirá la posibilidad de hacer una discriminación de las frecuencias de salida de la neurona y se contará con la posibilidad de controlar el desplazamiento y perfil de las señales generadas. Toda esta operación neuronal se realizará de manera asíncrona y a partir de este modelo se realizarán pruebas de operación en circuitos que operen unidireccionalmente, así como de forma realimentada para mostrar algunas características de operación, con el fin de que proporcionen algunas ideas básicas al respecto de las modificaciones aplicadas a la neurona artificial base.

De lo anterior se puede observar que se requiere añadir al interior de la neurona artificial la operación que convierta a frecuencia todas las señales internamente generadas en ésta. El diagrama de bloques a partir del cual desarrollaremos el nuevo esquema se basa en un sumador y un integrador, introduciendo como variante el hecho de que las señales que entren y salgan de esta neurona estén codificadas en frecuencia y que a su vez pueda discriminar la frecuencia de las señales a manejar a partir de un cierto valor de frecuencia, permitiendo de esta forma seguir operando las señales que se introducen al integrador como señales de tipo continuo. De acuerdo a lo anterior se propone el siguiente diagrama de bloques:

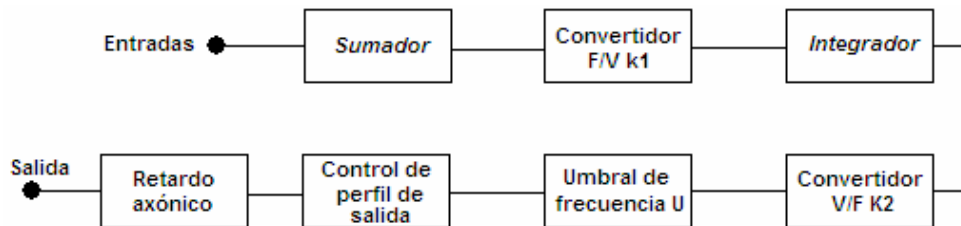


Figura 155. Diagrama de bloques de la neurona ampliada.

13.1. DESARROLLO DE CIRCUITOS

Como se muestra en la figura 1 a los bloques originales de la neurona (en *itálicas*) se les han añadido convertidores frecuencia a voltaje y voltaje a frecuencia y un discriminador de frecuencias, un control de perfil de salida y un retardo axónico, todo esto con el fin de que las señales transmitidas y recibidas por la neurona sean señales codificadas en frecuencia, así como un discriminador de umbral de las frecuencias a las que responderá. Asociados a estos bloques tenemos parámetros de relación de conversión dados por k_1 (relación de conversión de frecuencia a voltaje), k_2 (relación de conversión de voltaje a frecuencia), u (umbral de discriminador de frecuencias), y p (formador del perfil de salida de la neurona) a través de los cuales se realizarán las conversiones asociadas a cada uno de estos bloques funcionales.

Nuestro modelo consta de los siguientes elementos funcionales:

- Sumador
- Integrador
- Convertidor frecuencia voltaje
- Convertidor voltaje frecuencia
- Discriminador de umbral de frecuencia

- Retardo
- Formador de perfil de salida

El sumador tiene la función de formar la entrada de las señales excitadoras e inhibitoras que llegan a la neurona. El convertidor frecuencia-voltaje demodula las señales para el sumador de entrada. El integrador proporciona el potencial de la neurona y la dinámica de la misma. El par convertidor de voltaje-frecuencia y el discriminador de umbral de frecuencia generan las ráfagas de salida moduladas de acuerdo a los comportamientos determinados por sus parámetros. El retardo permite hacer desplazamientos en tiempo de las señales generadas y el formador de perfil permite hacer variaciones en la forma de la señal de salida.

Los sistemas que conforman la neurona son de tipo análogo y nos proporcionan una respuesta continua modificada por los siguientes parámetros:

- Los que individualmente regulan los pesos.
- Las pendientes de conversión de voltaje y de frecuencia.
- El umbral de frecuencia.
- La forma y desplazamiento que se desee seleccionar.
- La forma en que la salida de la neurona se convierte en la entrada de cualquier otra neurona con el fin trabajar pequeñas redes de neuronas (sinapsis).

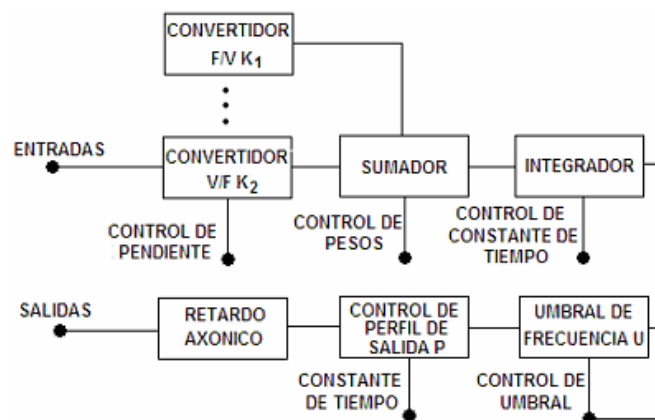


Figura 156. Diagrama de la neurona modificada.

13.2. DISCRIMINADOR DE UMBRAL DE FRECUENCIA

Existen varias opciones para realizar un filtrado de señales, entre ellos los filtros basados en amplificador operacional. Sin embargo un problema común a estos circuitos es la sintonización de los mismos, conforme lo requiera la dinámica de modificación de sus características operativas (por ejemplo, el cambio de frecuencia de corte), es por ello que proponemos una opción para realizar el filtrado de la señal, en función de la discriminación de los valores de voltaje que internamente maneja la neurona, obteniéndose a la salida de la misma la filtración de la señal modulada de acuerdo a un umbral de voltaje estipulado

La operación en este sentido se apoya en la relación de conversión de voltaje a frecuencia que se realiza en nuestro circuito, esto es:

$$f_s = R_v V$$

donde

$$R_v = \left[\frac{H_z}{V} \right]$$

Si observamos esta ecuación, podemos deducir que a partir de los niveles de voltaje es posible obtener la frecuencia de salida deseada. En nuestro caso, tenemos que las frecuencias de operación van de 0 a 1000 Hz y los valores de voltaje van de 0 a 5 volts; de esto se observa que la relación de conversión tiene un valor de 200 Hz/V, por lo que si deseamos obtener solo frecuencias mayores de 500 Hz, entonces debemos eliminar de nuestra señal valores menores a 2.5 volts, obteniendo así la discriminación de frecuencias deseada. Además de la realización del objetivo planteado se logra el ajuste de la frecuencia de corte mediante la simple variación del voltaje de referencia de entrada al circuito, lo cual coincide con otro de los objetivos centrales propuestos, resumiendo lo anterior en la siguiente ecuación:

$$f_s = \begin{cases} 0 & \text{si } f_s < f_c \\ 0 & \text{si } f_s > f_c \end{cases}$$

De lo anterior se observa que requerimos de un cortador de niveles de voltaje, el cual proponemos a continuación.

13.3. RECORTADOR DE NIVELES DE VOLTAJE

El recortador de niveles de voltaje se muestra en la figura 4.2.2. Este circuito puede ser entendido considerando que mientras que el Voltaje de referencia (V_r) sea mayor que el voltaje que entrega el integrador (V_{int}), el diodo D6 está operando en corte. Entonces la corriente a través de él es cero, por lo tanto, la caída de voltaje en la resistencia R89 también es cero; de ello se tiene que el voltaje en la unión de los elementos R89 y D6 es igual al voltaje de referencia .

Para encontrar el nivel de voltaje en el cual empieza a variar el voltaje de salida (niveles de voltaje mayores que el voltaje de referencia), tenemos de la figura 4.4.2:

$$V_{d6} = V_{sal} - V_r > V_{enc}$$

Si de la misma figura observamos que:

$$V_{sal} = (V_{int} - V_r)A_d$$

siendo A_d la ganancia del amplificador en malla abierta. Sustituyendo esta última expresión, tenemos:

$$\begin{aligned} (V_{int} - V_r)A_d - V_r &> V_{enc} , \\ (V_{int} - V_r)A_d &> V_{enc} + V_r , \\ V_{int} &> (V_{enc} + V_r) / A_d + V_r \end{aligned}$$

Cuando el diodo se enciende ($V_{int} > V_r$), por lo que el voltaje a través del mismo es casi cero y por efecto de la tierra virtual el voltaje:

$$V_r \cong V_{int}$$

Lo cual da como resultado una operación igual a la propuesta en el funcionamiento de este circuito; resumiendo esto en la relación y la gráfica de la figura 157:

$$V_{rec} = \begin{cases} V_r \quad \forall V_{int} < V_r \\ V_{int} \quad \forall V_{int} > V_r \end{cases}$$

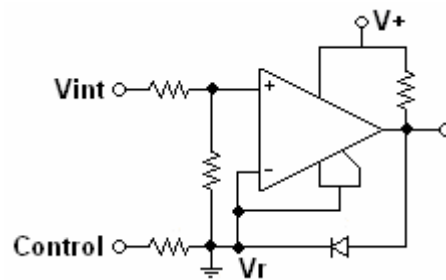


Figura 157. Circuito cortador de niveles de voltaje

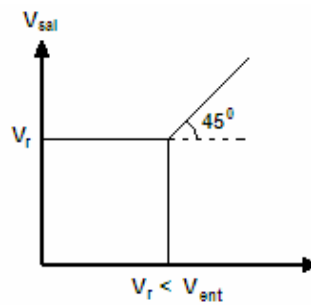


Figura158. Respuesta del circuito discriminador de voltaje.

En esta figura 158 se puede observar como a partir de un nivel de voltaje arbitrario (línea horizontal), se obtiene el bloqueo de ciertos niveles de voltaje de una señal senoide (lóbulos visibles). Comportamiento que no esta limitado a señales fijas, situación que se observa en la figura 159.

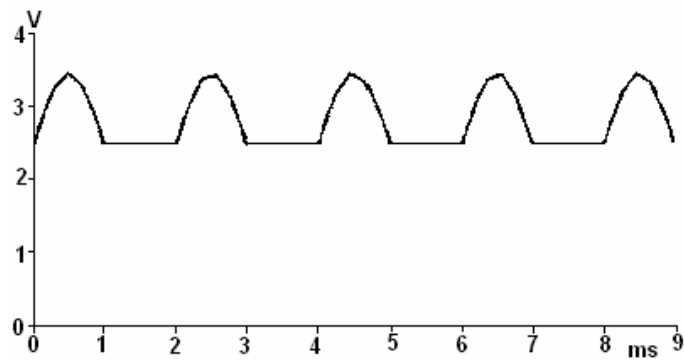


Figura 159. Recortador

En la figura 160 se muestra la generación de una señal más compleja, en donde la conformación de la señal superior está dada por la composición de las señales mostradas en la gráfica inferior.

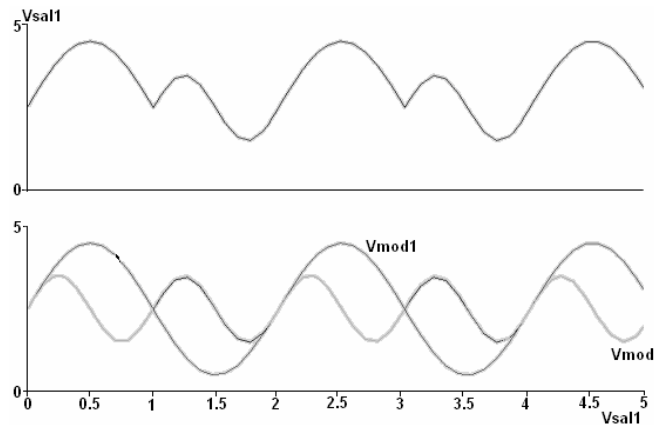


Figura 160. Generación de una señal más compleja

En la figura 161 se presentan superpuestas la salida de la neurona (pulsos verticales) y la función que determina el filtrado de la señal por el nivel de voltaje (lóbulos senoides)

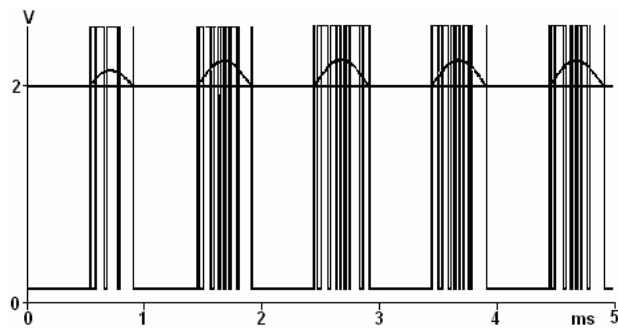


Figura 161. Filtrado tipo paso altas a partir de un nivel arbitrario de voltaje.

13.4. UMBRAL DE FRECUENCIA

Extendiendo la aplicación de esta idea es la forma como realizamos el filtrado de la señal en sus diversas variantes. Los circuitos que realicen esta función deberán seleccionar entre los umbrales de señal alto (paso altas), bajo (paso bajas), medio (paso banda) y el inverso de éste último (filtro de ranura) obteniendo de esta forma los comportamientos propuestos, el circuito se muestra en la figura 162.

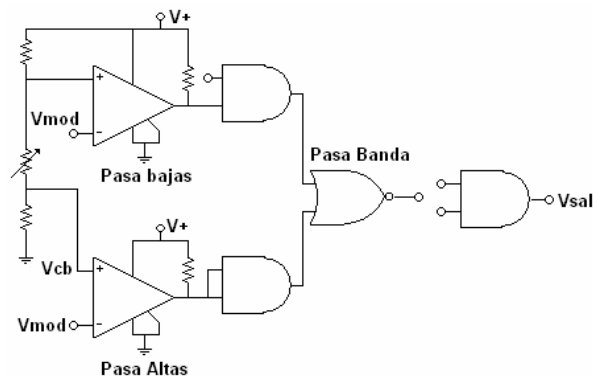


Figura 162. Circuito discriminador de umbral de frecuencia.

En la figura 163 se indica, por medio de la línea horizontal, la selección de las crestas de la señal para realizar un filtrado de tipo pasa altas, mostrándose en la parte inferior de la figura como se recupera la señal filtrada a la entrada de la siguiente neurona.

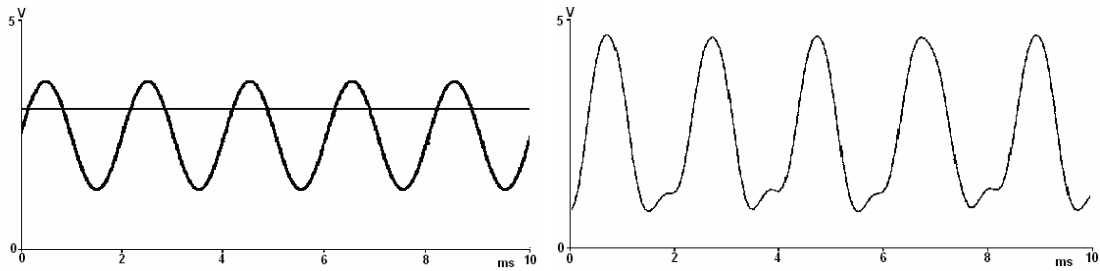


Figura 163. Filtrado pasa altas en una señal senoidal.

En la figura 164 se muestra el resultado de un filtrado tipo pasa bajas. A través de la selección de los valles de la senoide, acotados por la línea horizontal, se limita a niveles bajos de voltaje la excursión de la señal, en la figura inferior se observa la recuperación de la señal transmitida a la entrada de la siguiente neurona.

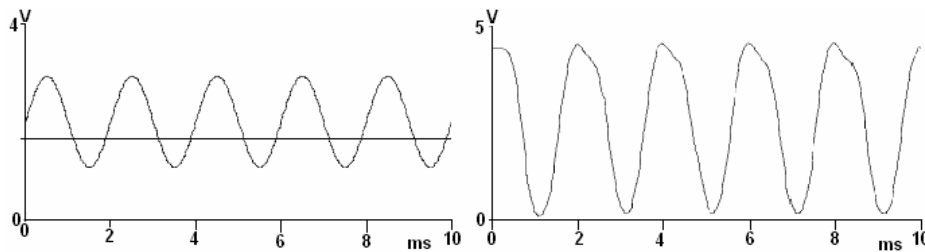


Figura 164. Realización de un filtrado pasa bajas en una señal senoidal.

En la figura 165 se muestra como la señal senoidal es limitada a valores medios en su excursión de voltaje, segmento acotado por las líneas horizontales, en la parte inferior se muestra como se recupera la señal transmitida a la entrada de la siguiente neurona.

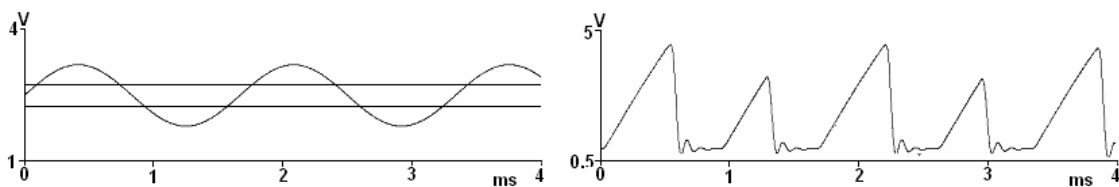


Figura 165. Filtrado pasa banda de una senoide.

Finalmente se presenta la variante correspondiente a un filtro de ranura, en el cual filtraremos el valor medio de la señal de forma tal que solo dejaremos pasar señales de alta y baja frecuencia, resultado que mostramos en la figura 166.

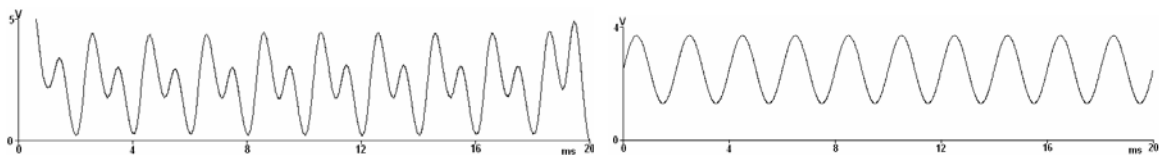


Figura 166. Realización de un filtrado de tipo ranura en una señal senoidal.

Se realizó una neurona con sinapsis V/F que cuenta con un umbral de frecuencia y que se selecciona en forma lógica borrosa. El sistema depende de los potenciales de acción del sistema del integrador con fugas después de la sinapsis de entrada F/V. El umbral puede ser del tipo pasa bajos, frecuencia media baja, frecuencia media alta y pasa altos y estos se seleccionan con base en los potenciales de acción y los conectivos lógicos borrosos que se construyeron para tomar la decisión del umbral. Esta es una variante de las neuronas borrosas que nos ofrece una amplia gama de posibilidades de respuesta y depende de las condiciones de la entrada y los potenciales, por lo que las constantes de tiempo del integrador, así como los retardos de transmisión sináptica en el axón, forman parte sustancial de la operación de la neurona, por lo que se conforma un sistema borroso de múltiples entradas y múltiples salidas.

En la figura 167 se muestra el diagrama esquemático de la neurona completa.

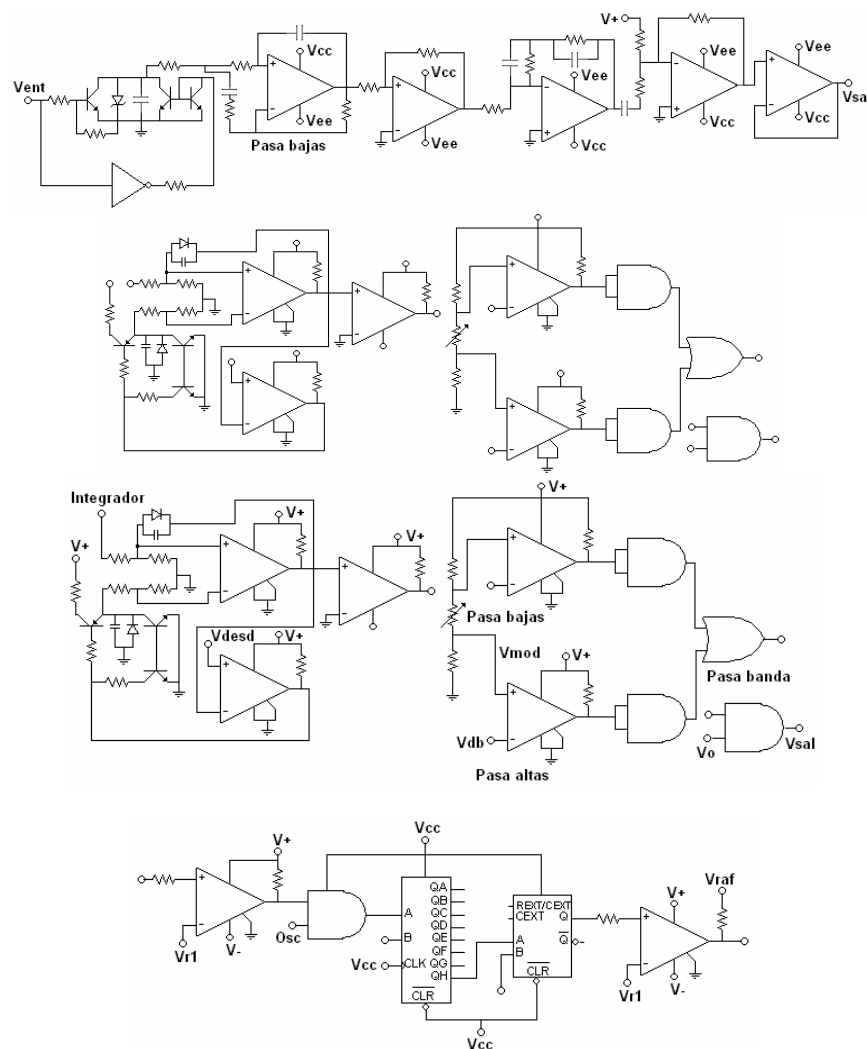


Figura 167. Diagrama electrónico de la neurona artificial ampliada

14. MODELO ELECTRONICO DE UNA NEURONA BORROSA

Desde la primera publicación acerca de neuronas de Mc Cullock y Pitts (Mc Cullock y Pitts 1943), muchos autores han tratado de crear modelos físicos de neuronas.

En los primeros trabajos el modelo de neurona era capaz de solamente simular las siguientes propiedades de la neurona biológica:

- Suma espacial de las señales de entrada
- Umbral de respuesta
- Periodo de retardo.

Algunos modelos de neuronas incluyeron algunas de las propiedades adaptivas de las neuronas.

En este trabajo se describe un modelo borroso electrónico de neurona y en lugar de usar el modelo de conductancia, empleamos en modelo de potencial de membrana.

Las ventajas que este modelo nos ofrece son las siguientes:

- Simplicidad en el diseño.
- Simplificación de las relaciones entrada-salida
- Facilidad de poder construir modelos electrónicos analógicos de las neuronas
- Facilidad de construir con las neuronas electrónicas redes interconectadas.

El modelo de neurona que se diseñó simula algunas de las propiedades de la neurona biológica como son:

- Puede sumar señales de entrada
- Tiene un umbral variable
- Tiene un periodo refractario absoluto
- Tiene un periodo refractario relativo
- Tiene salidas excitadoras e inhibitorias
- Puede tener estados transitorios de respuesta.

14.1. DESCRIPCIÓN DEL CIRCUITO

El modelo de neurona está compuesto de dos circuitos básicamente:

1. El sistema de sinápsis
2. El sistema de axón.

El sistema de sinápsis contiene dos circuitos:

1. El análogo de la sinápsis
2. El sistema de retardo de la sinápsis.

El sistema análogo de la sinápsis se construyó con:

1. El circuito sumador de entradas
2. El circuito integrador con tiempo de integración variable.

El sistema de axón contiene los siguientes circuitos:

1. Un circuito de umbral variable
2. Un registro de corrimiento
3. Un oscilador variable.

El sumador clásico de entrada se construyó usando dos amplificadores operacionales como sumadores de entrada, uno para entradas excitadoras y el otro para entradas inhibitorias. La salida

de estos sumadores se suma en otro sumador positivo que puede sumar un potencial de membrana.

El circuito de umbral variable está basado en un circuito comparador de voltaje donde uno de los voltajes es el umbral y el otro el potencial integrado.

El circuito de transmisión de axón se construyó con un circuito de retardo diseñado con oscilador monoestable de tiempo variable.

El circuito de pulsos de espigas de salida se diseño con base a:

1. Un oscilador
2. Una compuerta gobernada por la señal de salida del comparador de umbral.

El circuito de la neurona logra estados de respuesta transitoria como una función del umbral de entrada. Esto se logra levantando el nivel de umbral lo suficiente para eliminar la respuesta del comparador.

Otra de las posibilidades para el circuito neuronal es el cambio de la frecuencia de respuesta dependiendo de la duración del pulso de entrada. Esto se logra conectando un circuito astable al umbral, de forma tal que controla el tiempo en el cual ésta se aplica al sumador de entrada.

Este circuito nos permite simular la respuesta durante un estímulo que se mantiene o una respuesta máxima si se sobrepasa el valor del umbral en el circuito de adaptación sólo estará presente un tren de estímulos.

Por medio de controlar el nivel de umbral es posible generar trenes de pulso de respuesta asíncronos. Este tren se puede controlar por la forma de onda y la frecuencia de las señales de entrada. En la figura 168 se muestra el diagrama de bloques de esta neurona clásica.

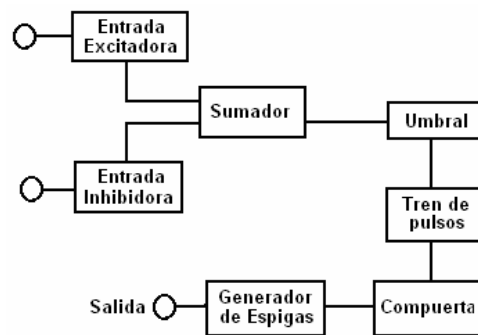


Figura 168. Diagrama de bloques de una neurona clásica.

En la figura 169 se muestra el diagrama esquemático de una neurona clásica.

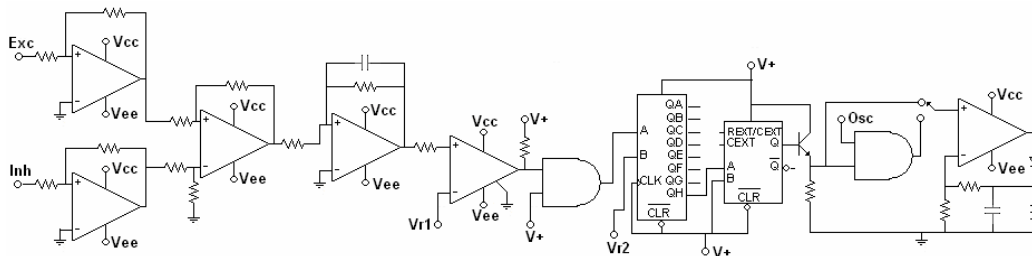


Figura 169. Diagrama esquemático de una neurona clásica.

En las últimas cinco décadas desde la primera publicación de Mc Cullock y Pitts (Mc Cullock y Pitts 1943) ha existido un gran interés en el desarrollo de las redes neuronales. El modelo de Mc Cullock y Pitts nos ayuda a entender las características de las neuronas como sistemas revelándonos el hecho de que el comportamiento de una simple célula nerviosa nos presenta no sólo comportamientos inciertos sino también transiciones en la ocurrencia o ausencia de un evento.

Es posible considerar que el modelo de la conducta de una célula nerviosa que satisfaga estas condiciones se puede definir como un modelo borroso, como se sugiere en las generalizaciones de los modelos de Mc Cullock y Pitts (Mc Cullock y Pitts 1943) y Pérez-Calva (Pérez Calva 1987). El concepto de neurona borrosa emplea ciertos conceptos y técnicas de la teoría de conjuntos borrosos de Zadeh (Zadeh L.A, 1965) y aplicada a la robótica por Wee y Ugh (Wee W.C., Fu K.S. 1969).

Si introducimos la idea de lo borroso en los modelos de neuronas logramos simulaciones electrónicas adaptadas a sistemas que son imprecisos en su definición y que tienen un enorme grado de complejidad. Muchos sistemas biológicos pertenecen a esta categoría. Para especificar el problema más completamente revisaremos algunos de los conceptos centrales de la teoría de Mc Cullock y Pitts.

1. La actividad de una célula nerviosa es del tipo todo o nada.
2. Un cierto número de sinapsis se pueden excitar en el periodo latente por medio de la excitación de la célula en un cierto tiempo y este número es independiente de la actividad anterior y de la posición de la célula.
3. El único retardo significativo de una célula es el retardo sináptico
4. La actividad de la sinapsis inhibitorias impide la excitación de la célula de una forma absoluta.
5. La estructura de una red neuronal no cambia con el tiempo.

En las neuronas clásicas cada neurona está definida por una función de transferencia que cambia las entradas en las salidas. Esta función puede ser o no ser lineal, pero si es lineal con la forma: $f(x) = ax$, la salida es la misma que la entrada pero multiplicada por un coeficiente a . La señal de entrada x_i y el peso ω_{ij} son números reales. Las señales de entrada modificadas por sus pesos se suman y transfieren por medio de varias salidas con técnicas como escalón, rampa y sigmoides, pero pueden integrar esta suma antes de aplicar la función de respuesta, lo que nos genera un integrador con fugas.

Yamakawa (T. Yamakawa y S. Tomoda 1969) introduce la idea de sustituir los simples pesos por un conjunto borroso de pesos que son números reales. Delgado (M. Delgado, 1990) tiene la idea de que las neuronas tienen umbrales borrosos.

14.2. MODELO DE NEURONA BORROSA

Para nuestro modelo comenzaremos por la afirmación fundamental de que nuestra neurona es un proceso borroso y que por lo mismo debe de satisfacer las siguientes condiciones:

De acuerdo con Kandel (A. Kandel, 1979) una neurona es borrosa si satisface las siguientes condiciones:

1. $e_j(k) i_j(k) < 1$ donde $e_i(k)$ es la j -ésima entrada excitadora en el tiempo k , y $i_j(k)$ es la j -ésima entrada inhibitoria al tiempo K .
2. El umbral de la neurona es un número real.

Las reglas de disparo de la neurona son las siguientes:

1. Todas las entradas deben de ser cero y

- La suma de las señales excitadoras debe de ser mayor o igual al valor del umbral

$$(T) \sum_i e_i^{(k)} + \sum_j i_j^{(k)} \geq T$$

- Cuando las reglas (1) y (2) se satisfacen al tiempo $t = k$ la neurona dispara al tiempo $t = k+1$ y en cualquier otra situación la neurona se mantiene en reposo.
- la salida de la neurona T_i es igual a cero si no dispara a cualquier valor ω_i donde:

$$0 < \mu_i \leq 1$$

si está disparada.

Así podemos definir una neurona borrosa como aquella que tiene pesos y umbral borrosos y maneja señales borrosas. Estas en la literatura se conocen con el término FNN3.

En la figura 170 se presenta el diagrama de bloques de la neurona anteriormente expuesta:

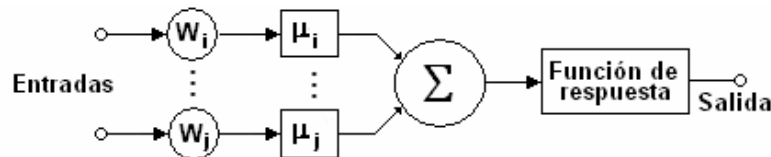


Figura 170. Diagrama de bloques de una neurona borrosa.

En este trabajo se presenta un modelo electrónico de una neurona que extiende la definición de neurona borrosa al diseñarse un sumador borroso de entrada y al tener umbral de disparo definido por medio de funciones de pertenencia triangulares y senoidales.

El sumador de entrada está definido por la ecuación lógico borrosa:

$$\text{Min}\{1-\text{min}(a, b), \text{max}(a, b)\}$$

donde $a = e_j(k)$ y $b = i_j(k)$, por lo que la nueva función de respuesta es:

$$\text{Min}\{1-\text{min}(a, b), \text{max}(a, b)\} \geq T(t)$$

dado que en lógica borrosa la tautología $P \wedge \neg P$ es válida.

En la figura 171 se muestra el diagrama de bloques de la neurona borrosa propuesta.

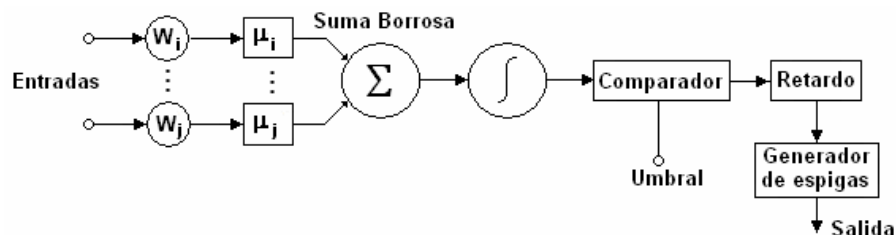


Figura 171. Diagrama de bloques de la neurona propuesta.

También se modificó la condición del umbral para hacerlo una función dependiente del tiempo y no un valor fijo, o la posibilidad de poder ser manejado por la señal de salida de otras neuronas tanto en amplitud como en frecuencia.

La borrosidad de la neurona se puede incluir en varios niveles:

1. Podemos incluir que la respuesta sea variable de acuerdo con la función de pertenencia la cual electrónicamente se puede simular manejando la respuesta del umbral como una función de la señal excitadora. En lugar de hacer que la borrosidad radique en la respuesta de la neurona, ésta se incluye en la variación del umbral de la neurona a ser excitada.
2. Se puede también incluir la borrosidad en el tiempo de retardo de la transmisión de axón, al producir tiempos de retardo en forma azarosa.
3. Se puede generar borrosidad en la respuesta del tren de pulsos de la neurona, comandando el tren de pulsos vía una función que controle la compuerta de salida.

Como las posibilidades de la simulación nos permiten simular la respuesta borrosa y usando la respuesta de la neurona acoplada a la función de sinápsis se puede establecer borrosidad en el tiempo de retardo y en la duración de los estados transitorios de respuesta.

El modelo de neurona se compone básicamente de tres sistemas fundamentales:

1. El sistema de sinápsis
2. El sistema de axón
3. El sistema generador de borrosidades.

En la figura 172 se presenta el diagrama de bloques de la neurona borrosa:

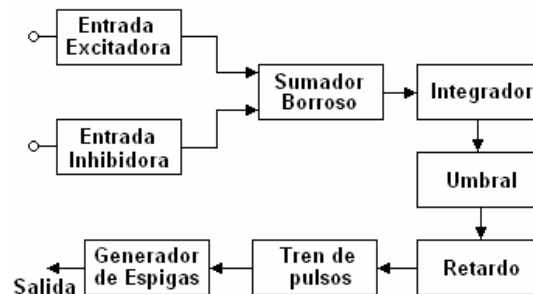


Figura 172. Diagrama de bloques de la neurona borrosa.

El sistema de sinápsis está analógicamente construido y consiste de los siguientes circuitos básicos:

1. El circuito análogo de la sinápsis que está compuesto del circuito integrador con tiempo de integración variable. Este tiempo de integración se puede controlar por las sinápsis de otras neuronas.
2. El circuito de retardo está compuesto de un oscilador controlado por voltaje que controla un registro de corrimiento.

El sistema de axón está compuesto de los siguientes circuitos:

1. Un sumador borroso de entrada
2. Un circuito de umbral borroso
3. Un circuito retardo de transmisión de axón.
4. Un circuito para cambiar la frecuencia de la señal.
5. Un circuito de salida.

El circuito sumador de entrada está diseñado en base a un par de sumadores borrosos que conforman la expresión para la suma borrosa anteriormente dada. En la figura 173 se muestra el diagrama esquemático de este sumador:

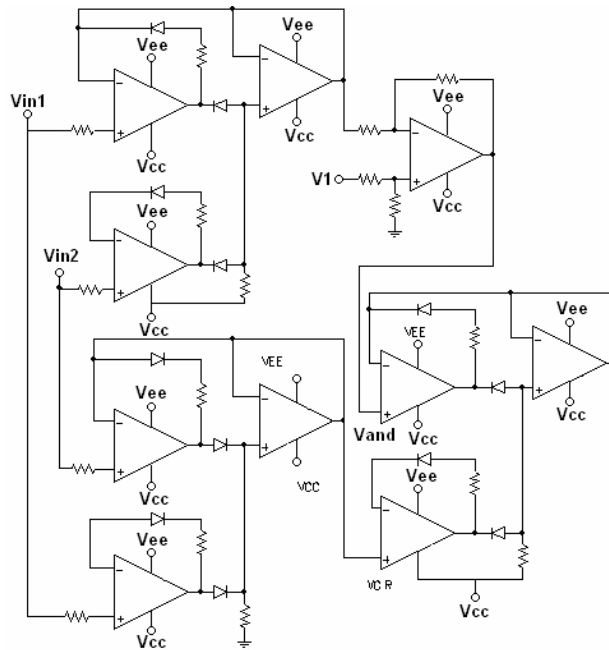


Figura 173. Diagrama esquemático del sumador borroso.

El circuito de umbral variable está basado en un circuito comparador de voltaje, en el cual el voltaje de referencia está generado por una cierta función, de forma tal que el voltaje aplicado varíe de acuerdo con esta función. Otra de las formas en la cual se puede generar el mecanismo es por medio de la aplicación de señales variantes en el tiempo por medio de osciladores de frecuencia variable. De esta forma se pueden generar patrones dependientes del tiempo para estudiar respuestas de circuitos neuronales a entradas excitadoras tales como senoides, cuadradas, triangulares, etc.

El circuito de retardo de transmisión de axón está basado en un circuito astable de tiempo variable que es manejado por un oscilador controlado por voltaje. Si generamos patrones estocásticos manejados por un monoestable es posible generar borrosidad en la velocidad de transmisión de axón. Esto permite que la velocidad en redes temporales dependientes del tiempo tenga la posibilidad de acoplamientos indefinidos que generan respuestas de impulsos muy variadas. En la figura 174 se muestra el circuito de retardo de axón.

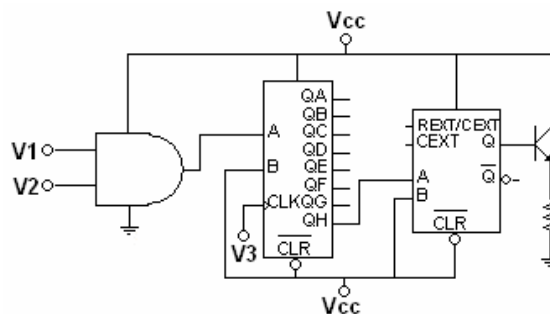


Figura 174. Circuito esquemático del retardo de axón.

Podemos generar borrosidad en el circuito generador de tren de pulsos por medio de un generador de pulsos al azar que comanda la compuerta del generador. Esto nos permite generar pulsos asíncronos y en este caso la borrosidad del sistema es mucho más difícil de manejar pero permite simular respuestas asíncronas. En la figura 175 se muestra el el generador de pulsos y el circuito generador de espigas.

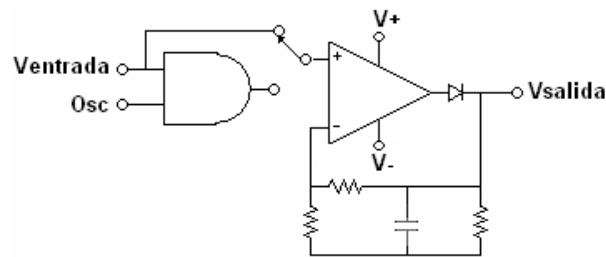


Figura 175. Circuito oscilador y generador de espigas.

En este trabajo comparamos con las mismas señales las respuestas de una neurona integradora con fugas clásica y las respuestas del modelo de neurona borrosa propuesto. Se probaron dos señales de entrada senoidales con la misma amplitud y frecuencia una como entrada inhibitoria y la otra como excitadora. La borrosidad del umbral se dio por medio de una señal triangular y obtuvimos los siguientes resultados.

En la figura 176 se muestra la gráfica de respuesta de la neurona clásica integradora con fugas y en la figura 177 se muestra el plano fase del potencial integrador de la neurona.

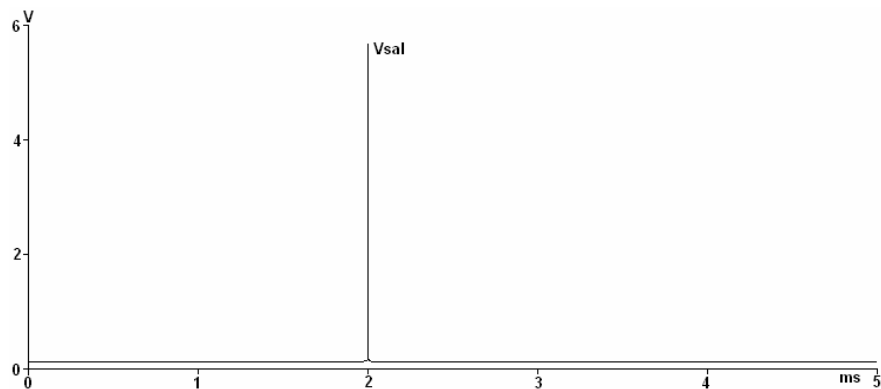


Figura 176. Respuesta de una neurona clásica integradora con fugas con dos señales senoidales idénticas de entrada.

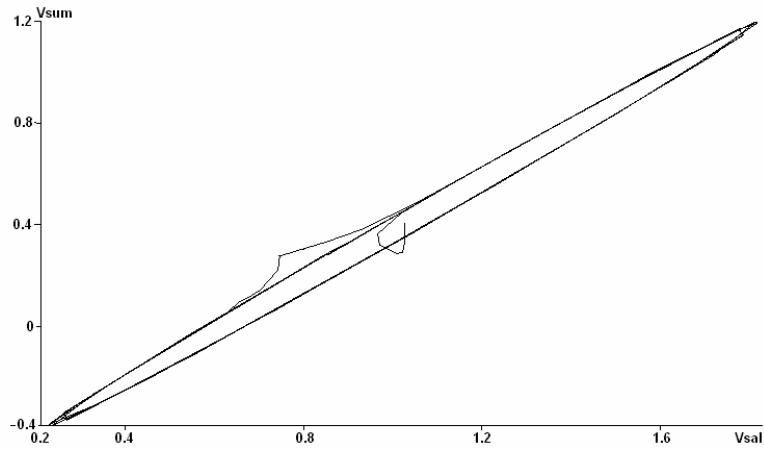


Figura 177. Plano fase del potencial integrador de la neurona clásica.

En las siguientes figuras se muestran la respuesta de la neurona borrosa para las mismas señales de entrada y potencial de umbral que en el caso anterior de la neurona clásica. La respuesta de la neurona borrosa y el plano fase de su potencial integrador se muestran en la figura 178 y 179.

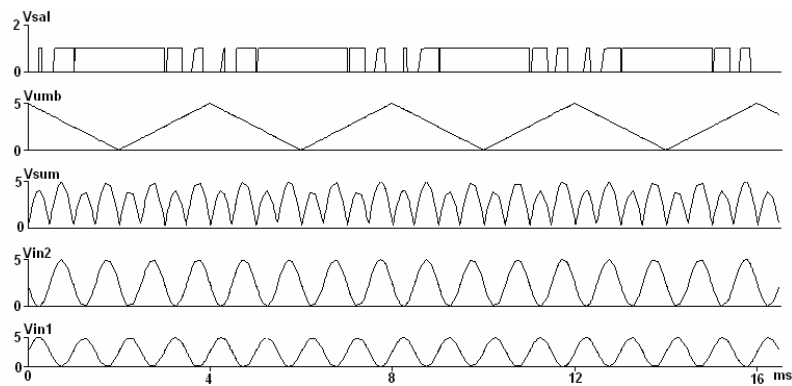


Figura 178. Respuesta de una neurona borrosa integradora con fugas con entrada de dos señales senoidales una excitadora y la otra inhibidora. El umbral es una función triangular de 500 Hz.

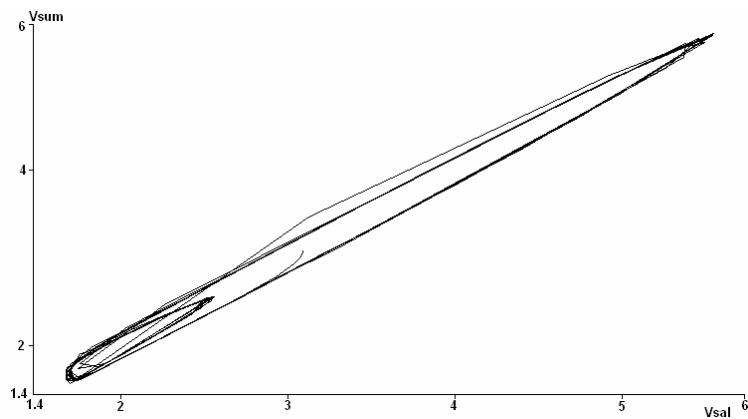


Figura 179. Diagrama de fase de potencial integrador de la neurona borrosa.

En las siguientes figuras se muestra la respuesta de la neurona clásica integradora con fugas con dos entradas cuadradas y con señal de umbral triangular.

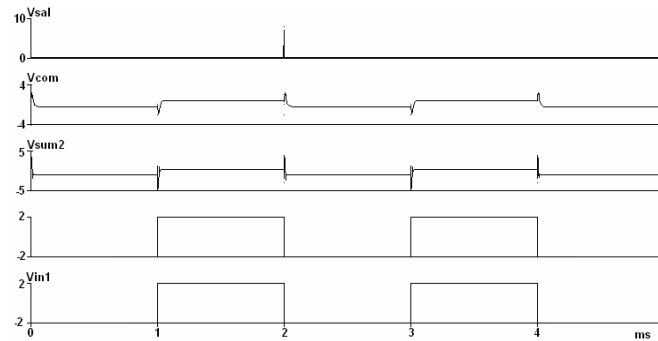


Figura 180. Respuesta de la neurona clásica integradora con fugas con dos entradas cuadradas y señal umbral triangular.

En la figura 181 se muestra el diagrama de fase del integrador con fugas clásico con dos entradas cuadradas y señal de umbral triangular.

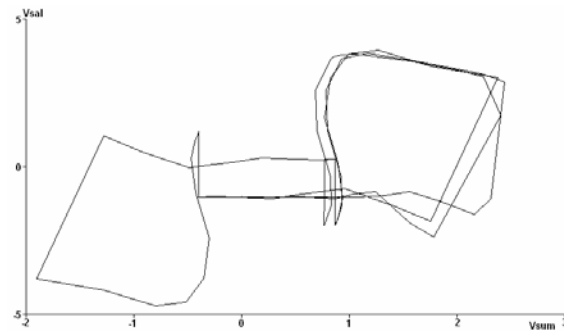


Figura 181. Diagrama d fase de la neurona integradora con fugas con las mismas condiciones que en la figura (13).

En la figura 182 se muestra en las mismas condiciones la respuesta de la neurona borrosa.

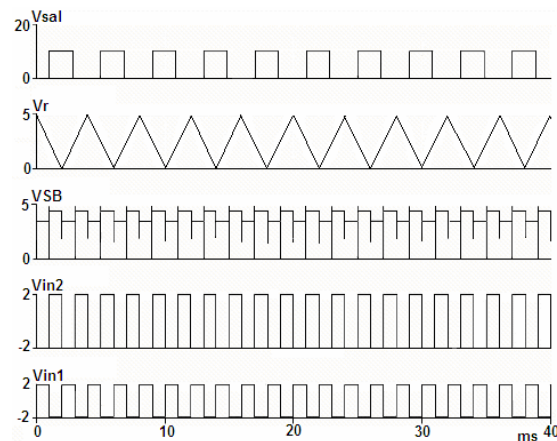


Figura 182 Respuesta de la neurona borrosa con las mismas condiciones que en el caso anterior de la neurona clásica.

En la figura 183 se muestra el diagrama de fase del potencial integrador de la neurona borrosa en las mismas condiciones del caso anterior.

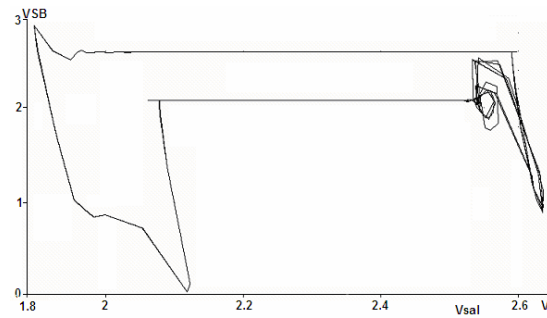


Figura 183. Diagrama de fase del potencial integrador de la neurona borrosa.

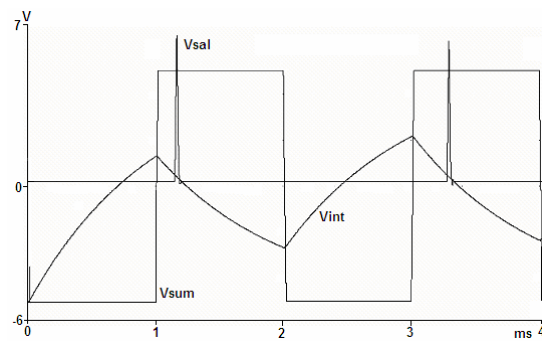


Figura 184. Oscilograma de una entrada senoide y respuesta sin generador de tren de pulsos.

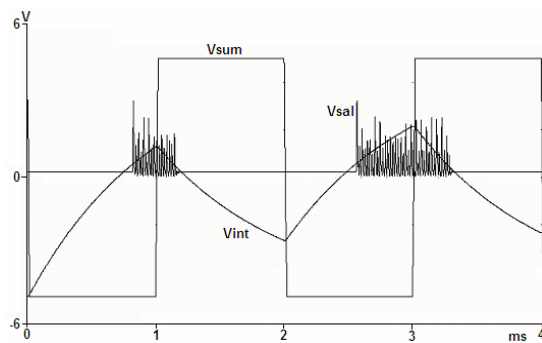


Figura 185. Oscilograma de una señal cuadrada de entrada y repuesta con generador de tren de pulsos

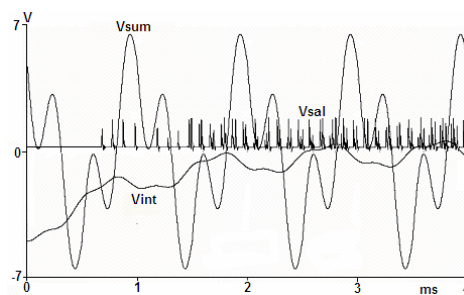


Figura 186. Entradas senoidales y triangulares y respuesta con generador de tren de pulsos

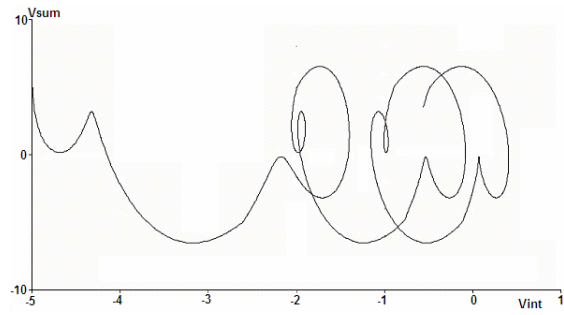


Figura 187. Diagrama de fase de la figura 5.2.19.

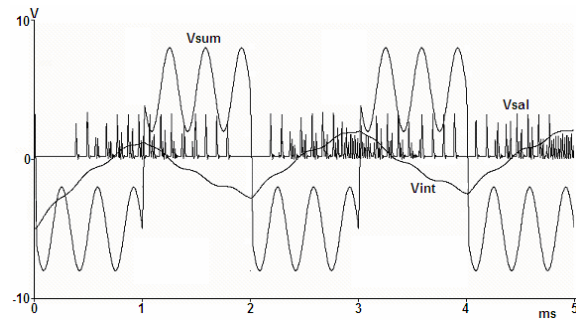


Figura 188. Entradas senoides y triangulares con tren de pulsos y umbral triangular.

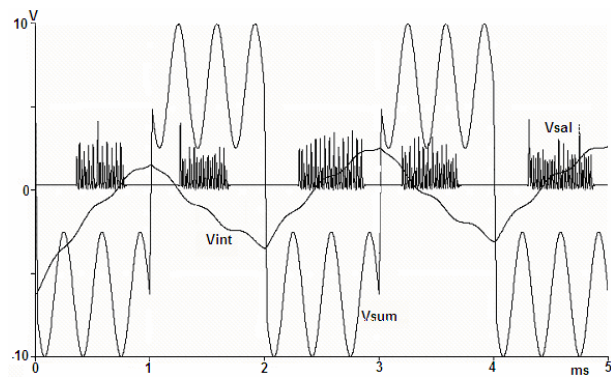


Figura 189. Las mismas entradas que la figura anterior con umbral triangular de baja frecuencia.

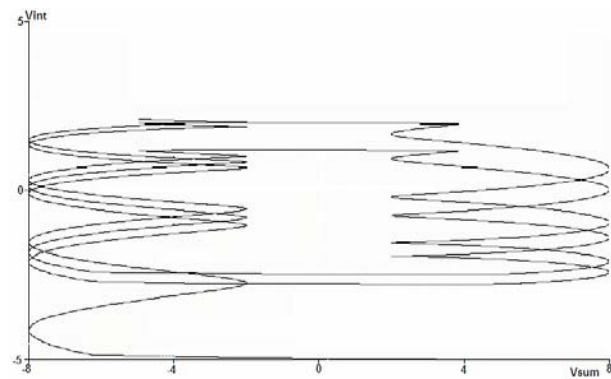


Figura 190. Diagrama de fase de la figura 189.

En la figura 191 se muestra el diagrama esquemático de la neurona borrosa.

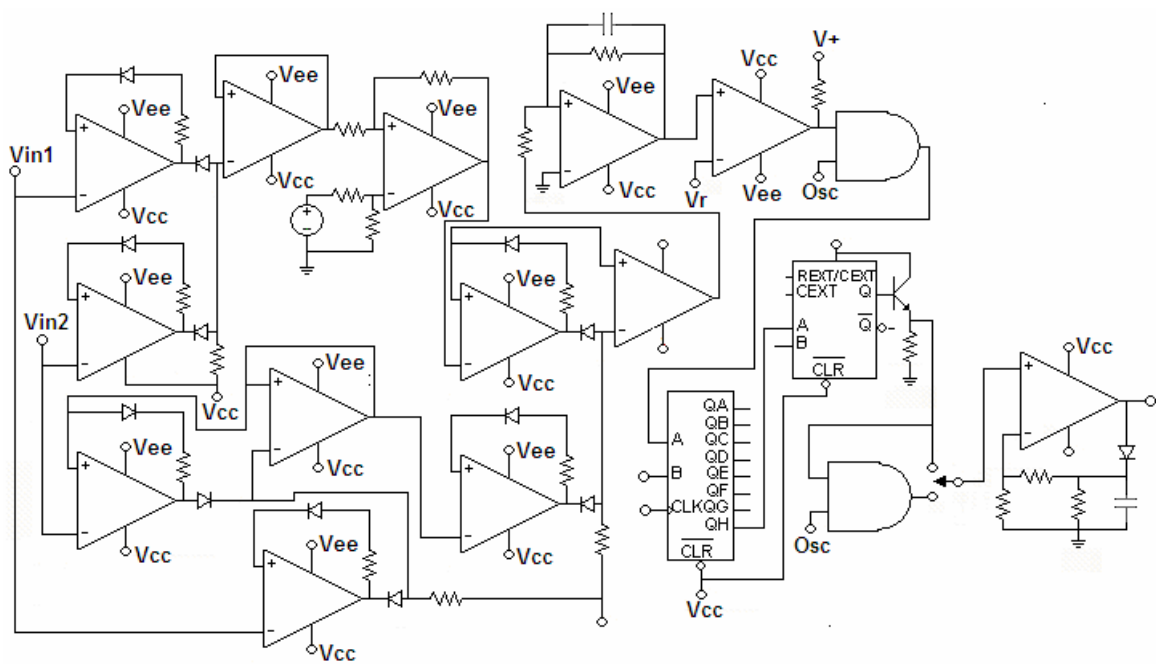


Figura 191. Diagrama esquemático de la neurona borrosa.

15. COMPARACIÓN DE LOS PROCESOS EVOCADOS EN UNA COLUMNA TECTAL, CON DOS TIPOS DE NEURONAS

El modelo de columna tectal de Lara (Lara R, 1982) representa excitaciones recurrentes. Inhibición lateral y modulación. Este modelo se ha empleado para simular la facilitación del comportamiento presa-depredador y cambios en los niveles de los umbrales debidos a la inhibición como una función de la motivación como lo discute Cervantes Pérez en (Cervantes-Perez, 1985). Este modelo no considera umbrales fijos, mientras que la modulación a largo plazo determina cuando se está en un proceso de memoria a corto plazo. En otras palabras, se dan los campos de potencial en respuesta a la correlación existente entre el comportamiento neuronal y el ambiente, Grüsser (J. Grüsser, 1976). Las respuestas si o no sugieren una serie de pulsos que originan los pulsos aferentes juegan un papel importante al elegir el campo de potencial y que están compuestos por dos ondas negativas que son interrumpidas por ondas positivas. Los fenómenos de sincronización entre sistemas acoplados son abundantes en la naturaleza.

En nuestro caso deseamos estudiar si en este tipo de estructuras, como la columna tectal que se muestra en la figura 192, es posible que si las características de la columna cambian se replican respuestas del sistema que ocurren en otras condiciones, fenómeno que llamaremos evocación.

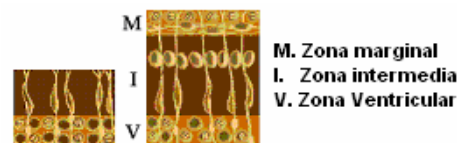


Figura 192. Modelos biológicos de columna tectal de tres y dos neuronas.

Estudiaremos dos modelos basados en la arquitectura de la columna de tectal, propuesto por Lara (Lara R, 1982), pero usando neuronas Mc Cullok y Pitts modificadas por nosotros par incluir algunos hechos físicos de las neuronas biológicas, como la polarización de la membrana, la liberación en el tiempo de neurotransmisores, también retraso en el tiempo para representar el retardo de axónico, así como el retardo en la transmisión entre neuronas debido a neurotransmisores. Nuestro modelo de neurona se presenta en la figura 5.2.2.



Figura 193. Modelo de Neurona.

15.1. COLUMNA TECTAL CON DOS NEURONAS MC CULLOK MODIFICADAS

La arquitectura propuesta se muestra en la figura 194.

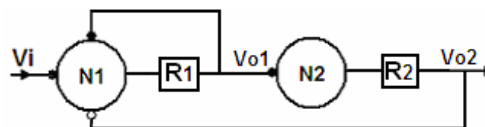


Figura 194. Modelo simplificado de columna tectal.

En la figura 195 se muestra el diagrama esquemático de nuestro modelo de neurona.

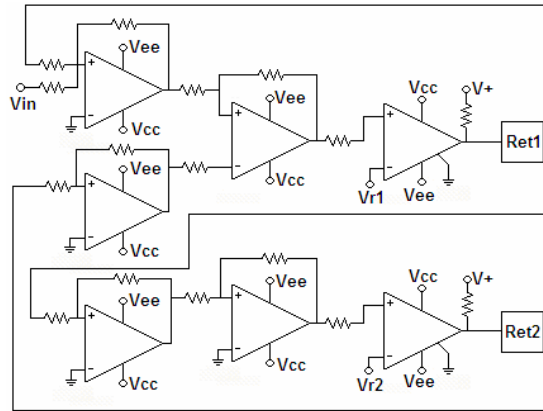


Figura 195. Diagrama esquemático del modelo de neurona integradora con fugas modificada.

Nuestro circuito de retardo de la señal es fundamental en los procesos que describiremos y nuestro circuito se muestra en la figura 196.

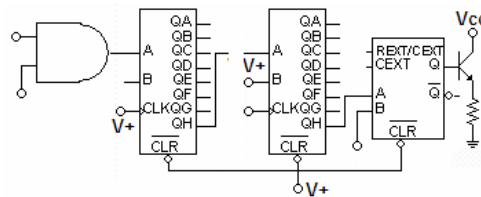
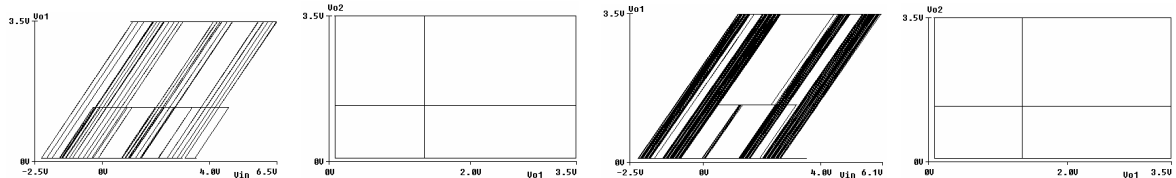
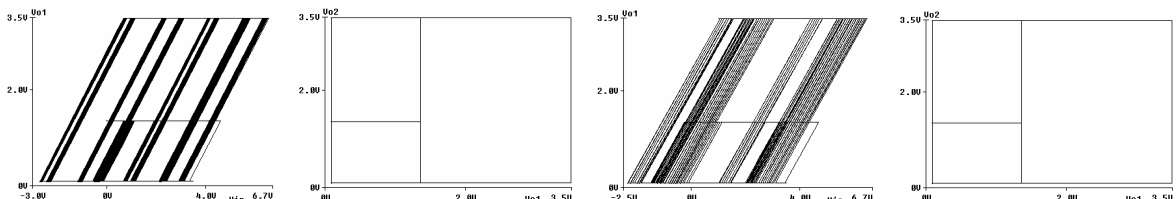


Figura 196. Circuito de retardo axónico.

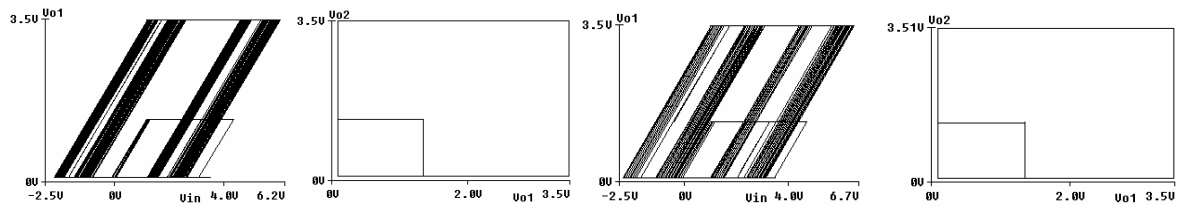
Para este modelo de columna de tectal encontramos procesos de evocación como los que mostramos en las siguientes figuras, en que las cuales se presentan los planos fase de las dos neuronas. En primer lugar el plano fase de la neurona N1 y en el segundo lugar el plano fase de la neurona N2.



Entrada Senoidal, $A1 = A2 = 1$ retardo de $R1 = 12$ y $R2 = 7$. Entrada Triangular $A1 = 1$ $A2 = 3$ retardo de 2ms.



Entrada Triangular $R1 = 1\text{ms}$ y $R2 = 2\text{ms}$ $A1 = 2$ $A2 = 1$ Entrada Senoidal $A1 = A2 = 1$, $R1 = 1$ $R2 = 7$



Entrada Triangular $A1 = 1 = A2$, $R1 = 3ms$, $R2 = 2ms$ Entrada Senoidal $A1 = 2 = A2$, $R1 = 2ms$, $R2 = 3ms$

Como podemos ver de estos gráficos, el plano fase de la segunda neurona en cada caso es el mismo, aunque las condiciones de los parámetros de columna de tectal y la entrada para la columna sean diferentes, tenemos evocación de la entrada previa en otras condiciones.

15.2. COLUMNA TECTAL DE TRES NEURONAS MC CULLOK MODIFICADAS

Vamos a estudiar el mismo fenómeno con el segundo modelo de columna tectal formado por tres neuronas, como se muestra en la figura 197.

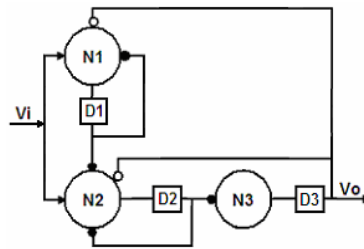


Figura 197. Modelo de columna tectal con tres neuronas.

En la figura 198 se muestra el diagrama esquemático de la columna tectal de tres neuronas.

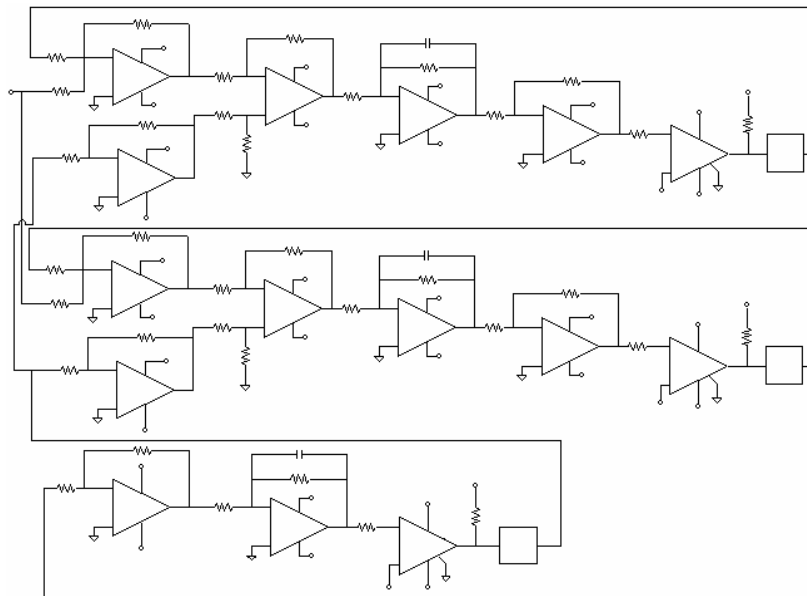
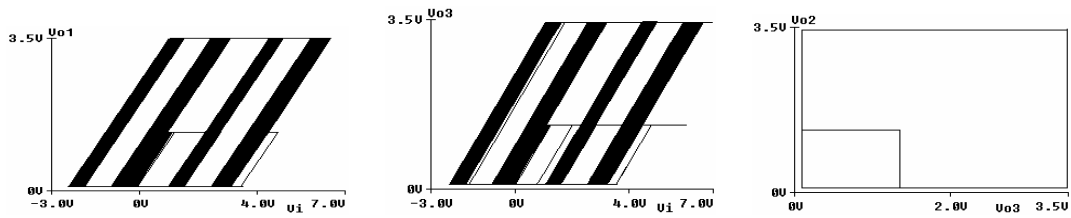
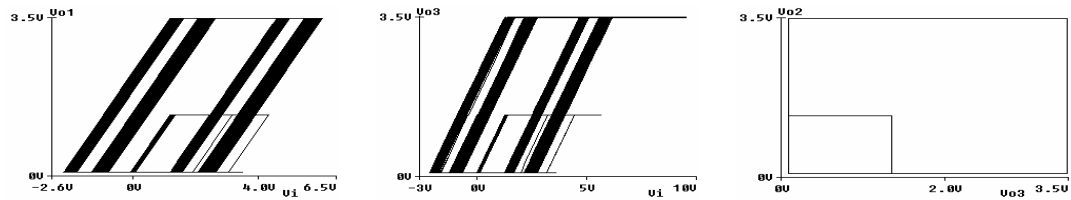


Figura 198. Diagrama esquemático de la columna tectal de tres neuronas

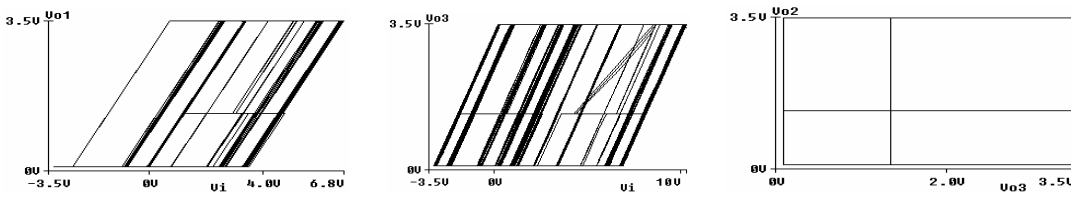
En las siguientes gráficas en primer lugar se presenta el plano fase de la neurona N1, luego el plano fase de la neurona N2, y finalmente el plano fase de la neurona N3.



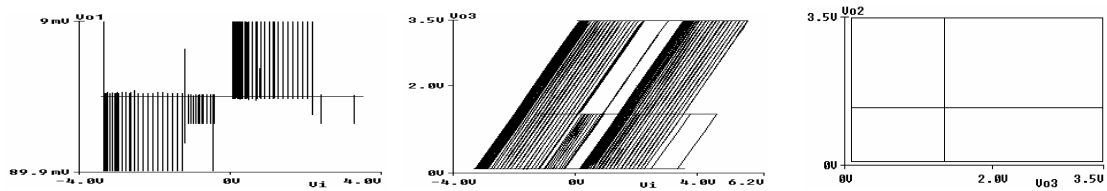
$A1 = A2 = 1$, retardos iguales en 1ms, entrada senoidal.



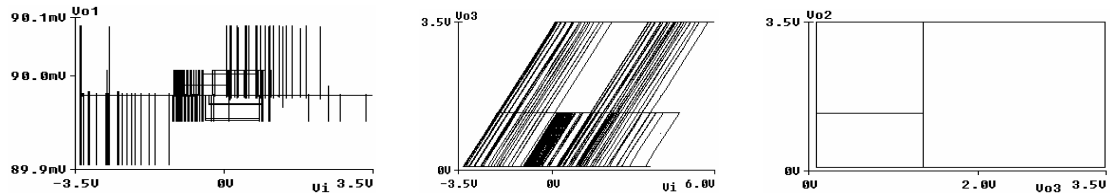
$A1 = A2 = 1$, retardos iguales en 1ms, entrada triangular.



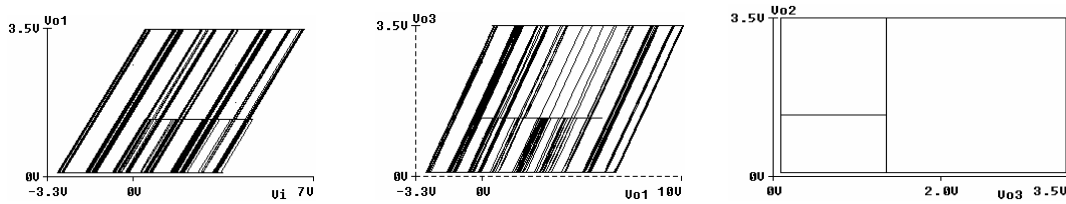
$A1 = 2$ $A2 = 2$, retardos iguales en 2ms, entrada senoidal.



$A1 = 2$ $A2 = 2$ retardos iguales en 2ms, pero el retardo $D1$ of 1ms, entrada senoidal Frec = 2.



$A1 = 3$ $A2 = 3$, retardo $D1 = 1$ ms, $D2 = 2$ ms y $D3 = 3$ ms, entrada senoidal Frec = 3.



$A1 = 3$ $A2 = 3$ retardo $D1 = 1\text{ms}$, $D2 = 2\text{ms}$ y $D3 = 3\text{ms}$, entrada triangular $\text{Frec} = 3$.

Es claro que aunque los espacios fase de las dos primeras neuronas son muy diferentes, el espacio fase de la tercera neurona son los mismos y de nuevo aunque las condiciones son muy diferentes, los espacios fase de las neuronas N3 son los mismos, y por está razón la columna tectal tiene procesos de evocación.

15.3. COLUMNA TECTAL CON DOS NEURONAS INTEGRADORAS CON FUGAS

Vamos a estudiar el modelo de columna tectal usando neuronas integradoras con fugas modificadas por nosotros para incluir las mismas características que las del modelo de McCullock y Pitts. El modelo de neurona se muestra en las figuras 199 y 200

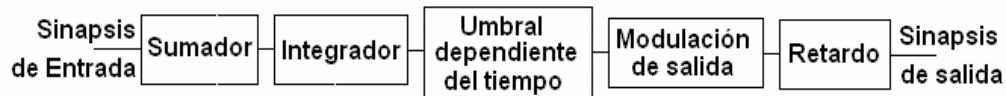


Figura 199. Modelo modificado de neurona integradora con fugas.

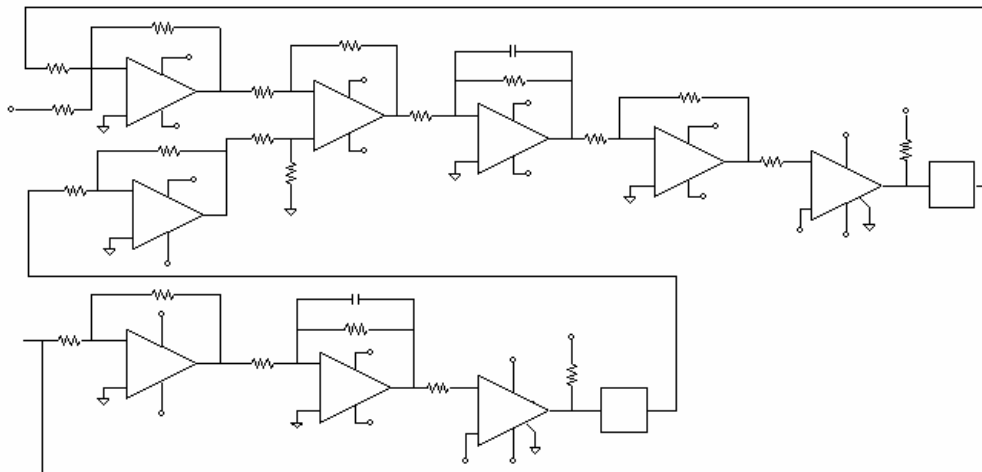
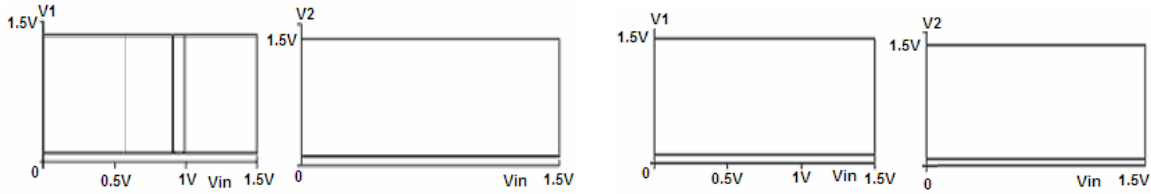
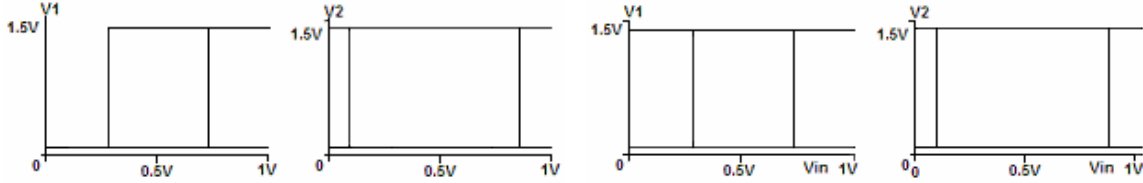


Figura 200. Diagrama esquemático del modelo de neurona integradora con fugas modificada.

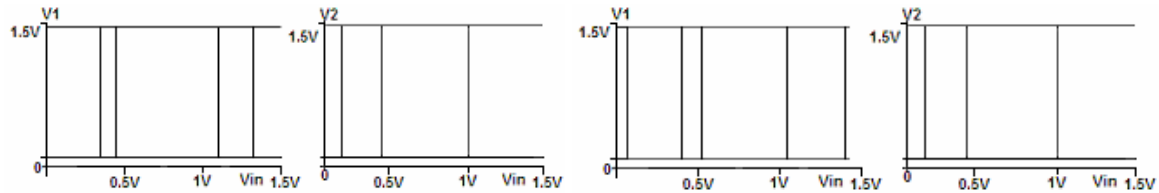
También para este modelo de columna tectal encontramos procesos evocativos, como lo muestran las siguientes figuras, en las cuales se presentan los planos fase de las dos neuronas, En primer lugar el plano fase de la neurona N1 y en el segundo lugar el plano fase de la neurona N2.



Entrada Senoidal, $A_1 = A_2 = 1$ retardo $N_1=12$ $N_2=7$. Entrada cuadrada $R_1 = 1\text{ms}$ $R_2 = 2\text{ms}$ $A_1 = 2$ $A_2 = 1$



Entrada Triangular $R_1 = 1\text{ms}$ y $R_2 = 2\text{ms}$ $A_1 = 2$ $A_2 = 1$ Entrada cuadrada $A_1 = 2 = A_2$ $R_1 = 3\text{ms}$ $R_2 = 2\text{ms}$



Entrada cuadrada $R_1 = 1\text{ms}$ y $R_2 = 2\text{ms}$ $A_1 = 2$ $A_2 = 1$ Entrada Triangular $R_1 = 1\text{ms}$ y $R_2 = 2\text{ms}$ $A_1 = 2$ $A_2 = 1$

Nuestro modelo además se acopla a un modelo de neurona más complejo que contiene además de la suma y un umbral, que la función de activación puede contar con un umbral dinámico dado por una $T(t)$, y una salida modulada en amplitud por otra función $A(t)$, por lo que el disparo y la amplitud de éste dependen del tiempo en el cual se da la acción neuronal respecto de la entrada X_i .

Dado el modelo de neurona que se propone la función de activación para estas neuronas será:

$$V_o(t) = \begin{cases} A(t) & \text{si } V_i \geq Th(t) \\ 0 & \text{si } V_i < Th(t) \end{cases}$$

donde $V_o(t)$ es la respuesta de la neurona, $A(t)$ es la amplitud de la respuesta en el tiempo y $Th(t)$ es el valor del umbral en el tiempo.

Si nos fijamos en la figura 5.1.3 veremos que para la neurona N_1 existen dos formas de disparo, la primera en el tiempo t en la cual sólo está presente la señal de entrada V_i y otra un tiempo D_1 después, en la cual está presente la auto excitación de la misma neurona, por lo que la función de activación será en t

$$V_{o_1}(t) = \begin{cases} A(t) & \text{si } V_i \geq Th_1(t) \\ 0 & \text{si } V_i < Th_1(t) \end{cases}$$

y en $t+D_1$:

$$V_{o_1}(t+D_1) = \begin{cases} A(t+D_1) & \text{si } V_i + V_o(t) \geq Th_1(t) \\ 0 & \text{si } V_i + V_o(t) < Th_1(t) \end{cases}$$

En el tiempo t la neurona N2 tiene entrada cero, pero en el tiempo $t+D_1$ tendrá entrada $Vo_1(t)$, por lo que su función de activación tendrá la forma:

$$Vo_2(t+D_1+D_2) = \begin{cases} A_2(t+D_1) & \text{si } Vo(t+D_1) \geq Th(t) \\ 0 & \text{si } Vi + Vo(t) < Th(t) \end{cases}$$

Pero esta salida inhibe a la neurona N1 en el tiempo $t+D_1+D_2$, por lo que la señal de entrada a la primera neurona será: $Vi+Vo_1(t+D_1)-Vo_2(t+D_1+D_2)$, por lo que la función de activación de la primera neurona está dada por:

$$Vo_1(t+D_1+D_2) = \begin{cases} A_1(t+D_1+D_2) & \text{si } Vi + Vo(t+D_1+D_2) - Vo_2(t+D_1+D_2) \geq Th_1(t+D_1+D_2) \\ 0 & \text{si } Vi + Vo(t+D_1+D_2) - Vo_2(t+D_1+D_2) < Th_1(t+D_1+D_2) \end{cases}$$

Si analizamos los dos circuitos y tomamos en cuenta que la primera neurona, en el caso del circuito de dos neuronas, está doblemente excitada, una es la excitación generada por la sinapsis excitadora y la otra es la inhibición generada por la sinapsis con la segunda neurona. Otra idea fundamental es el hecho que existen retardos axónicos entre las neuronas y estos retardos pueden o no poder ser el mismo. Este perfil nos da un oscilador de endógeno, donde la frecuencia del mismo está dada por la diferencia en los retardos. En las figuras 201 y 202 se muestra un caso.

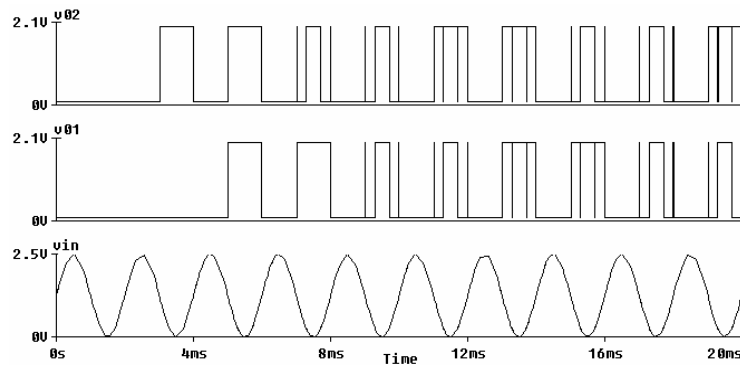


Figura 201. Neurona McCullock.

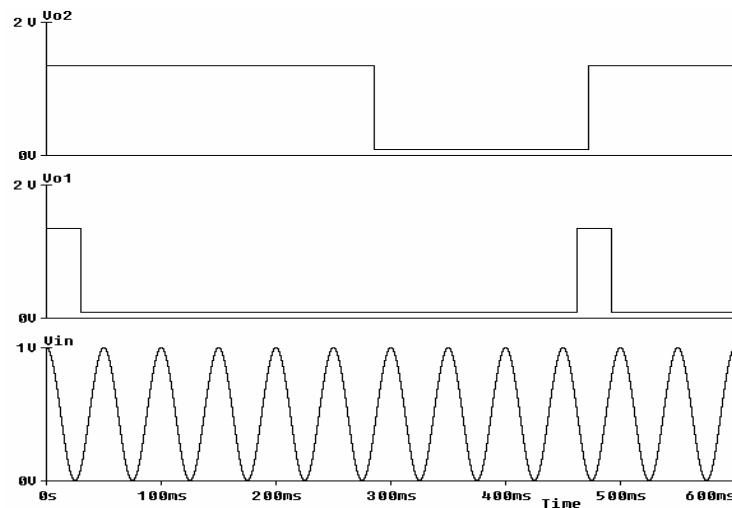


Figura 202. Neurona Integradora con Fugas.

16. PROCESOS ESTOCÁSTICOS EN NEURONAS INTEGRADORAS ELECTRONICAS

Una neurona artificial es un procesador elemental que implanta un mapeo no lineal. Vamos a entender la neurona artificial como un elemento que mapea de un conjunto de señales externas de entrada $E(t)$ a una única señal de salida $R(t)$, en otras palabras la neurona artificial es un sistema dinámico no lineal de la forma:

$$F_N: \mathbf{R}^n \times [t_0, t_f] \rightarrow \mathbf{R} \times [t_0, t_f],$$

donde $[t_0, t_f]$ es un intervalo real. La operación no lineal llevada a cabo por el elemento neuronal se puede definir en términos de sus estados internos $m(t)$, que llamaremos la actividad de la neurona en el siguiente sentido:

$$F_N(t) = F_S(m(t)),$$

con

$$m(t) = F_E(E(t))$$

Y donde $I(t)$ es un vector de entradas externas, F_E es una función vectorial llamada la función de entrada, y F_S es una función real no lineal llamada la función de salida de la neurona. De esta forma la neurona artificial se caracteriza por la forma de las funciones F_S y F_E .

Vamos a caracterizar la función de entrada F_E en términos de la evolución de la actividad $m(t)$, esto es, definiremos F_E implícitamente como la solución de la siguiente ecuación diferencial de primer orden:

$$\tau \frac{dm(t)}{dt} + m(t) - m_0 = E(t) \quad (109),$$

Donde $m(t)$ es la actividad de la neurona al tiempo t , τ es la constante de tiempo característica, m_0 es la actividad en reposo y $E(t)$ es el término de forzamiento que representa la entrada externa a la neurona. Este modelo también se usa para describir diferentes fenómenos biológicos, por lo tanto, no es nuestro interés usar la ecuación (109) como modelo biológico sino como modelo matemático de la neurona artificial. Además la neurona artificial también está definida por una función de salida no lineal $F_S(m(t))$ y en nuestro modelo hemos considerado una función escalón de la forma:

$$F_O(m(t)) = \begin{cases} k & \text{if } m(t) \geq U \\ 0 & \text{if } m(t) < U \end{cases} \quad (110),$$

Donde k es la amplitud de la salida y u es el umbral de la neurona, y se ha asumido que:

$$U - m_0 > 0$$

Para evitar la respuesta tónica de la neurona.

Las típicas respuestas de este modelo son dos: la primera es una ráfaga de pulsos cuando el valor del umbral es menor a la amplitud de la actividad de la neurona y es cero si el valor del umbral es mayor que la amplitud de la actividad de la neurona.

La representación esquemática de nuestro modelo se muestra en la figura 203.

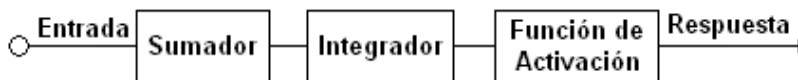


Figura 203. Representación esquemática del modelo

En la figura 204 se muestra el circuito electrónico del modelo planteado.

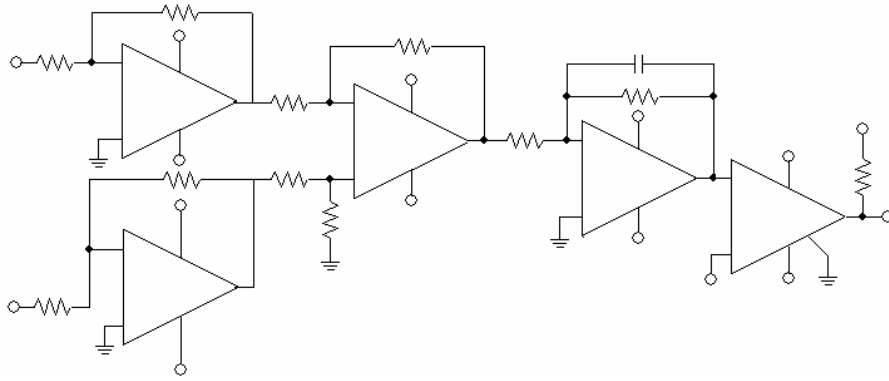


Figura 204. Circuito electrónico del modelo.

16.1. MODELO ESTOCÁSTICO

Tuvimos la idea de considerar la posibilidad de que las neuronas tuvieran la influencia de ruido en la función de activación, de tal manera que este ruido montado en el umbral fuera un modulador de la respuesta de la neurona ante el mismo evento y por lo tanto para lograr lo anterior proponemos el modelo de neurona de la figura 205.

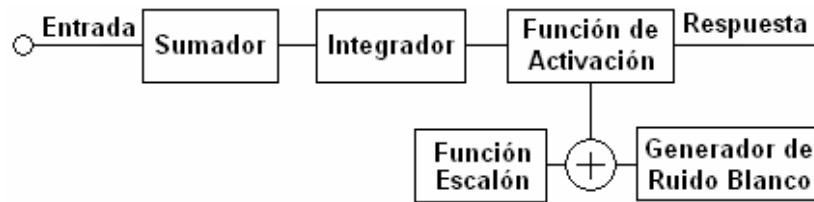


Figura 205. Modelo de neurona con umbral estocástico.

En la figura 206 se muestra el diagrama esquemático del circuito electrónico de nuestro modelo de umbral estocástico.

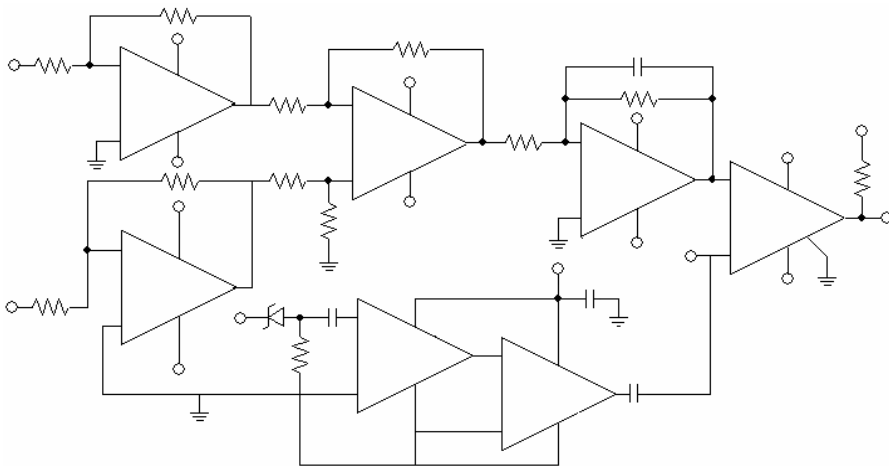


Figura 206. Diagrama electrónico del modelo estocástico.

La suma sólo indica la modulación de la función escalón por el ruido blanco, con la idea de mantener el modelo original, pero saber lo que pasa cuando el ruido modula el umbral. Desde nuestro enfoque probabilístico podemos saber los efectos de las características estocásticas del modelo, cuando generamos eventos idénticos pero independientes, obtendremos respuestas diferentes, algo así como aventar monedas al aire.

En nuestro nuevo modelo matemático vamos a considerar la función de activación de la forma:

$$F_o(m(t)) = \begin{cases} A(U(t), t) & \text{if } m(t) \geq U(t) \\ 0 & \text{if } m(t) < U(t) \end{cases}$$

Donde A es la amplitud de la salida y U(t) es el umbral de la neurona, como la función de respuesta de la neurona. Estamos interesados en incluir la posibilidad de efectos azarosos en el umbral de la neurona, y para esto vamos a introducir el concepto de ruido blanco. El ruido blanco es un proceso estocástico que denotaremos por ξ_t y que satisface lo siguiente:

- Para cada $t \geq 0$, $E[\xi(t)] = 0$
- Para $s, t \geq 0$, $E[\xi(t)\xi(s)] = \delta_0(t - s)$
- Para cada $t \geq 0$, $\xi(t)$ es Gaussiana.

Si consideramos que el umbral de la neurona está dado por: $\theta(t) = \tilde{\theta}(t) + \xi(t)$, donde $\tilde{\theta} : [0, t] \rightarrow \mathfrak{R}$, es una función determinista, por ejemplo: $\tilde{\theta}(t) = k$ con $k \in \mathfrak{R}$ o $\tilde{\theta}(t) = \sin \lambda t$, $\lambda \in \mathfrak{R}$

Haciendo esto se puede pensar que el valor del umbral de la neurona varía por una serie de fenómenos al azar, como por ejemplo el stress. Si calculamos el valor esperado para F_N ,

$$\begin{aligned} E[F_N(t)] &= E[F_o(m(t))] = E[k(\theta(t))1_{\{\theta(t) \leq m(t)\}}] = \frac{1}{(2\pi\sigma_t^2)^{\frac{1}{2}}} \int_{\mathfrak{R}} k(\theta(t) + x, t) 1_{\{\tilde{\theta} + x \leq m(t)\}} \exp\left(-\frac{x^2}{2\sigma_t^2}\right) dx = \\ &= \frac{1}{(2\pi\sigma_t^2)^{\frac{1}{2}}} \int_{-\infty}^{m(t)} k(u, t) \exp\left(-\frac{(u - \tilde{\theta}(t))^2}{2\sigma_t^2}\right) du \end{aligned} \quad (111)$$

Si tomamos el límite cuando la varianza σ_t del ruido blanco tienda a cero, tenemos:

$$\begin{aligned} E[F_N(t)] &= \frac{1}{(2\pi\sigma_t^2)^{\frac{1}{2}}} \int_{-\infty}^{m(t)} k(u, t) \exp\left(-\frac{(u - \tilde{\theta}(t))^2}{2\sigma_t^2}\right) du \Rightarrow \int_{-\infty}^{m(t)} k(u, t) \delta_0(u - \tilde{\theta}(t))^2 du \text{ as } \sigma_t \rightarrow 0 = \\ &= k(\tilde{\theta}(t), t) 1_{\{\tilde{\theta} \leq m(t)\}}, \end{aligned}$$

Lo que implica que conforme el ruido se hace menor F_N se aproxima a la función determinista $k(\tilde{\theta}(t), t) 1_{\{\tilde{\theta} \leq m(t)\}}$

Supongamos que la función k no depende del ruido, así usando (111), tenemos:

$$E[F_N(t)] = \frac{1}{(2\pi\sigma_t^2)^{\frac{1}{2}}} \int_{-\infty}^{m(t)} k(u, t) \exp\left(-\frac{(u - \tilde{\theta}(t))^2}{2\sigma_t^2}\right) du =$$

$$= k(t) \frac{1}{(2\pi\sigma_t^2)^{\frac{1}{2}}} \int_{-\infty}^{m(t)} \exp\left(-\frac{(u-\tilde{\theta}(t))^2}{2\sigma_t^2}\right) du = k(t) \frac{1}{(2\pi\sigma_t^2)^{\frac{1}{2}}} \int_{-\infty}^{m(t)+\tilde{\theta}(t)} \exp\left(-\frac{(u)^2}{2\sigma_t^2}\right) du = k(t)P(N \leq \tilde{\theta}(t) + m(t)),$$

Donde N es la distribución de probabilidad Gaussiana con media cero y varianza σ_t , en otras palabras esperamos que el valor de $F_N(t)$ sea justamente la función determinista k multiplicada por un factor que representa el efecto azaroso del ruido. Lo anterior nos dice que contrario al modelo determinista en el cual siempre tenemos el valor para $N(t)$ de cero o $K(t)$, en este modelo tenemos para diferentes realizaciones del evento, diferentes valores de F_N en el tiempo t . Finalmente en el caso en que k no dependa del ruido, calcularemos la función de distribución $F_N(t)$. Así para $x \in \mathbb{R}$ tenemos lo siguiente:

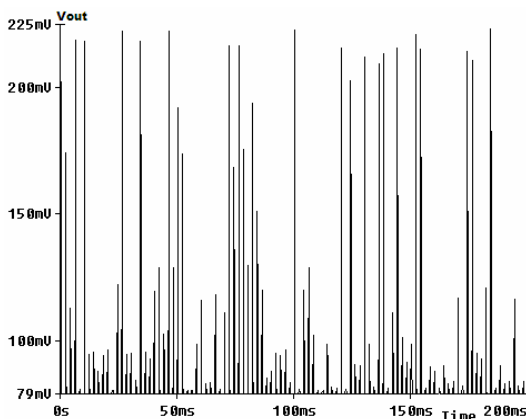
$$\begin{aligned} \Phi_{N(t)}(x) &= P(F_N(t) \leq x) = P(k(t)1_{\{\tilde{\theta}+m(t)\xi(t)\}} \leq x) = P(1_{\{\tilde{\theta}+m(t)\xi(t)\}} \leq \frac{x}{k(t)}) = \\ &= \begin{cases} 0 & \text{if } \frac{x}{k(t)} < 0 \\ P(\xi(t) \geq m(t) - \tilde{\theta}) & \text{if } 0 \leq \frac{x}{k(t)} < 1 \\ 1 & \text{if } 1 \leq \frac{x}{k(t)} \end{cases} \end{aligned}$$

Donde

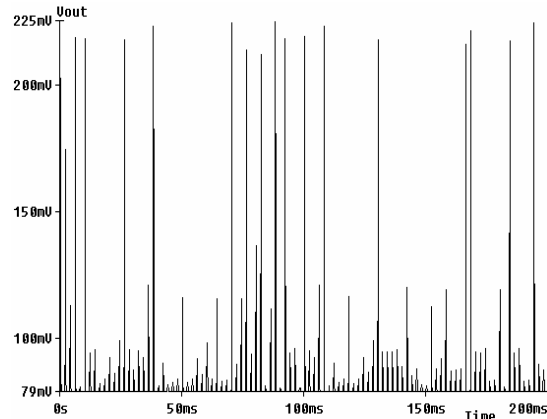
$$P(\xi(t) \geq m(t) - \tilde{\theta}) = \frac{1}{(2\pi\sigma_t^2)^{\frac{1}{2}}} \int_{m(t)-\tilde{\theta}}^{\infty} \exp\left(-\frac{x^2}{2\sigma_t^2}\right) dx.$$

16.2. RESULTADOS

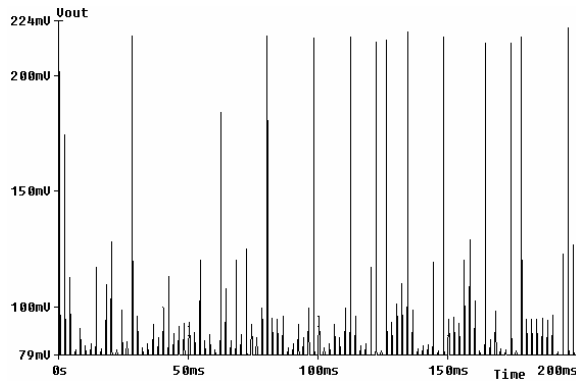
En las siguientes figures se muestran las respuestas de varios eventos en las mismas condiciones con dos diferentes frecuencias. Primero mostraremos las respuestas con frecuencias altas.



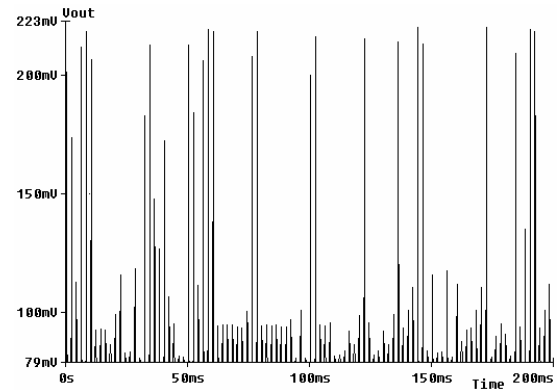
Primer evento



Segundo evento

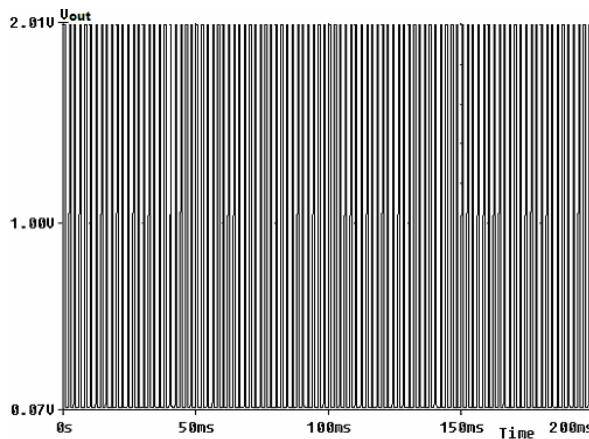


Tercer evento

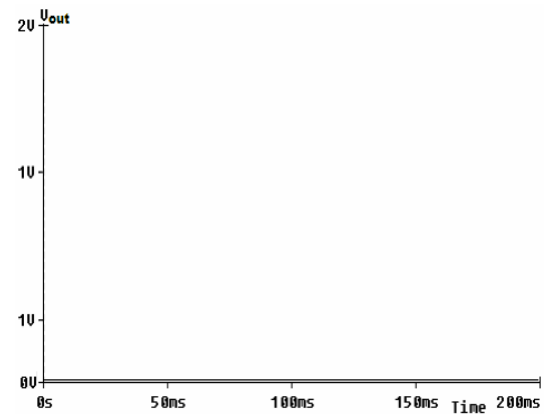


Cuarto evento

Si el ruido blanco no es significativo en el umbral obtenemos las respuestas límite, el tren de pulsos y cero, como lo muestran las siguientes figuras.

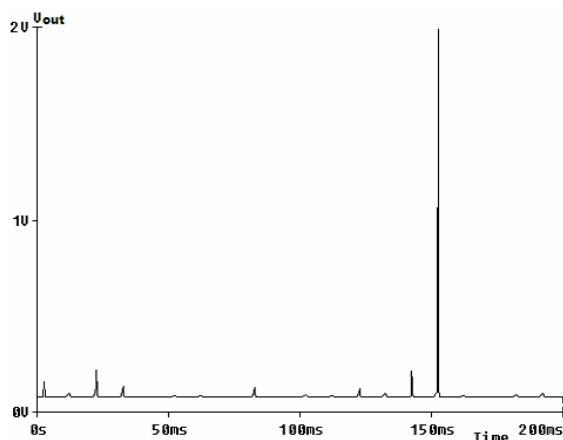


Tren de pulsos

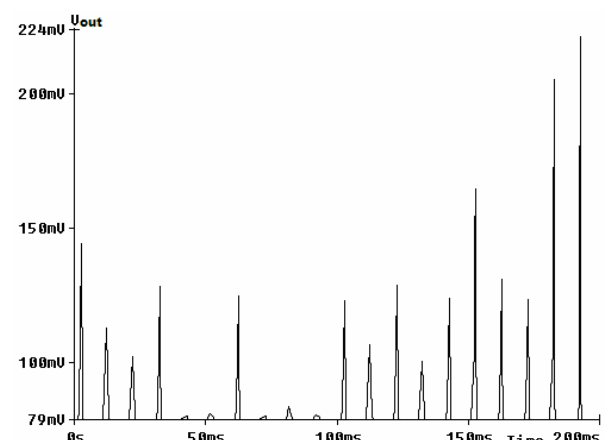


Valor cero

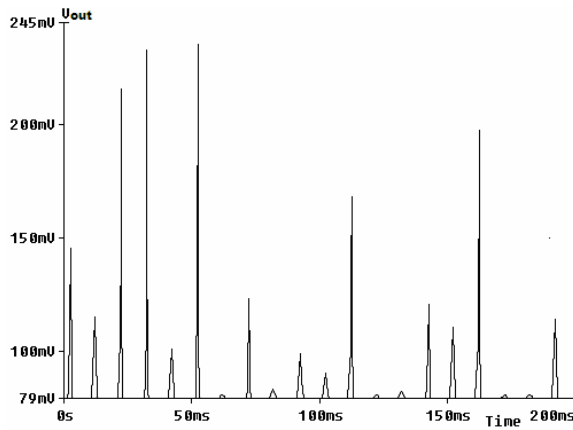
Ahora presentamos las respuestas con menor frecuencia en las siguientes figuras:



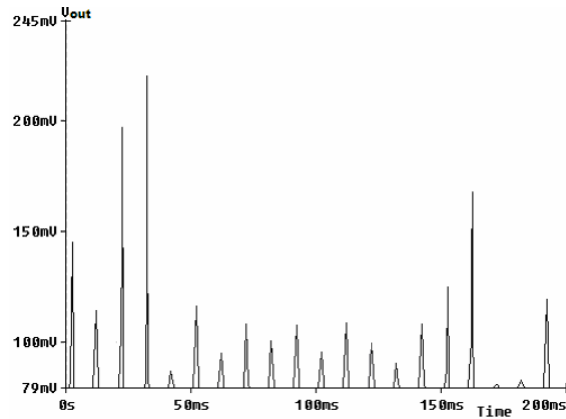
Primer evento



Segundo evento



Tercer evento



Cuarto evento

De acuerdo con los resultados obtenidos se puede ver que si introducimos al sistema ruido de tipo estocástico, en nuestro caso en el umbral, lo que sucede es que en cada uno de los eventos tenemos diferentes respuestas de la neurona. De acuerdo con nuestro modelo matemático es claro que en las condiciones apropiadas se reproduce el comportamiento normal de la neurona que son los casos de ráfagas de pulsos o respuesta cero. Pero en el caso en que la amplitud del potencial de acción está dentro del intervalo del umbral, el ruido blanco es suficiente para causar los efectos de nuestro experimento.

Esto puede explicar los comportamientos de personas que presentan comportamientos totalmente diferentes ante circunstancias equivalentes. Cuántas veces nos pasa que vemos que una persona sonríe ante un insulto y en las otras ocasiones se pone agresivo ante el mismo insulto y bajo las condiciones equivalentes. Es posible que el ruido en la percepción pueda hacer el efecto de nuestro experimento, este ruido puede ser de clases muy diferentes y no necesariamente lo sabemos. Por ejemplo, podemos estar felices, tristes o irritados, y estas circunstancias pueden ser los factores de ruido en nuestro sistema, y cambiar nuestro comportamiento frente a las mismas circunstancias.

El otro resultado evidente que encontramos es que en la presencia del ruido los modelos de la columna de tectal no tienen evocaciones de la misma forma, queremos insistir en este hecho que es muy interesante porque puede explicar por qué bajo tensión, es muy difícil recordar las cosas o los eventos. Por ejemplo: puede explicar lo que ocurre con un estudiante en las circunstancias de examen.

17. EFECTOS DEL RUIDO ESTOCÁSTICO EN UNA COLUMNA TECTAL

La sincronización entre sistemas acoplados abunda en la naturaleza. El acoplamiento a menudo no es instantáneo, sino que se da en tiempos finitos si contamos con tiempos finitos de retardo. En lo general los retardos producen que sistemas estables oscilen, y no pueden producir escenarios de bifurcación que nos lleven a sistemas caóticos. En nuestro caso hemos estudiado si en este tipo de estructuras, como la columna tectal, es posible que al cambio de las características de la columna, se repliquen repuestas del sistema que se dan bajo otras condiciones, fenómeno que llamamos evocación y que se cumple en este modelo de columna tectal.

Nuestro modelo de neurona es un modelo de neurona más complejo que contiene además de la suma y un umbral, el hecho de que la función de activación puede contar con un umbral dinámico dado por una $T(t)$, y una salida modulada en amplitud por otra función $A(t)$, por lo que el disparo y la amplitud de éste dependen del tiempo en el cual se da la acción neuronal respecto de la entrada X_i . Nuestro modelo de neurona además cuenta con un retardo axónico, y hemos demostrado que en estas circunstancias la columna tectal tiene procesos de evocación.

En este trabajo estudiamos lo que sucede en esta columna tectal cuando sumamos a los umbrales un ruido estocástico, que es una función del tiempo, al valor fijo del umbral. La hipótesis era que en estos modelos de columnas un pequeño ruido no sería suficiente para eliminar los procesos evocativos, pero los resultados fueron en sentido contrario ya que parece ser que los sistemas acoplados cambian su forma de acoplamiento y los procesos de evocación se reducen en forma impresionante, ya que para las mismas condiciones en la columna, sin cambio alguno, para procesos iguales tenemos diferentes resultados de plano fase en cada evento.

17.1. MODELO DE NEURONA Y COLUMNA TECTAL

Nuestro modelo de neurona se muestra en la figura 207.

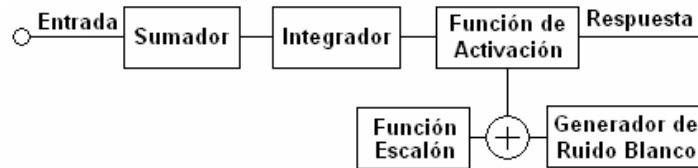


Figura 207. Modelo de neurona con umbral estocástico.

La suma sólo indica la modulación de la función escalón por el ruido blanco, con la idea de mantener el modelo original, pero saber lo que pasa cuando el ruido modula el umbral. Desde nuestro enfoque probabilístico podemos saber los efectos de las características estocásticas del modelo, cuando generamos eventos idénticos pero independientes, obtendremos respuestas diferentes, algo así como aventar monedas al aire.

En nuestro nuevo modelo matemático vamos a considerar la función de activación de la forma:

$$F_o(m(t)) = \begin{cases} A(U(t), t) & \text{si } m(t) \geq U(t) \\ 0 & \text{si } m(t) < U(t) \end{cases}$$

Donde A es la amplitud de la salida y $U(t)$ es el umbral de la neurona, como la función de respuesta de la neurona. Estamos interesados en incluir la posibilidad de efectos azarosos en el umbral de la neurona, y para esto vamos a introducir el concepto de ruido blanco. El ruido blanco es un proceso estocástico que denotaremos por ξ_t y que satisface lo siguiente:

- Para cada $t \geq 0$, $E[\xi(t)] = 0$
- Para $s, t \geq 0$, $E[\xi(t)\xi(s)] = \delta_0(t - s)$
- Para cada $t \geq 0$, $\xi(t)$ es Gaussiana.

Si consideramos que el umbral de la neurona está dado por:

$$\theta(t) = \tilde{\theta}(t) + \xi(t),$$

donde

$$\tilde{\theta}: [0, t] \rightarrow \Re,$$

es una función determinista, por ejemplo:

$$\tilde{\theta}(t) = k, \quad k \in \Re$$

o

$$\tilde{\theta}(t) = \sin \lambda t, \quad \lambda \in \Re$$

Haciendo esto se puede pensar que el valor del umbral de la neurona varía por una serie de fenómenos al azar, como por ejemplo el stress.

Nuestro modelo de columna tectal se muestra en la figura 208.

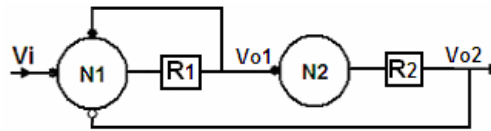


Figura 208. Modelo de columna tectal.

En la cual las neuronas N1 y N2 son del tipo que muestra la figura 207.

En la figura 209 se muestra el diagrama esquemático del circuito electrónico de la columna tectal con ruido blanco en los umbrales.

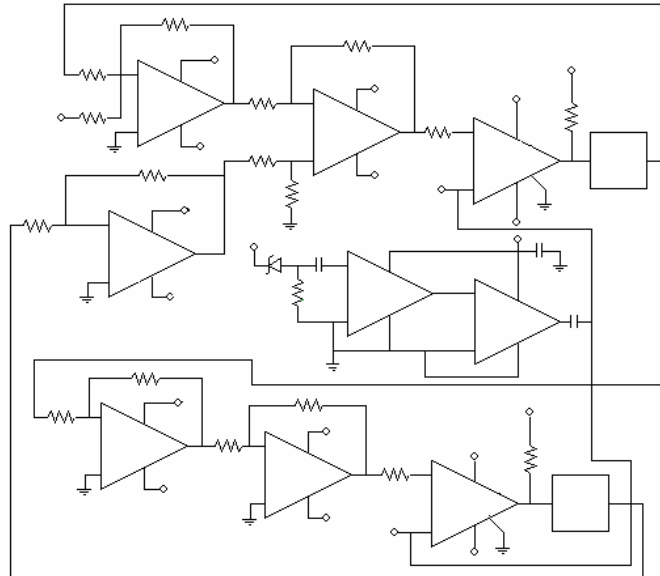
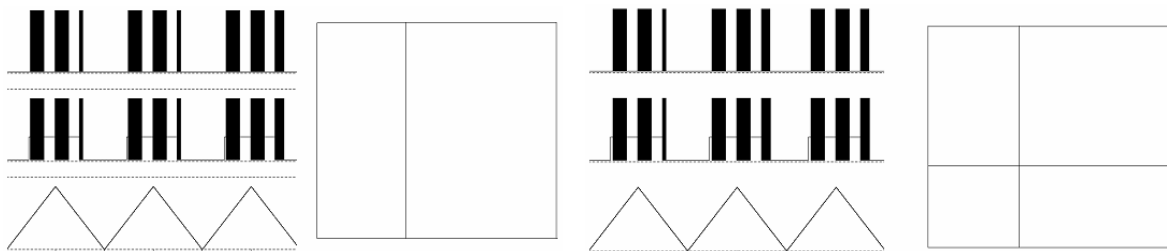


Figura 209. Diagrama esquemático de la columna tectal con ruido estocástico.

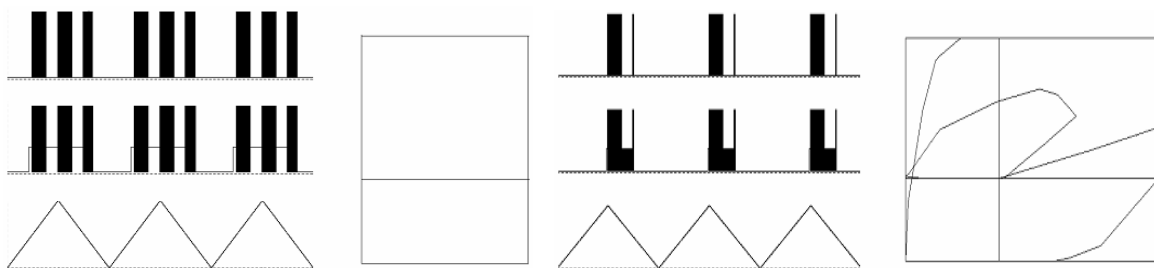
17.2. EXPERIMENTOS

Establecida la columna tectal nos propusimos realizar la experiencia con señales iguales, pero de dos frecuencias diferentes, una baja frecuencia y otra ligeramente mayor. En las gráficas siguientes se presentan los resultados para varios eventos y siempre en las mismas condiciones de la columna tectal y de la entrada excitadora. En el caso de la columna tectal sin ruido, lo que se da es que siempre tendremos el mismo resultado, en otras palabras el espacio fase de la neurona de salida no cambia, independientemente del número de eventos que se den. Si ponemos ruido blanco en el umbral de la neurona lo que obtenemos se ve en las siguientes gráficas donde se presenta la entrada, la respuesta de las dos neuronas y el espacio fase de la de salida.



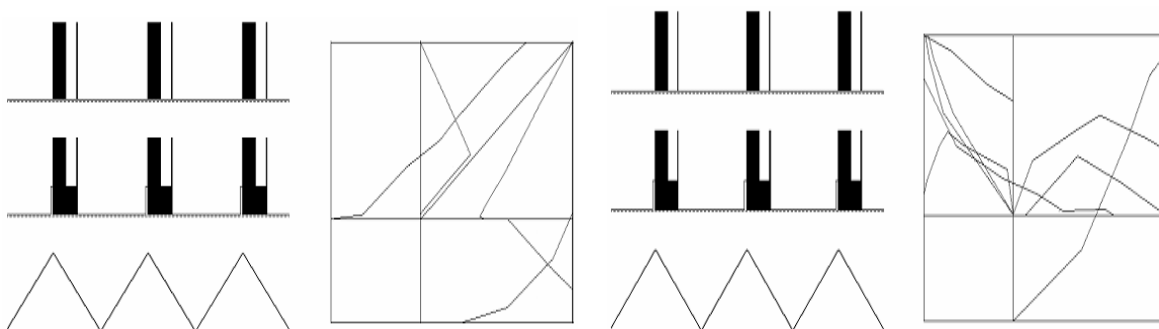
Primer evento

Segundo evento



Tercer evento

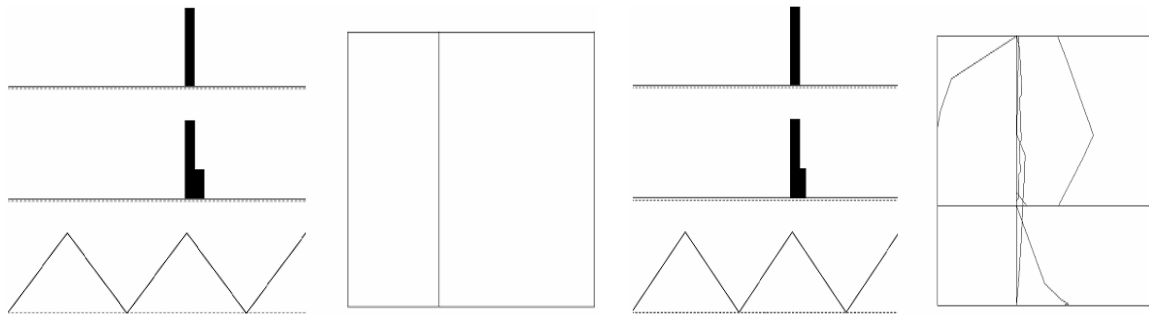
Cuarto evento



Quinto evento

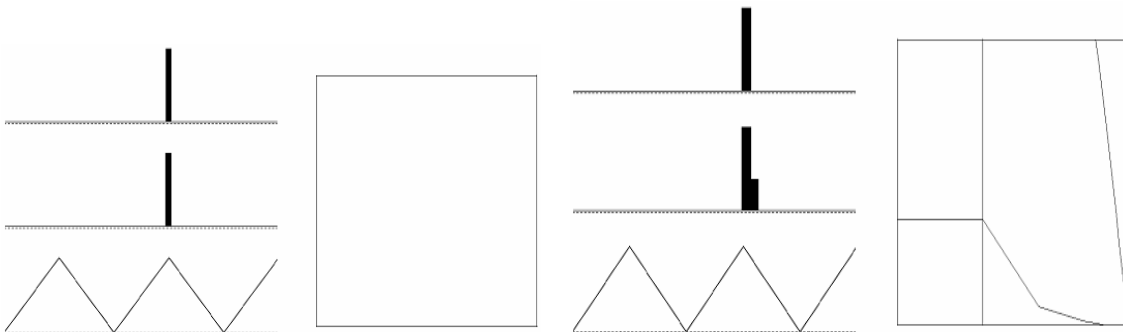
Sexto evento

En el segundo experimento disminuimos un poco la frecuencia de la señal de entrada, pero todos los parámetros de la columna tectal los mantuvimos sin cambios y generamos las siguientes gráficas, colocadas de la forma de las anteriores.



Primer evento

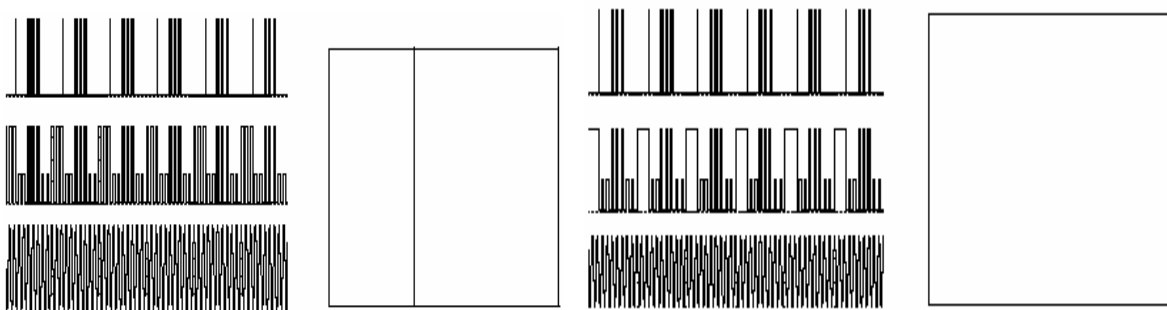
Segundo evento



Tercer evento

Cuarto evento

Un último experimento consistió en elevar mucho la frecuencia para ver los efectos de su aumento significativo, y lo que obtuvimos para dos eventos fueron las dos gráficas siguientes



Primer evento

Segundo evento

De acuerdo con las gráficas de los experimentos es claro que la columna tectal continúa evocando aún en condiciones que no esperábamos. Si analizamos los resultados nos daremos cuenta que el ruido estocástico que pensábamos rompería con la evocación se da, pero no en la magnitud que se esperaba. Un ejemplo claro está en los seis eventos de alta frecuencia. Si analizamos los eventos nos damos cuenta de que no se repite en ninguno el plano fase, cosa que esperábamos de acuerdo a lo planteado en nuestro modelo, y esto se repite en todos los eventos que generamos, en ningún caso se repite el espacio fase en las mismas condiciones para el ruido blanco en el umbral de las neuronas de la columna tectal.

Lo que fue sorprendente para el grupo, ya que no lo esperábamos es que si cambiamos la condición de la entrada, en nuestro caso el cambio de frecuencia, si se evoca para eventos diferentes en condiciones diferentes, como se puede ver de las gráficas de primer caso evento en

el evento 1, del segundo caso en el evento 1 y del tercer caso en el evento 1, o en el segundo caso tercer evento y en el tercer caso segundo evento.

De alguna manera podemos pensar en el caso en el que deseamos recordar un hecho, por ejemplo bajo presión, digamos un examen, y nos es imposible recordar lo que deseamos, pero si cambiamos la entrada al sistema, por ejemplo pensando en otra cosa, de repente nos acordamos de lo que no podíamos recordar. Este caso se parece a los resultados de nuestros experimentos, como se puede ver de los gráficos resultantes.

CONCLUSIONES

En este reporte hemos podido analizar los diseños que el grupo ha realizado de modelos electrónicos de neuronas. Es importante en estas conclusiones poder afirmar que hemos desarrollado modelos simples como el de Mc Cullock y Pitts, hasta modelos complejos como columnas tectales. Una idea novedosa en el estudio de las redes neuronales es la del funtor lógico. En este caso podemos ver que la idea es aplicable tanto al caso clásico como al caso borroso, pero además puede ser empleado como elemento fundamental de una lógica estocástica.

La idea de una lógica estocástica se basa en los estudios de neuronas estocásticas, y en el caso del funtor, lo analizamos a partir de umbrales estocásticos, básicamente usando ruido blanco. También analizamos los efectos del ruido estocástico en columnas tectales, y esto se fundamenta tanto en los estudios de evocación, como en los del ruido estocástico en los umbrales.

También es clara la fortaleza que presenta a la evocación la columna tectal, ya que aún bajo la presencia del ruido estocástico permite la evocación de los hechos. Es claro que bajo las mismas condiciones y bajo ruido estocástico en el umbral es imposible la evocación inmediata, aunque podemos garantizar de acuerdo al modelo matemático que bajo una serie larga de repetición del evento, se puede evocar, pero sólo en las condiciones límite del proceso de ruido. La distribución de probabilidad no nos determina que esta probabilidad sea cero, aunque es muy baja.

Se estudiaron varios modelos de neuronas borrosas en varias configuraciones electrónicas, tanto analógicas como digitales. Se estudió la selección borrosa del umbral, y se planteó la aplicación al caso de estructuras neuronales como la columna tectal.

Se analizaron modelos electrónicos neuronales con funciones de activación fuera del escalón, como son los disparos con ráfagas, Zona muerta y retardos. También se estudió el umbral de frecuencia para el caso de modelos electrónicos de neuronas biológicas, con sinapsis V/F.

18. REFERENCIAS

- Cervantes-Perez F, Lara R, Arbib M (1985) A neural model of interactions subserving prey-predator discrimination and size preference in anuran amphibians. *J. theor. Biol.* 113: 117-152.
- Delgado M. A model of fuzzy neuron. Proc. 2nd. Int. Conf. Fuzzy Logic Neural Networks. (IIZUKA'90), Iizuka, Japón, July 20-24, p.p. 13-26 (1990)
- Grüsser J., and Grüsser-Cornehls, U. Neurophysiology of the anuran. visual system. In: *Frog Neurobiology*, edited by R. Lliná's and W. Precht. New York: Springer Verlag, 1976, p. 297-385.
- Huxley A.F. A quantitative description of membrane current, and its applications to behavior on an excitation in nerves. *J. Physiol. (London)* 1980, 117 500-544.
- Kandel y S.C. Lee. Fuzzy Switching and Automata Ed. Crane, Russak & Company, Inc., NY. 1979 p.p. 303
- Kandel A. Fuzzy Switching and automata. Crane, Russak & Company. New York. 1979
- Keller, J.M., D. Hunt. Incorporating fuzzy membership functions into the perceptron algorithm. *IEEE Trans. Pattern Anal. Machine Intelligence.* (1985), 7, p.p. 693-699.
- Lara R, Arbib MA, Cromarty AS (1982) The role of the tectal column in facilitation of amphibian prey-catching behaviour: a neural model. *J. Neuroscience* 2(4): 531-530.
- Lee S.C. Fuzzy sets and neural networks. *J. Cybernetics.*(1974), 4, p.p. 83-103.
- McCulloch W. S., Pitts W., "A logical calculus of the ideas immanent in neurons activity", *Bull. Math. Biophys.*, 5, 115-133, (1943).
- Medina A. *Comunicaciones Técnicas* "Time dependent logic". Vol 4, No 12. CIMAS. UNAM. 1972.
- Minsky M. L., *Computation: Finite and Infinite Machines*, (Prentice Hall, N. J.), 286, (1967).
- Perez S. J.L. Diseño de un modelo de Neurona analógico. Reporte técnico. Centro de Instrumentos UNAM. (1974). Mexico. 10 pag
- Perez S. J.L., Calva G.: Modelo electrónico de un sistema Neuronal. Memorias del IV Simposio Nacional de Instrumentación. México. 1987.
- Wee W.C., Fu K.S.: A formulation of Fuzzy Automata and its applications as a model of Learning system. *IEEE Trans. Syst. Sci. Cybernetics*, SSC-5(3), July 1969.
- Yamakawa T.y Tomoda S. A fuzzy neuron and its application to pattern recognition. Proc. Third IFSA Congr., Seattle, August 6-11, 30-38, 1989
- Zadeh L.A.: Fuzzy sets. *Inform Control.* 338-353. 1965
- Zhang L. y Zhang B., "A Geometrical Representation of McCulloch-Pitts Neural Model and Its Applications", *IEEE Transactions on Neural Networks*, 10, (4), 925-929, (1999).